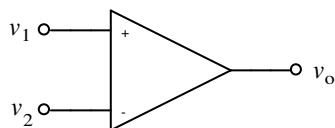


## فصل سوم تقویت کننده عملیاتی

### ۱-۳ مشخصات تقویت کننده عملیاتی

یک تقویت کننده عملیاتی یا آپامپ<sup>۱</sup> یک تقویت کننده ولتاژ است که عمدتاً دارای دو ورودی و



شکل ۱-۳ نماد آپامپ

یک خروجی می‌باشد. شکل ۱-۳ نماد آپامپ را نمایش می‌دهد.

در حالت ایده‌آل، ولتاژ خروجی با ولتاژ یکی از ورودی‌ها هم فاز

است، به این ورودی، ورودی غیر معکوس<sup>۲</sup> (نا وارون) گویند و آنرا

با علامت "+" نمایش می‌دهند. ولتاژ خروجی با ولتاژ ورودی دیگر ۱۸۰ درجه اختلاف فاز دارد. به این

ورودی، ورودی معکوس<sup>۳</sup> (وارون) گویند و آنرا با علامت "-" نشان می‌دهند. اگر بهره ولتاژ آپامپ را

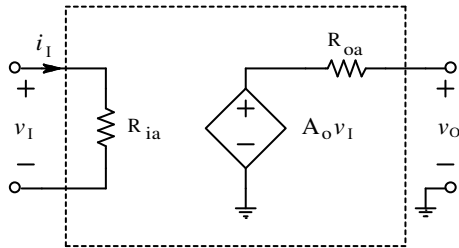
$A_o$  بنامیم خواهیم داشت:

---

Op-Amp, OPA: Operational Amplifier<sup>1</sup>  
Non-Inverting Input<sup>2</sup>  
Inverting Input<sup>3</sup>

$$v_O = A_o(v_1 - v_2) = A_o v_I \quad (1-3)$$

در شکل ۲-۳ مدار معادل ساده شده یک آپامپ نمایش داده شده است. چنان که ملاحظه می شود،



مدل یک آپامپ یک تقویت کننده ولتاژ است.

برای یک آپامپ ایده آل:

$$A_o \rightarrow \infty \quad R_{ia} \rightarrow \infty \quad R_{oa} \rightarrow 0$$

شکل ۲-۳ مدل ساده شده آپامپ

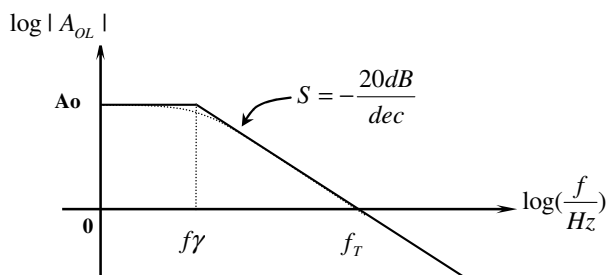
برای آپامپ های واقعی:

$$A_o = 10^3 \dots 10^7, \quad R_{ia} = 10^4 \dots 10^{15} \Omega, \quad R_{oa} = 1 \dots 10^3 \Omega$$

که  $A_o$ ، بهره حلقه باز (در فرکانس صفر)،  $R_{ia}$ ، مقاومت ورودی و  $R_{oa}$ ، مقاومت خروجی آپامپ می باشد.

باید خاطر نشان کرد که آپامپ ها اصولاً تقویت کننده های DC هستند. یعنی سیگنال های دارای

مؤلفه فرکانسی صفر را نیز تقویت می کنند.



شکل ۳-۳ پاسخ فرکانسی آپامپ های معمولی

مشخصات یک آپامپ ایده آل، غیر وابسته به

فرکانس است؛ در صورتی که مشخصات آپ-

امپ های واقعی در فرکانس های پایین به

حالت ایده آل نزدیکترند، و با افزایش فرکانس،

دیگر کیفیت حالت ایده آل را نخواهند داشت. برای مثال شکل ۳-۳ پاسخ فرکانسی دامنه بهره ولتاژ آپ

امپ های معمولی را نمایش میدهد.

برای آپامپ های ایده آل:  $f_T \rightarrow \infty \Rightarrow f_\gamma \rightarrow \infty$  و برای آپامپ های واقعی:

$$A_o = A_{OL}(f=0) \text{ در کاتالوگ ها معمولاً مقادیر } f_T = 100\text{kHz} \dots 10\text{GHz} \text{ و } f_\gamma = 0.1\text{Hz} \dots 100\text{MHz}$$

یعنی بهره حلقه باز<sup>۱</sup> تقویت کننده در فرکانس صفر و  $f_T$  یعنی فرکانس ترانزیستور<sup>۲</sup> (فرکانس عبوری) ارائه می‌شود. برای تقویت کننده‌هایی که پاسخ فرکانسی آنها از شکل ۳-۳ تبعیت می‌کند،  $f_\gamma$  با مشخص بودن  $f_T$  و  $A_O$  از رابطه (۲-۳) قابل محاسبه است (چرا؟).

$$f_\gamma = \frac{f_T}{A_O} \quad (2-3)$$

در این رابطه:  $A_O$ ، بهره حلقه باز مدار در فرکانس صفر؛  $f_\gamma$ ، فرکانس حد یا فرکانس قطع<sup>۳</sup> یا فرکانس  $-3dB$  (یعنی فرکانسی که به ازای آن بهره ولتاژ به  $0.7$  مقدار اولیه خود رسیده باشد) و  $f_T$ ، فرکانس عبوری (یعنی فرکانسی که به ازای آن بهره به یک  $(0dB)$  می‌رسد، بعبارت دیگر آپامپ از مرز تقویت کنندگی عبور کرده به حالت تضعیف کنندگی می‌رود) می‌باشند.

برای آپ امپ واقعی پارامترهای دیگری هم تعریف می‌شوند که در بخش ۳-۵ به بعضی از آنها اشاره می‌کنیم.

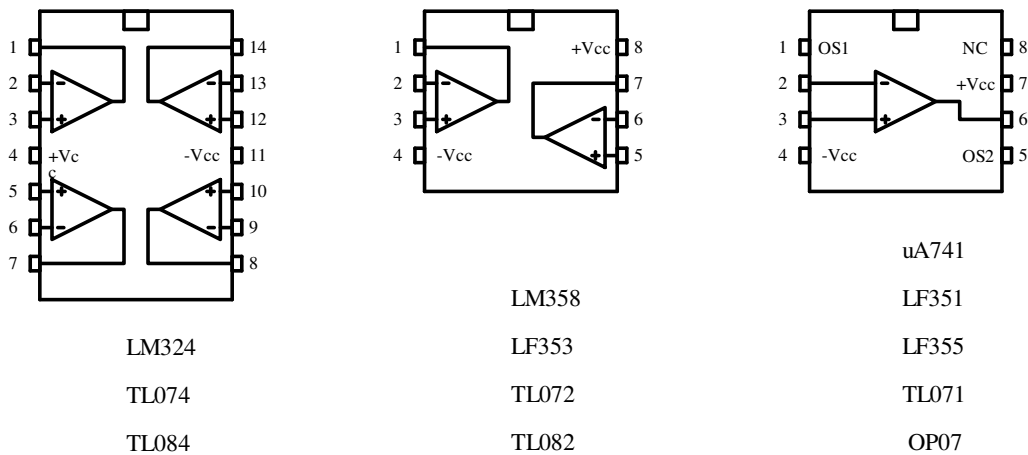
## ۲-۲ نحوه بکارگیری آپامپ

در گذشته آپامپ‌ها را به کمک لامپ‌های خلا یا ترانزیستور می‌ساختند. امروزه آپامپ‌ها بصورت آی سی<sup>۴</sup>، برای کاربردهای گوناگون، موجودند. در محفظه‌های ۱۴ پایه معمولاً دو یا چهار عدد و در محفظه‌های ۸ پایه یک یا دو عدد آپامپ وجود دارد. یکی از قدیمی‌ترین و مشهورترین آپامپ‌ها  $\mu A741$  است. این آی سی که مدل‌های مختلفی نظیر  $LM741$ ،  $SN72741$  و ... دارد، بطور ساده به

---

Open Loop Gain<sup>1</sup>  
 Transit Frequency<sup>2</sup>  
 Cut-Off Frequency<sup>3</sup>  
 IC: Integrated Circuit، مدار مجتمع<sup>4</sup>

۷۴۱ معروف است. انواع بسیاری از آپامپ‌ها از لحاظ پایه با ۷۴۱ همخوانی<sup>۱</sup> دارند. در شکل ۲-۴ پایه-های چند آی سی متداول -که در دانشکده نیز موجودند- نمایش داده شده است.

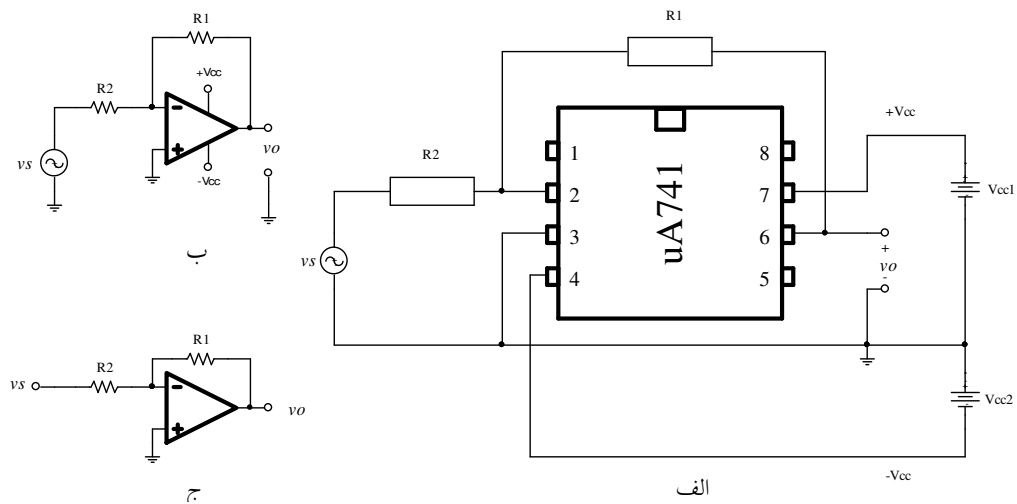


شکل ۳-۴ پایه‌های چند آی سی متداول

برای کار کردن با آی سی‌ها (من جمله آپامپ‌ها)، حتماً باید به کاتالوگ (برگه‌های اطلاعاتی)<sup>۲</sup> مربوطه مراجعه نمود. آی سی‌هایی که دارای پایه‌های مشابهی هستند، می‌توانند دارای مشخصات الکتریکی کاملاً متفاوتی باشند! و بالعکس.

مانند هر تقویت‌کننده، آپامپ‌ها نیز برای راه اندازی نیاز به منبع تغذیه دارند. در حالت کلی برای بکارگیری آپامپ به دو منبع تغذیه نیاز است. در بعضی حالات (مثلاً تقویت کننده AC) می‌توان یک منبع را نیز به کار برد. شکل ۳-۵ مثالی از نحوه بکارگیری یک آپامپ (مثلاً ۷۴۱) را نمایش می‌دهد.

Pin-Compatible<sup>1</sup>  
Data Sheet (Data Book)<sup>2</sup>



شکل ۳-۵ طرز بکارگیری یک آپ امپ بعنوان یک تقویت کننده DC الف- نحوه بستن واقعی مدار،  
 ب- نمایش نمادین، ج- نمایش ساده شده

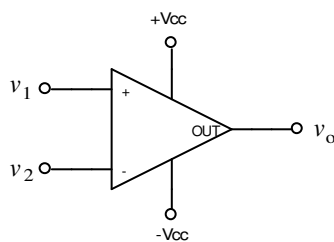
در حالت کلی لزومی ندارد که  $V_{CC1} = V_{CC2}$  باشد ولی اگر بخواهیم  $V_O$  نسبت به زمین متقارن باشد، باید  $V_{CC1} = V_{CC2}$  انتخاب شود. مشخصات آپ امپ های نامبرده در شکل ۳-۴ حدوداً مشابه هستند. برای تمام این تقویت کننده ها  $A_O \approx 10^5$  و  $R_{oa} \approx 50\Omega$  است. برای LMها  $R_{ia} \approx 10^6\Omega$  و برای LFها و TLها  $R_{ia} \approx 10^{12}\Omega$  است؛ برای LMها  $f_T \approx 1MHz$ ، و برای بقیه  $f_T = 3 \dots 4MHz$  است. منبع تغذیه برای LM324 و LM358 از ۳ تا ۳۰ ولت مناسب است ( $\pm 1.5V \dots \pm 15V$ ). برای بقیه آی سی ها بهتر است منبع تغذیه بین ۹ تا ۳۰ ولت ( $\pm 4.5V \dots \pm 15V$ ) انتخاب شود.

## ۲-۳ کار برد آپامپ

آپامپ‌ها در کارهای تحقیقاتی و صنعتی کاربردهای بسیاری دارند. همانطور که در مدارهای منطقی، گیت‌های نند<sup>۱</sup> و نور<sup>۲</sup> سنگ بنای تمام مدارهای دیجیتال هستند، می‌توان آپامپ را سنگ بنای اکثر مدارهای آنالوگ دانست. همانطور که از نام تقویت کننده عملیاتی بر می‌آید، به کمک این عنصر و المانهای جانبی، می‌توان عملیات ریاضی را بصورت الکترونیکی، پیاده سازی کرد.

### ۳-۳-۱ مقایسه کننده

در صورتی که به ورودی‌های آپامپ دو منبع ولتاژ اعمال کنیم (شکل ۳-۶)، بسته به این که کدام



شکل ۳-۶ مقایسه کننده آنالوگ

ولتاژ بیشتر باشد، خروجی مدار یا  $+V_{CC}$  است یا  $-V_{CC}$  یعنی<sup>۳</sup>:

$$v_o = \begin{cases} +V_{CC} & \text{for } v_1 > v_2 \\ -V_{CC} & \text{for } v_1 < v_2 \end{cases} \quad (3-3)$$

توجه شود که در رابطه (۳-۳)  $v_1 = v_2$  تعریف نشده است، زیرا در

این صورت:

$$v_o = A_o v_I = A_o (v_1 - v_2) = \infty \times 0 \quad (3-3)$$

مبهم بوده، مقدار آن نامشخص است ( $v_o = -V_{CC} \dots +V_{CC}$ ).

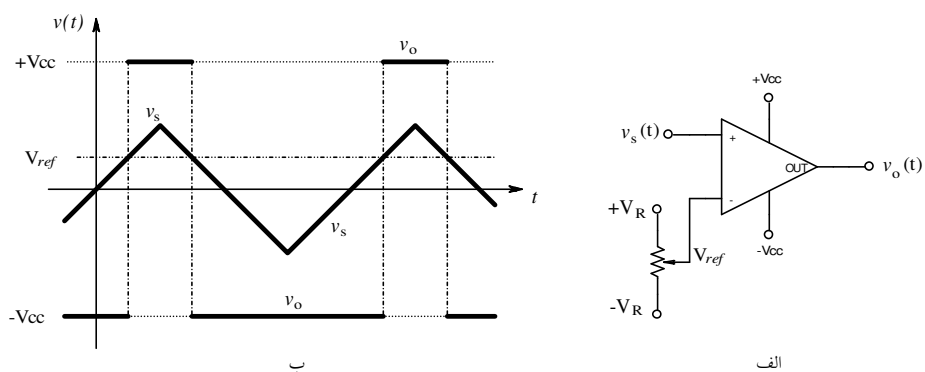
<sup>1</sup> NAND-Gate

<sup>2</sup> NOR-Gate

<sup>3</sup> تذکر مهم: بازای  $v_1 > v_2$ ،  $v_I = v_1 - v_2 > 0$  بوده، از لحاظ ریاضی  $v_o = A_o \cdot v_I = +\infty$  بعبارت دیگر بازای  $v_1 < v_2$   $v_o = A_o \cdot v_I = -\infty$  خواهد بود. ولی از آنجایی که خروجی آپامپ -مانند هر تقویت کننده دیگری که در خروجی فاقد ترانسفورماتور باشد- نمی تواند از محدوده  $-V_{CC} \dots +V_{CC}$  تجاوز نماید، در حالت ایده آل خروجی به این دو حد، محدود و تقویت کننده از حالت خطی خارج شده،  $A_o < \infty$  می شود!

از آنجایی که این مدار دو ولتاژ  $v_1, v_2$  را با هم مقایسه می کند، به آن مقایسه کننده (مقایسه گر) ولتاژ<sup>۱</sup> گویند. هرگاه یکی از ولتاژها را صفر قرار دهیم، ولتاژ دیگر بعنوان ولتاژ ورودی، با صفر مقایسه می شود. بنابراین ولتاژ خروجی، به هنگام گذر از صفر ولتاژ ورودی، تغییر می کند. به همین دلیل به این مدار، آشکارساز گذر از صفر<sup>۲</sup> گویند.

از آنجایی که حالت ولتاژ خروجی مبین علامت (+ یا - بودن) سیگنال ورودی است، می توان گفت که این مدار تابع ریاضی  $Sign$  را تولید می کند:  $v_o = Sign(v_I)$ . در ضمن چون ورودی این مدار ولتاژهای آنالوگ را می پذیرد و خروجی فقط دو حالت مشخص دارد (دیجیتال)، این مدار قسمت اصلی هر سیستم مبدل آنالوگ به دیجیتال<sup>۳</sup> است. گذشته از اینها، این مدار را میتوان بعنوان یک مبدل سیگنال-های پرودیگ ساده، به سیگنال مربعی (پالسی) به کار برد. شکل ۷-۳ مدار یک مبدل مثلثی به پالسی با پهنای پالس قابل انتخاب را نمایش میدهد.



شکل ۷-۳ مبدل موج مثلثی به پالسی الف- مدار، ب- نمودار زمانی

- 
- 1 Voltage Comparator
  - 2 Zero-Crossing Detector
  - 3 ADC (A/D): Analog to Digital Converter

### ۳-۳-۲ تقویت کننده

کار اصلی یک تقویت کننده عملیاتی -همانطور که از نام آن بر میآید- تقویت کردن سیگنالها است. ولی همانطور که در بخش قبل ملاحظه شد، بعلت زیاد بودن بهره یک تقویت کننده عملیاتی، هر قدر هم که دامنه سیگنال ورودی کوچک باشد، باز هم ولتاژ خروجی، فقط دو حالت  $-V_{CC}$  یا  $+V_{CC}$  را می تواند اتخاذ نماید. بعبارت دیگر آپامپ همواره در حالت اشباع خواهد بود (تقویت کننده غیر خطی). برای این که بتوان یک آپامپ را بعنوان تقویت کننده خطی به کار برد، باید به کمک مدارهای جانبی و فیدبک کردن آپامپ<sup>۱</sup>، ناحیه خطی مدار تقویت کننده را افزایش داد. برای این منظور سه مدار استاندارد وجود دارد که در زیر به بررسی آنها می پردازیم. توجه کنید که در بررسی های خود، برای سهولت درک مطالب، مدل ایده آل آپامپ را مدنظر قرار میدهم، یعنی یک منبع ولتاژ وابسته به ولتاژ با بهره بینهایت!

#### • تقویت کننده معکوس

شکل ۳-۸ مدار و مشخصه انتقالی یک تقویت کننده معکوس<sup>۲</sup> (وارون ساز) را نمایش میدهد. برای بدست آوردن مشخصات تقویت کننده ( $A_{v_s}$ ،  $R_i$  و  $R_o$ )، مدار شکل ۳-۸ ج را در نظر می گیریم. با توجه به رابطه (۳-۴)، اگر تقویت کننده اشباع نشده باشد ( $-V_{CC2} < v_o < +V_{CC1}$ ):

$$v_o = A_o \cdot v_I \Rightarrow v_I = \frac{v_o < \infty}{A_o \rightarrow \infty} \rightarrow 0 \quad (۳-۴)$$

و:

---

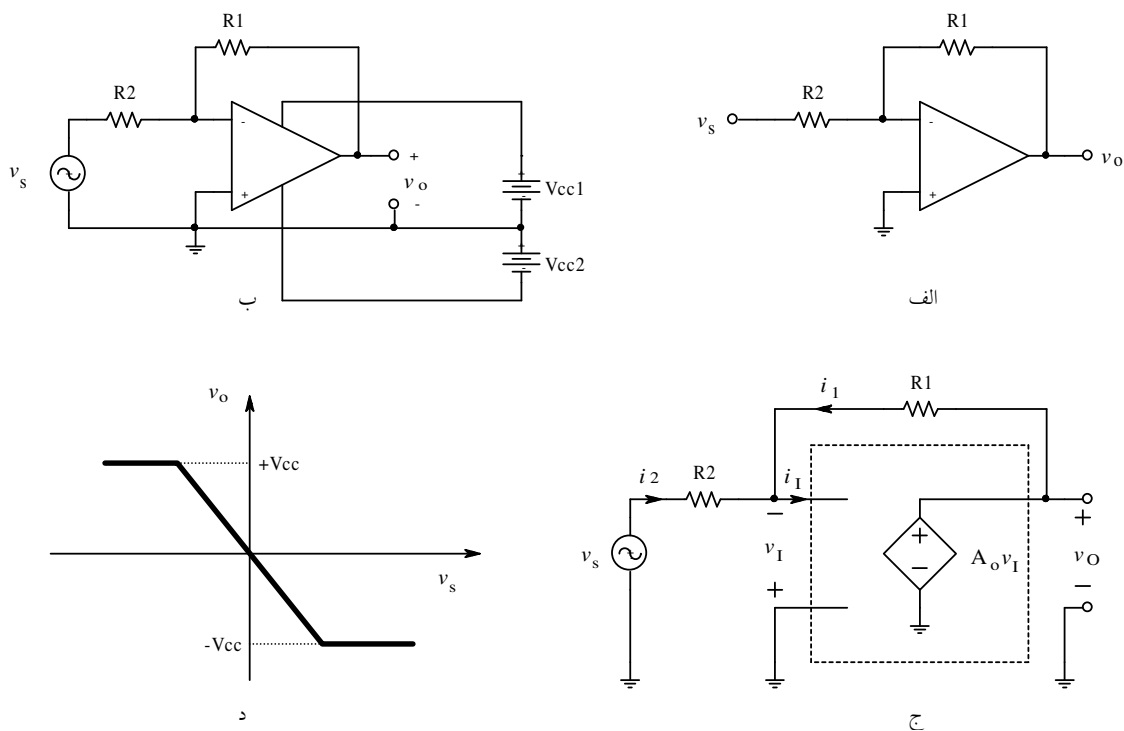
<sup>۱</sup> فیدبک (Feedback) کردن یا پس خورد یعنی مقداری از سیگنال خروجی را به ورودی بر گردانیدن. برای اطلاعات بیشتر به مراجع مربوطه رجوع نمایید.

<sup>۲</sup> Inverting Amplifier



$$i_I = \frac{v_I \rightarrow 0}{R_i \rightarrow \infty} \rightarrow 0 \quad (5-3)$$

بنابراین برای یک آپامپ ایده‌آل فیدبک شده، تا زمانی که اشباع نشده باشد:  $v_I = 0$  و  $i_I = 0$  در این حالت، به ورودی معکوس زمین مجازی<sup>۱</sup> گویند؛ زیرا با وجود این که این پایه با زمین هم پتانسیل است، ولی به علت این که جریان گذرنده از آن صفر می‌باشد، مثل مدار باز عمل میکند و زمین حقیقی نیست!



شکل ۸-۳ تقویت کننده معکوس الف- مدار ب- نحوه پیاده سازی ج- مدار معادل د- مشخصه انتقالی

محاسبه بهره ولتاژ مدار: بنا به تعریف:  $A_{v_s} \equiv \frac{v_o}{v_s}$ . با استفاده از  $KVL$  و  $KCL$  در مدار شکل

۸-۳ ج:

<sup>۱</sup> Virtual Ground

$$\left. \begin{array}{l} v_o = i_1 \cdot R_1 \\ v_s = i_2 \cdot R_2 \\ i_1 + i_2 = i_1 = 0 \end{array} \right\} \Rightarrow A_{v_s} = -\frac{R_1}{R_2} \quad (6-3)$$

بنابراین تا زمانی که  $|v_s| < \left| \frac{V_{CC}}{A_{v_s}} \right|$ ، تقویت کننده در ناحیه خطی بوده روابط فوق صادقند. در غیر

اینصورت تقویت کننده به اشباع رفته،  $A_o < \infty$  و در نتیجه  $|v_I| > 0$  خواهد بود.

محاسبه مقاومت ورودی: بنا به تعریف:  $R_i \equiv \left. \frac{v_s}{i_2} \right|_{i_o=0}$  و از شکل ۸-۳ ج:

$$i_2 = \frac{v_s - v_i}{R_2} = \frac{v_s}{R_2} \Rightarrow R_i = R_2 \quad (7-3)$$

طبیعتاً این رابطه نیز فقط در صورتی صادق است که تقویت کننده اشباع نشده باشد.

محاسبه مقاومت خروجی: بنا به تعریف مقاومت خروجی:  $R_o \equiv \left. \frac{v_o}{i_o} \right|_{v_s=0}$  در این صورت چون

$v_s = 0$  در نتیجه  $v_o = 0$  و همچنین  $i_o = 0$  پس:  $R_o = \frac{0}{0}$ ، مبهم بوده مقاومت خروجی غیر قابل

محاسبه میشود. برای رفع این مشکل یک منبع خارجی ( $v_x$  یا  $i_x$ ) به خروجی اعمال کرده، اثر آنرا بر

مدار، ( $v_x$  یا  $i_x$ ) اندازه گیری (محاسبه) می نمایند. در این صورت:  $R_o \equiv \left. \frac{v_x}{i_x} \right|_{v_s=0}$

شکل ۹-۳ نحوه محاسبه  $R_o$  را نمایش میدهد. از آنجایی که دو منبع ولتاژ را نمی توان با هم موازی

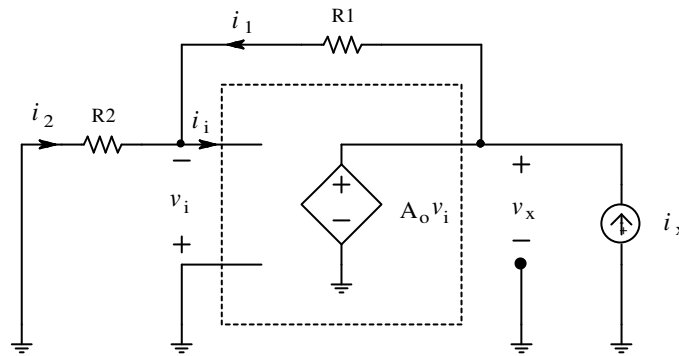
کرد (چرا؟)، منبع خارجی در این حالت باید یک منبع جریان باشد. پس منبع خارجی یک منبع جریان با

جریان  $i_x$  انتخاب و به مدار اعمال میشود. بعلاوه این که هرگاه یک منبع جریان با یک منبع ولتاژ موازی

قرار گیرد، ولتاژ خروجی توسط منبع ولتاژ مشخص میشود (چرا؟) و در این

حالت:  $v_x = v_o = A_{v_s} \cdot v_s = 0$  است، بنابراین:

$$R_o = \frac{v_x \rightarrow 0}{i_x > 0} \rightarrow 0 \quad (8-3)$$



شکل ۹-۳ مدار معادل برای محاسبه مقاومت خروجی

در نتیجه از روابط (۶-۳) تا (۹-۳) مشخصات یک تقویت کننده معکوس با یک آپامپ ایده آل در

ناحیه خطی به صورت زیر می باشد:

$$A_{v_s} = -\frac{R_1}{R_2}, \quad R_i = R_2, \quad R_o = 0$$

• تقویت کننده غیر معکوس

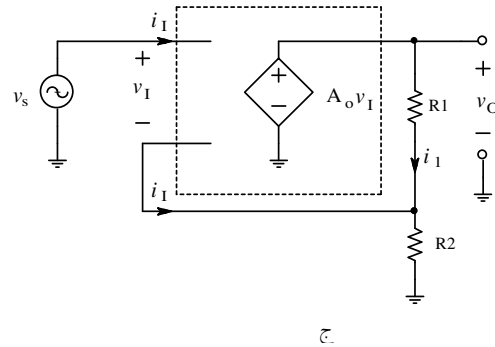
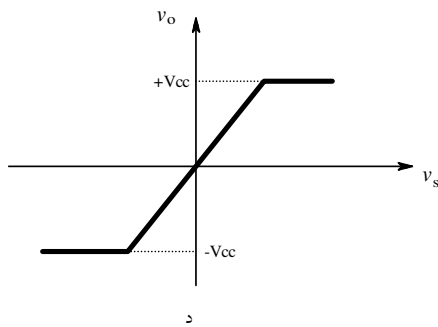
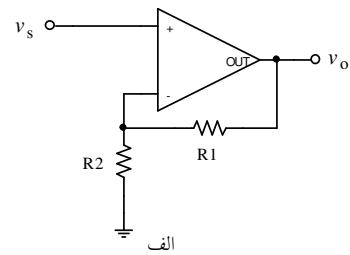
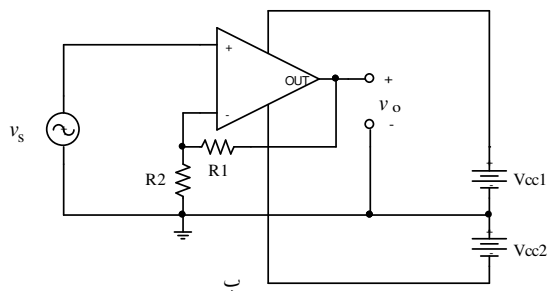
در شکل ۱۰-۳ مدار و مشخصه انتقالی یک تقویت کننده غیر معکوس<sup>۱</sup> (نا وارون ساز) نمایش داده

شده است. مانند حالت قبل (رابطه (۴-۳)):  $v_i = 0$  و با استفاده از  $KVL$  و  $KCL$  در مدار شکل ۳-

۱۰ ج:

<sup>۱</sup> Non-Inverting Amplifier

$$\left. \begin{aligned} v_s &= v_I + v_2, \quad v_I = 0 \Rightarrow v_s = v_2 \\ i_I = 0 &\Rightarrow v_2 = v_o \cdot \frac{R_2}{R_1 + R_2} \\ A_{v_s} &\equiv \frac{v_o}{v_s} \end{aligned} \right\} \Rightarrow A_{v_s} = 1 + \frac{R_1}{R_2} \quad (9-3)$$



شکل ۱۰-۳ تقویت کننده غیر معکوس الف- مدار ب- نحوه پیاده سازی ج- مدار معادل د- مشخصه انتقالی

و با توجه به تعریف مقاومت‌های ورودی و خروجی، و به کمک مدار شکل ۱۰-۳ ج:

$$R_i \equiv \frac{v_s}{i_s}, \quad i_s = i_I = 0 \Rightarrow R_i \rightarrow \infty \quad (10-3)$$

$$R_o \equiv \frac{v_x}{i_x}, \quad v_x = v_o = 0 \Rightarrow R_o \rightarrow 0 \quad (11-3)$$

بنابراین مشخصات یک تقویت کننده غیر معکوس با آپامپ ایده‌آل در ناحیه خطی عبارتست از:

$$A_{v_s} = 1 + \frac{R_1}{R_2}, \quad R_i = \infty, \quad R_o = 0$$

• تقویت کننده تفاضلی

از آنجایی که یک آپامپ دارای دو ورودی است، می‌توان دو منبع سیگنال به ورودی‌های آن اعمال کرده، تفاضل آنها را تقویت نمود، یا این که یک منبع سیگنال بین دو ورودی قرار داد. این مدار نسبت به دو مدار قبل مزایایی دارد که در دروس الکترونیک به آن پرداخته خواهد شد.

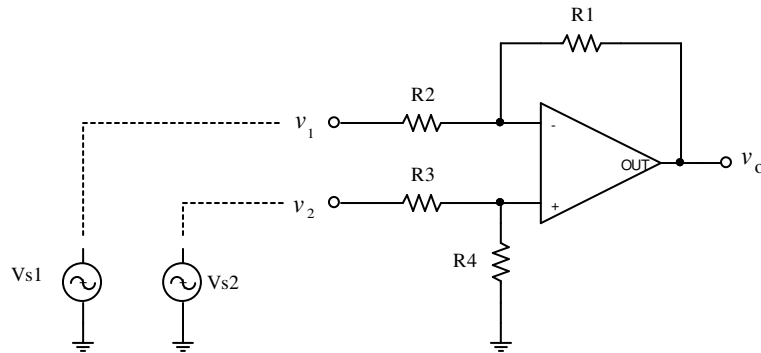
مدار تقویت کننده تفاضلی<sup>۱</sup> در شکل ۱۱-۳ نمایش داده شده است. باز با توجه به این که در ناحیه

خطی  $i_I = 0$  و  $v_I = 0$ ، با اندکی محاسبه، حاصل میشود:

$$v_o = v_2 \frac{R_1 + R_2}{R_2} \times \frac{R_4}{R_3 + R_4} - v_1 \frac{R_1}{R_2} \quad (12-3)$$

بعبارت دیگر:  $v_o = k_2 v_2 - k_1 v_1$  در حالت خاص که  $R_4 = R_1$  و  $R_3 = R_2$  باشد:

$$v_o = \frac{R_1}{R_2} (v_2 - v_1) \quad (13-3)$$



شکل ۱۱-۳ مدار تقویت کننده تفاضلی

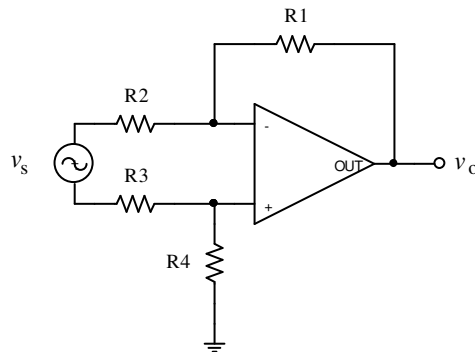
---

<sup>۱</sup> Differential Amplifier

در اینحالت اگر بجای دو منبع، یک منبع ولتاژ  $v_s$  را بین دو ورودی قرار دهیم (شکل ۳-۱۲)

مشخصات مدار برابر خواهد بود با:

$$A_{v_s} \equiv -\frac{v_o}{v_s} = -\frac{R_1}{R_2}, \quad R_i = 2R_2, \quad R_o = 0$$



شکل ۳-۱۲ تقویت کننده تفاضلی با منبع شناور

### ۳-۳-۳ ضرب کننده

مدارهای تقویت کننده‌ای که تا کنون بررسی کردیم، در حقیقت ضرب کننده یک سیگنال ورودی در

یک عدد ثابت هستند. برای تقویت کننده معکوس، از رابطه (۳-۶):

$$v_o = -\frac{R_1}{R_2} v_I = k \times v_I, \quad k \leq 0$$

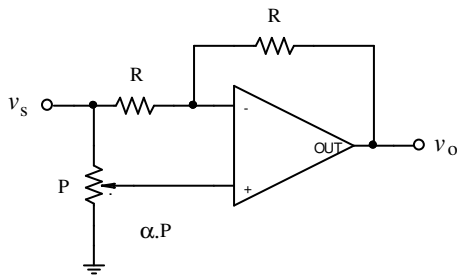
برای تقویت کننده غیر معکوس، از رابطه (۳-۹):

$$v_o = \left(1 + \frac{R_1}{R_2}\right) v_I = k \times v_I, \quad k \geq 1$$

و برای تقویت کننده تفاضلی، از رابطه (۳-۱۲):

$$v_o = k_2 \times v_2 - k_1 \times v_1, \quad k_1, k_2 \geq 0$$

حاصل می‌شود. بنابراین یک تقویت کننده معکوس، مداری است که تابع ریاضی  $y = k \cdot x$ ,  $k \leq 0$  و تقویت کننده غیر معکوس، تابع  $y = k \cdot x$ ,  $k \geq 1$  و تقویت کننده تفاضلی تابع  $y = k_2 \cdot x_2 - k_1 \cdot x_1$ ,  $k_1, k_2 \geq 0$  را تولید می‌کند. به این ضرب‌کننده‌ها اصطلاحاً ضرب‌کننده در دو ربع<sup>۱</sup> گویند، زیرا  $x$  می‌تواند هم مثبت و هم منفی باشد، در صورتی که  $k$  یا مثبت است، یا منفی (ربع اول و سوم یا ربع دوم و چهارم).



شکل ۳-۱۳ مدار Bi-Co.

یکی از مدارهایی که بعنوان ضرب‌کننده چهار ربع<sup>۲</sup> به کار گرفته می‌شود، مدار شکل ۳-۱۳ است. این مدار بنام "ضریب دوقطبی"<sup>۳</sup> نیز مشهور است. با توجه به خاصیت آپ‌امپ، در ناحیه خطی داریم:

$$v_o = 2\alpha v_s - v_s = (2\alpha - 1)v_s = k v_s \quad 0 \leq \alpha \leq 1 \quad (3-14)$$

بنابراین این مدار تابع:  $y = k \cdot x$ ,  $-1 \leq k \leq +1$  را تولید می‌کند. در این جا چون  $k$  هم منفی و هم مثبت می‌تواند باشد،  $y$  می‌تواند در هر کدام از چهار ربع قرار گیرد.

همانطور که ذکر شد، در این مدارها  $k$  مقداری ثابت است ( $x$  و  $y$  می‌توانند ثابت یا تابعی از زمان باشند). برای ساخت سیستمی که تابع  $z(t) = x(t) \cdot y(t)$  را تولید کند به مدارهای مفصلتری نیاز است که توضیح آنها از حد این مبحث خارج است.

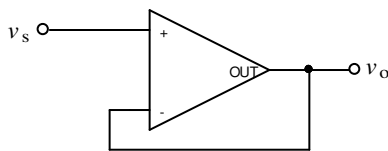
<sup>1</sup> Tow Quadrant Multiplier  
<sup>2</sup> Four Quadrant Multiplier  
<sup>3</sup> Bi-Co.: Bipolar Coefficient

### ۳-۳-۴ پیرو ولتاژ

اگر در مدار شکل ۳-۱۰،  $R_1 = 0$  و (یا)  $R_2 = \infty$  انتخاب شود (شکل ۳-۱۴):

$$A_{v_s} = 1 + \frac{R_1}{R_2} = 1 + \frac{0}{\infty} = 1 \quad (۳-۱۵)$$

بوده،  $v_o \equiv v_s$ . یعنی ولتاژ خروجی ولتاژ ورودی را "دنبال" می‌کند. به همین دلیل به این مدار پیرو ولتاژ<sup>۱</sup> گویند. کاربرد اصلی این مدار در جایی است که یک (بخش) از مدار با مقاومت داخلی زیاد بخواهد به یک (بخش) مدار دیگر با مقاومت داخلی کم بار دهی نماید، بدون این که مسئله تقسیم ولتاژ



شکل ۳-۱۴ مدار پیرو ولتاژ

پیش آید. یا در مواردی که اثر بارگذاری قسمتی از مدار بر روی قسمت دیگر باعث ایجاد اختلال در نحوه صحیح کار کردن آن می‌شود. فرضاً اگر بخواهیم ولتاژ دو سر خازنی

را که شارژ شده است اندازه‌گیری نماییم، مقاومت داخلی ولت متر باعث تخلیه بار خازن و در نتیجه تغییر ولتاژ آن شده، نمی‌توان مقدار آنرا اندازه گرفت. برای مثال اگر یک خازن  $100nF$  تا  $10V$  شارژ شده باشد و ولتاژ دو سر آنرا بخواهیم با یک ولت متر با مقاومت داخلی  $100k\Omega$  اندازه‌گیری نماییم، چون ثابت زمانی سیستم:

$$\tau = R \cdot C = 100k\Omega \cdot 100nF = 10ms$$

می‌شود، به محض این که ولت متر را به خازن وصل کنیم، قبل از این که عقربه ولت متر مقدار نهایی را نشان دهد، به صفر برمیگردد! در صورتی که اگر بین خازن و ولت متر، مدار شکل ۳-۱۴ را قرار دهیم، چون مقاومت ورودی مدار  $R_i \rightarrow \infty$  و در نتیجه  $\tau \rightarrow \infty$  ولتاژ خروجی بعبارت دیگر ولتاژ دو سر ولت متر، ثابت باقی می‌ماند و از آنجایی که مقاومت خروجی تقویت کننده  $R_o \rightarrow 0$ ، مقاومت داخلی

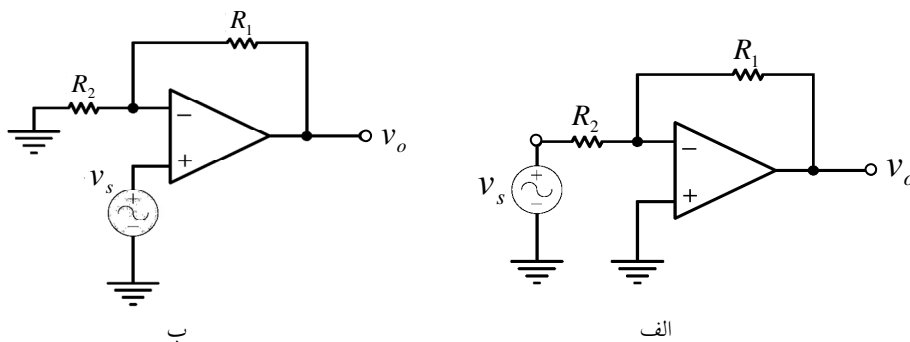
<sup>۱</sup> Voltage Follower



ولت متر مدار را بار نکرده  $V_{Voltmeter} = V_C$ ! بعلت این که مدار پیرو ولتاژ بین دو (بخش) مدار حایل می‌شود، گاهی اوقات به آن "واسط" یا بافر<sup>۱</sup> نیز می‌گویند.

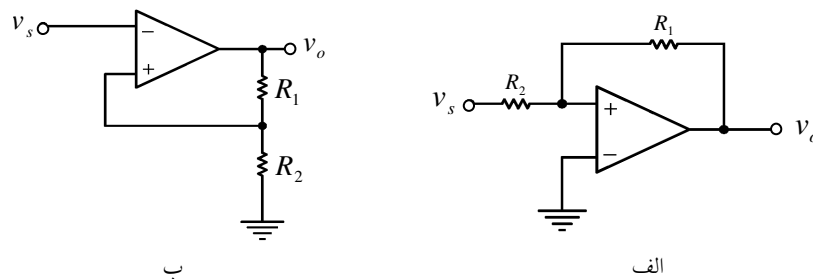
### ۵-۳-۳ شمیت تریگر

اگر در تقویت کننده معکوس (شکل ۳-۸)، جای زمین و ورودی مدار را عوض کنیم، تقویت کننده غیر معکوس (شکل ۳-۱۰) حاصل می‌شود (شکل ۳-۱۵).



شکل ۳-۱۵ الف- تقویت کننده معکوس ب- تقویت کننده غیر معکوس

در صورتی که اگر جای فیدبک را عوض کنیم (شکل ۳-۱۶)، مداری حاصل می‌شود که به آن شمیت تریگر<sup>۲</sup> گویند (در این مدار فیدبک مثبت است<sup>۳</sup>).



شکل ۳-۱۶ الف- شمیت تریگر غیر معکوس ب- شمیت تریگر معکوس

<sup>۱</sup> Buffer  
<sup>۲</sup> Schmitt-Trigger  
<sup>۳</sup> برای مثال رک به درس اصول الکترونیک

این مدار یک مدار غیر خطی بوده و همواره  $v_o = -V_{CC}$  یا  $v_o = +V_{CC}$  است. برای مثال اگر شکل ۱۶-۳ الف را در نظر بگیریم، در صورتی که  $R_1 > R_2$  انتخاب شود؛ اگر  $v_s = -V_{CC}$  باشد، چون  $v_I < 0$  (چرا؟)، لذا  $v_o = -V_{CC}$ . اگر  $v_s$  را زیاد کنیم،  $v_o = -V_{CC}$  باقی خواهد ماند؛ تا زمانی که

$v_s = -\frac{R_2}{R_1}(-V_{CC})$  شود. در این صورت  $v_I = 0$  شده، بلافاصله  $v_o = +V_{CC}$  و در نتیجه:

$$v_I = \frac{R_1}{R_1 + R_2} v_s + \frac{R_2}{R_1 + R_2} V_{CC} > 0$$

خواهد شد. با افزایش  $v_s$ ، دیگر تغییری در خروجی رخ نخواهد داد. وقتی  $v_s$  کم شود، تغییر حالت  $v_o$

از  $+V_{CC}$  به  $-V_{CC}$  هنگامی رخ خواهد داد که  $v_s = -\frac{R_2}{R_1}(+V_{CC})$  شود. به:

$$v_s = V_{Tu} = \frac{R_2}{R_1} V_{CC} \quad (۱۶-۳)$$

ولتاژ حد بالایی<sup>۱</sup> شمیت تریگر، به:

$$v_s = V_{Tl} = -\frac{R_2}{R_1} V_{CC} \quad (۱۷-۳)$$

ولتاژ حد پائینی<sup>۲</sup> شمیت تریگر و به:

$$V_H = V_{Tu} - V_{Tl} = 2 \frac{R_2}{R_1} V_{CC} \quad (۱۸-۳)$$

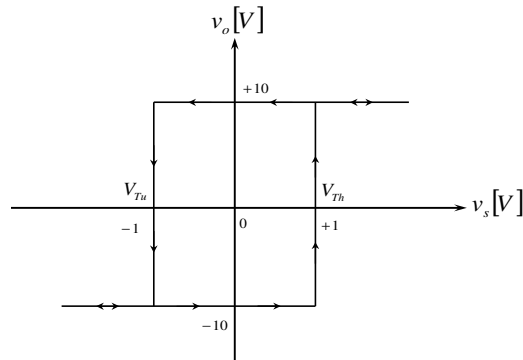
ولتاژ هیستریزه<sup>۳</sup> گویند.

شکل ۱۷-۳ مشخصه انتقالی یک شمیت تریگر را برای  $\pm V_{CC} = \pm 10V$ ،  $R_1 = 100k\Omega$

و  $R_2 = 10k\Omega$  نمایش میدهد در این مدار  $V_{Tu} = 1V$ ،  $V_{Tl} = -1V$  و  $V_H = 2V$  است.

---

Upper Threshold<sup>1</sup>  
Lower Threshold<sup>2</sup>  
Hysteresis<sup>3</sup>



شکل ۳-۱۷ مشخصه انتقالی یک شمیت تریگر غیر معکوس

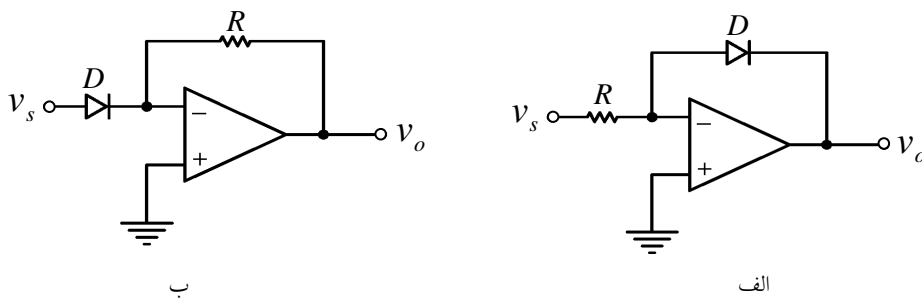
مشخصه شمیت تریگر معکوس مشابه مشخصه شمیت تریگر غیر معکوس است، با این تفاوت که:

$$V_T = \frac{R_2}{R_1 + R_2} V_{CC} , \quad V_{Tl} = -\frac{R_2}{R_1 + R_2} V_{CC} \quad (۱۹-۳)$$

### ۳-۳-۶ تقویت کننده های لگاریتمی و آنتی لگاریتمی

اگر در شکل ۳-۸، بجای  $R_1$ ، یک دیود قرار دهیم؛ یک تقویت کننده لگاریتمی و اگر بجای  $R_2$ ، دیود

را قرار دهیم؛ یک تقویت کننده آنتی لگاریتمی خواهیم داشت (شکل ۳-۱۸).



شکل ۳-۱۸ الف- تقویت کننده لگاریتمی، ب- تقویت کننده آنتی لگاریتمی

برای شکل ۱۸-۳ الف، خواهیم داشت<sup>۱</sup>:

$$v_o = -nV_T \ln \frac{v_s}{I_S R} \approx -60mV \log \frac{10^{14} v_s}{R} = A \cdot \log \frac{v_s}{B}, \quad v_s > 0 \quad (20-3)$$

و برای شکل ۱۸-۳ ب: خواهیم داشت:

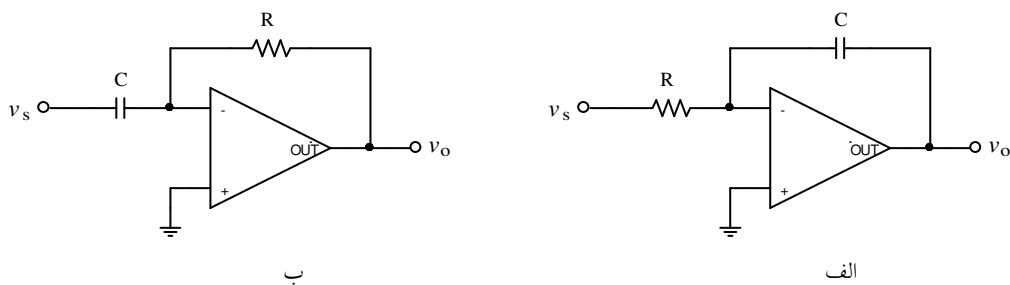
$$v_o = -I_S R \exp\left(\frac{v_s}{nV_T}\right) \approx -10^{-14} R \exp\left(\frac{v_s}{25mV}\right) = C e^{v_s/D}, \quad v_s > 0 \quad (21-3)$$

که در این روابط  $nV_T = 26mV$  و  $I_S = 10fA$  فرض می شوند. این پارامترها از مشخصات دیودها هستند که به عنوان مثال برای یک دیود نمونه مقادیر مذکور را دارند.

### ۷-۳-۳ انتگرال گیر و مشتق گیر

شکل ۱۹-۳ الف مدار یک انتگرال گیر را نمایش میدهد. اگر جای  $R$  و  $C$  را عوض کنیم یک مشتق

گیر بدست می آید (شکل ۱۹-۳ ب).



شکل ۱۹-۳ مدار: الف- انتگرال گیر و ب- مشتق گیر

با توجه به خاصیت خازن و روابط مداری، برای انتگرال گیر:

<sup>۱</sup> ر.ک به فصل ۴ (دیود)

$$v_o(t) = -\frac{1}{R \cdot C} \int_{t_1}^{t_2} v_s(t) dt + V_0(t_1) \quad (22-3)$$

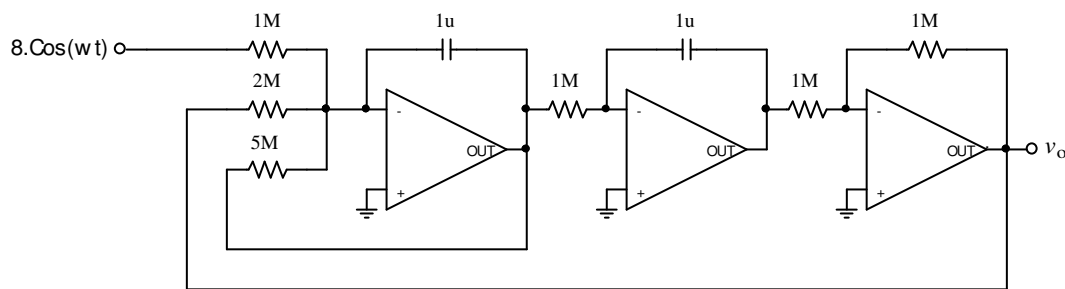
و برای مشتق گیر:

$$v_o(t) = -R \cdot C \cdot \frac{dv_s}{dt} \quad (23-3)$$

حاصل می شود. در عمل بعلت اشکالاتی که مشتق گیر دارد (چه اشکالاتی؟) کمتر مورد استفاده قرار می

گیرد. برای مثال، برای حل معادله دیفرانسیل:  $\ddot{x} + \frac{1}{5}\dot{x} + \frac{1}{2}x = -8\cos(\omega t)$  مدار شکل ۲۰-۳ پیشنهاد می

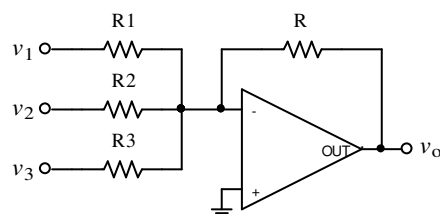
شود.



شکل ۲۰-۳ مثالی برای کاربرد انتگرال گیر در حل معادلات دیفرانسیل

### ۳-۸ جمع کننده

مدارهایی که تا کنون بررسی کردیم (به استثنای تقویت کننده تفاضلی)، توابع یک متغیره را شبیه



شکل ۲۱-۳ جمع کننده

سازی می کردند. با توجه به خاصیت زمین مجازی

ورودی معکوس در تقویت کننده معکوس و  $KCL$ ،

میتوان با اضافه کردن چند ورودی به مدار شکل ۳-۸،

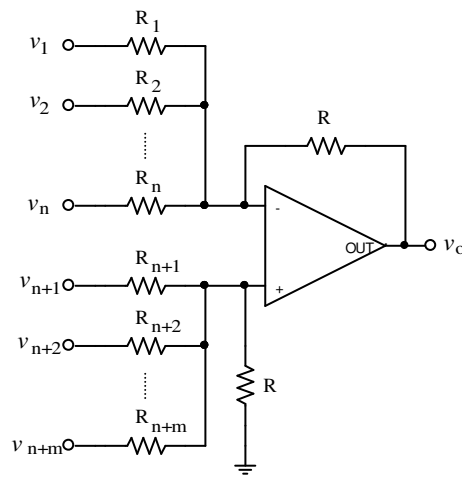
یک جمع کننده بدست آورد (شکل ۳-۲۱).

$$v_o = -\left(\frac{R}{R_1} \cdot v_1 + \frac{R}{R_2} \cdot v_2 + \dots + \frac{R}{R_n} \cdot v_n\right)$$

$$v_o = k_1 \cdot v_1 + k_2 \cdot v_2 + \dots + k_n \cdot v_n, \quad k_i < 0 \quad (24-3)$$

بالاخره اگر به ورودی‌های یک تقویت کننده تفاضلی چند منبع متصل نماییم، مداری خواهیم داشت

که جمع جبری چند متغیر را بدست خواهد آورد (شکل ۲۲-۳).



شکل ۲۲-۳ جمع کننده جبری

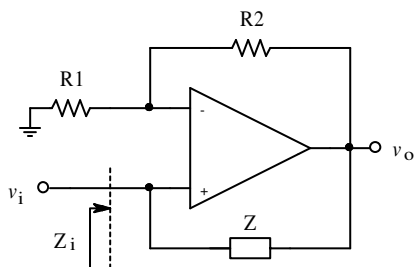
$$v_o = k_1 \cdot v_1 + k_2 \cdot v_2 + \dots + k_n \cdot v_n + l_1 \cdot v_{n+1} + \dots + l_m \cdot v_{n+m}, \quad (25-3)$$

$$k_i < 0, \quad l_j > 0 \quad i, j \in \mathbf{N}$$

### ۹-۳-۳ مبدل های امپدانسی

همانطور که میدانیم، می توان سلف و خازن را از دو منظر بررسی کرد. یکی به عنوان ذخیره کننده انرژی در میدان مغناطیسی (سلف) یا الکتریکی (خازن)، دیگری خاصیت راکتانس آنها. در برخی از کاربرد ها نظیر تامین انرژی یک مدار الکتریکی از خاصیت ذخیره کنندگی این عناصر استفاده می شود. ولی در بیشتر مواقع در مدار های الکترونیکی - مثلاً در ساخت فیلترها و نوسان ساز ها - خاصیت راکتیویته آنها مهمتر می شود. از آن جایی که معمولاً در مدار ها علاوه بر سلف و خازن، مقاومت هم وجود دارد، در حالت کلی از امپدانسها سخن به میان می آید. به کمک آپ امپ می توان برای مثال مقاومت منفی را ایجاد نمود. یا این که به کمک یک خازن، خاصیت یک سلف را در مدار ایجاد نمود و غیره. در زیر به چند مدار اشاره می شود.

- مبدل امپدانس منفی: در شکل ۳-۲۳ مدار یک  $NIC$ <sup>۱</sup> نمایش داده شده است. با فرض ایده آل



شکل ۳-۲۳ مدار یک  $NIC$

بودن عناصر و اشباع نبودن آپ امپ:

$$V_+ = V_- = V_i$$

$$V_o = V_i \left(1 + \frac{R2}{R1}\right)$$

$$I_i = -I_Z = -\frac{V_o - V_i}{Z} = -\frac{V_i}{Z} \times \frac{R2}{R1}$$

$$Z_i = \frac{V_i}{I_i} = -Z \frac{R1}{R2} \quad (۳-۲۶)$$

به علت این که کلیه عناصر واقعی - بنابراین مقادیر مثبت - هستند، امپدانس ورودی مقداری

منفی خواهد بود. یعنی اگر مثلاً به جای امپدانس  $Z$  یک مقاومت  $R = 10k\Omega$  قرار دهیم و

$R1 = R2$  انتخاب شود، مقاومت ورودی این مدار  $R_i = -10k\Omega$  خواهد بود!

<sup>1</sup> NIC: Negative Impedance Converter

به عنوان مثال یکی از کار بردهای این مدار ساخت یک منبع جریان وابسته به ولتاژ است.

مثال ۱-۳ مداری طرح کنید که به کمک آن بتوان از یک منبع ولتاژ با نیروی محرکه  $V_s$  یک

منبع جریان ساخت، به طوری که برای آن  $I_o = 2mA/V \times V_s$  باشد.

حل: میدانیم که منبع جریان در حالت ایده‌آل دارای مقاومت داخلی بینهایت است. از طرف

دیگر هرگاه دو مقاومت هم اندازه با هم موازی شوند، اگر یکی منفی دیگری باشد، حاصل،

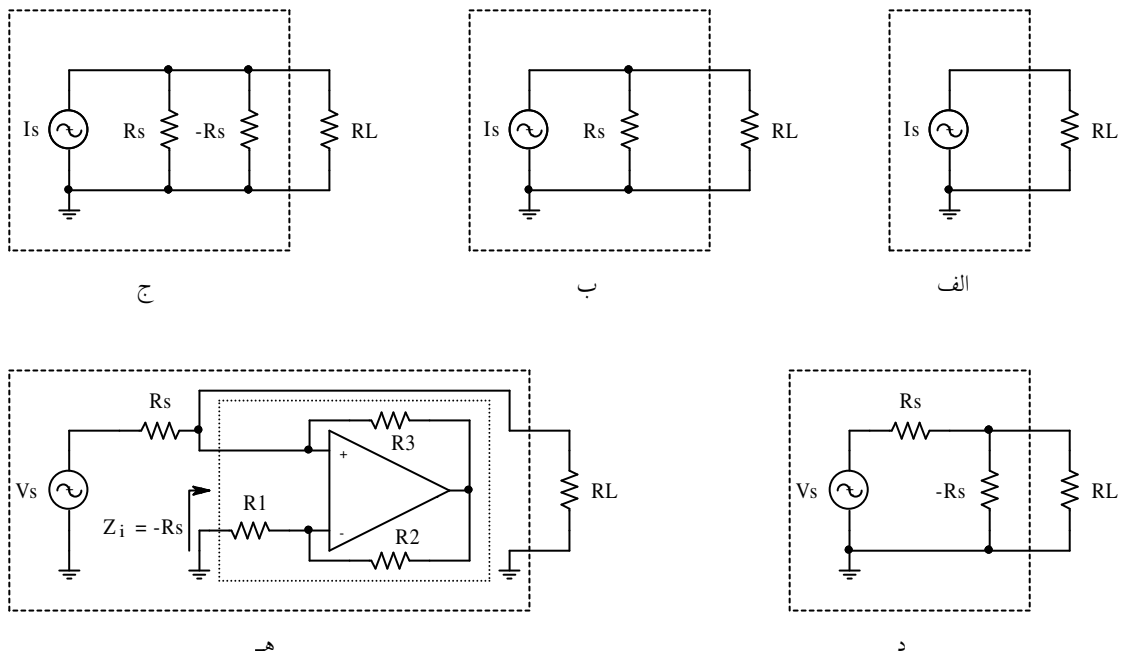
مقاومت بینهایت است ( $R_{eq} = R_a \parallel R_b = R \parallel (-R) \rightarrow \infty$ ). بنابراین اگر موازی منبع ولتاژ یک

NIC با مقاومتی معادل  $R_s$  قرار دهیم خواسته مسئله ارضا خواهد شد.

شکل ۲۴-۳ روند حل مسئله را نشان می‌دهد. مدار الف یک منبع جریان ایده‌آل و مقاومت بار

را نمایش می‌دهد. مدار ب یک منبع جریان واقعی با مقاومت داخلی  $R_s$  را نمایش می‌دهد. در

مدار ج جهت حذف اثر مقاومت منبع، یک مقاومت منفی با مقدار  $R_s$  به مدار اضافه شده است.



شکل ۲۴-۳ مدارهای مسئله ۱-۳ الف: منبع جریان ایده‌آل، ب: منبع جریان واقعی، ج: نحوه تبدیل یک منبع جریان

واقعی به ایده‌آل، د: مدار معادل تونن منبع جریان واقعی و ه: پیاده سازی مقاومت منفی



در شکل د مدار معادل تونن منبع جریان منعکس شده است. بالا خره در شکل ه مقاومت منفی  $-R_s$  با مدار  $NIC$  جانشین شده است.

انتخاب عناصر: با توجه به معادل بودن مدار های تونن و نورتن:

$$V_{oc} = R_s I_{sc} \Rightarrow V_{Th} = R_s I_N \Rightarrow R_s = \frac{V_{Th}}{I_N} = \frac{V_s}{I_o} = \frac{V_s}{2mA/V V_s} = 500\Omega$$

از رابطه (۳-۲۶):

$$\left. \begin{aligned} Z_i &= -Z \frac{R1}{R2} \\ R_i &= -R_s \end{aligned} \right\} \Rightarrow R_s = R3 \frac{R1}{R2}$$

بنابراین به یک سیستم یک معادله سه مجهولی می رسیم. در نتیجه این معادله از روشهای سیستماتیک تحلیلی قابل محاسبه نیست. در چنین مواقعی سعی می شود از شرایط جانبی دیگر کمک گرفت. مثلاً المانهای موجود، قیمت عناصر، توان مصرفی، ... بنابراین مثلاً با انتخاب  $R1 = R2 = 1k\Omega$ ،  $R3 = 500\Omega$  حاصل می شود. توجه کنید که انتخاب مثلاً  $R1 = R2 = 1\Omega$  قابل قبول نیست (چرا؟). همچنین انتخاب  $R1 = R2 = 1M\Omega$  قابل قبول است ولی مناسب نمی باشد (چرا؟).

- مبدل امپدانس عمومی: در شکل ۳-۲۵ مدار یک  $GIC$  نمایش داده شده است. با فرض ایده آل بودن عناصر و اشباع نبودن تقویت کننده ها داریم:

$$Z_i = \frac{V_s}{I_s}, \quad V_s = V_2 = V_4 = I_5 Z_5 \quad (37-3)$$

$$I_s = I_1, \quad I_2 = I_3, \quad I_4 = I_5 \quad (38-3)$$

$$V_s = I_5 Z_5 = Z_5 \times \frac{I_5}{I_4} \times \frac{I_4}{I_3} \times \frac{I_3}{I_2} \times \frac{I_2}{I_1} \times I_1 = Z_5 \times 1 \times \frac{I_4}{I_3} \times 1 \times \frac{I_2}{I_1} \times I_1 \quad (39-3)$$

$$I_4 = \frac{V_3 - V_4}{Z_4}, \quad I_3 = \frac{V_2 - V_3}{Z_3}, \quad I_2 = \frac{V_1 - V_2}{Z_2}, \quad I_1 = \frac{V_s - V_1}{Z_1} \quad (40-3)$$

از (37-3)، (38-3) و (40-3):

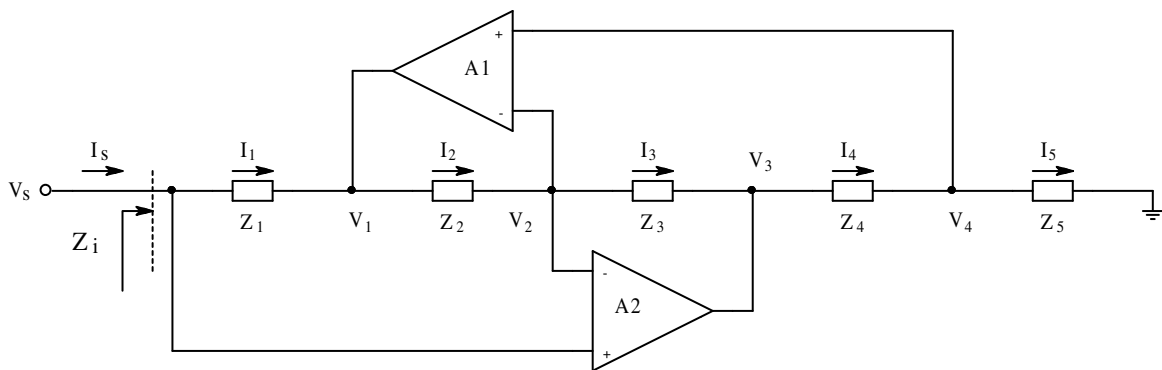
$$\frac{I_4}{I_3} = \frac{V_3 - V_4}{Z_4} \times \frac{Z_3}{V_2 - V_3} = -\frac{Z_3}{Z_4}, \quad \frac{I_2}{I_1} = \frac{V_1 - V_2}{Z_2} \times \frac{Z_1}{V_s - V_1} = -\frac{Z_1}{Z_2} \quad (41-3)$$

جایگزینی (41-3) در (39-3):

$$V_s = Z_5 \times \left(-\frac{Z_3}{Z_4}\right) \times \left(-\frac{Z_1}{Z_2}\right) \times I_1 \quad (42-3)$$

بالاخره با جایگزینی (37-3) و (38-3) در (42-3):

$$Z_i = \frac{V_s}{I_s} = \frac{Z_1 Z_3 Z_5}{Z_2 Z_4} \quad (43-3)$$



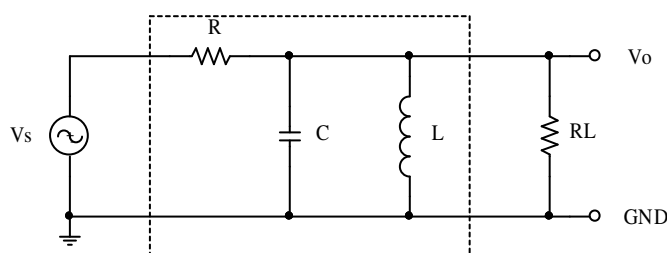
شکل ۳-۲۵ مدار GIC

همانطور که از رابطه (43-3) نتیجه می شود، توسط انتخاب امپدانس ها می توان ترکیبی از هر نوع امپدانس دلخواه تولید کرد. کاربرد بیشتر این مدار در شبیه سازی سلف است. همانطور که میدانیم، ساخت سلف های با ظرفیت بزرگ و کیفیت بالا عملاً مشکل است. بنابراین از این مدار می توان به کمک خازن، یک سلف را شبیه سازی کرد.

مثال ۲-۳ یک مدار تشدید موازی با فرکانس  $f_r = 50\text{Hz}$  و کیفیت  $Q = 10$  طرح کنید. منبع

سیگنال یک منبع ولتاژ با دامنه  $V_s = 100\text{mV}_p$  و بار یک مقاومت  $R_L = 100\Omega \dots 10\text{k}\Omega$  است.

حل: از درس اصول مهندسی برق به خاطر داریم که این مدار توسط یک مدار درجه دوم



شکل ۲۶-۳ مدار تشدید موازی

$RLC$  قابل پیاده سازی است.

شکل ۲۶-۳ چنین مداری را

نمایش می دهد. به کمک روابط

مدار تشدید موازی:

$$f_r = \frac{1}{2\pi\sqrt{LC}}, \quad Q = R\sqrt{\frac{C}{L}}$$

به تنهایی نمی توان مقادیر عناصر این مدار به دست آورد، زیرا یک سیستم دو معادله و سه

مجهول است. لذا باید شرایط دیگر را در نظر گرفت. میدانیم که در این مدار نمی توان از خازن

های الکترولیت استفاده کرد (چرا؟). باز از درس اصول مهندسی برق به خاطر داریم که بیشترین

ظرفیت خازن های غیر الکترولیت قابل دسترس حدود  $C = 1\mu\text{F}$  است. بنابراین با انتخاب خازن

به این مقدار، مقادیر  $R$  و  $L$  محاسبه می شوند. از روابط فوق:

$$f_r = \frac{1}{2\pi\sqrt{LC}} \Rightarrow L = \frac{1}{(2\pi f_r)^2 C} = \frac{1}{(2\pi \times 50\text{Hz})^2 \times 1\mu\text{F}} \approx 10.1\text{H}$$

$$Q = R\sqrt{\frac{C}{L}} \Rightarrow R = Q\sqrt{\frac{L}{C}} = 10 \times \sqrt{\frac{10.1\text{H}}{1\mu\text{F}}} \approx 31.8\text{k}\Omega$$

مقاومت  $R = 31.8\text{k}\Omega$  مسئله ای ندارد. زیرا اولاً در سری های  $E48$ ،  $E96$  و  $E192$

مقاومت  $R = 31.6\text{k}\Omega$  و در سری  $E192$  مقاومت  $R = 32.0\text{k}\Omega$  وجود دارد<sup>۱</sup> ثانیاً میتوان از یک

<sup>۱</sup> ر. ک. به درس اصول مهندسی برق پیوست ۳ جدول پ ۳-۱

مقاومت معمولی  $R = 27k\Omega$  سری با یک پتانسیو متر  $P = 10k\Omega$  استفاده کرده آنرا به مقدار مطلوب تنظیم کرد.

ولی هنوز دو مشکل اساسی وجود دارد. یکی این که مقاومت بار ( $R_L = 100\Omega \dots 10k\Omega$ ) موازی با مقاومت اصلی ( $R = 31.6k\Omega$ ) بوده کیفیت مدار، با تغییر مقدار بار، تغییر می کند. علاوه بر آن چون مقدار مقاومت معادل خیلی کمتر از مقاومت محاسبه شده است، کیفیت مدار بسیار کمتر از مقدار مطلوب  $Q = 10$  خواهد بود. برای حل این مشکل توسط یک مدار پیرو ولتاژ، بار را از مدار جدا می کنیم.

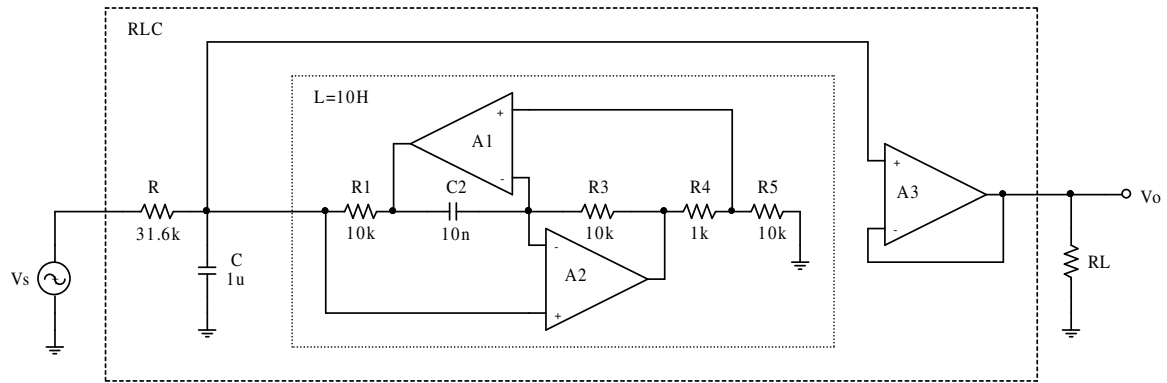
مشکل دوم مقدار  $L \approx 10H$  است. این سلف بسیار حجیم، وزین، گران قیمت، ... و از همه مهمتر به علت وجود مقاومت و خازن ذاتی قابل ملاحظه، دارای کیفیت پایینی بوده نمی توان به مقدار مطلوب  $Q = 10$  دست یافت. به همین دلیل باید از مدارهای مبدل امیدانسی استفاده کرد. برای مثال می توان از مدار  $GIC$  (شکل ۳-۲۵) کمک گرفت. مثلاً اگر به جای  $Z_2$  از یک خازن ( $C_2$ ) و به جای بقیه  $Z$ ها از مقاومت استفاده کرد، از (۳-۴۳):

$$Z_i = \frac{Z_1 Z_3 Z_5}{Z_2 Z_4} = \frac{R_1 R_3 R_5}{\frac{1}{j\omega C_2} R_4} = \frac{R_1 R_3 R_5}{R_4} j\omega C_2 \equiv K j\omega L \Rightarrow L \equiv \frac{R_1 R_3 R_5}{R_4} C_2$$

به سلف مطلوب می توان دست یافت. برای مثال با انتخاب  $C_2 = 10nF$ ،  $R_4 = 1k\Omega$  و  $R_1 = R_3 = R_5 = 10k\Omega$  مقدار سلف معادل،  $L = 10H$  حاصل می شود. اگر مقدار دقیق  $L = 10.1H$  مطلوب باشد و بخواهیم اثر تفرانس مقاومت ها را خنثی کنیم، می توان یکی از مقاومت ها را با یک مقاومت کوچکتر و سری با یک پتانسیومتر جانشین کرده با تنظیم پتانسیومتر به مقدار مطلوب دست یافت.

<sup>1</sup> ر. ک. فصل ۳-۳-۴

با توجه به توضیحات بالا، مدار کامل به صورت مدار شکل ۳-۲۷ حاصل می شود.



شکل ۳-۲۷ مدار کامل تشدید موازی با سلف شبه سازی شده

در حل این مثال ظاهراً مقدار دامنه سیگنال ورودی نقشی ندارد. ولی با وجود خاصیت تقویت کنندگی آپ امپ ها ممکن است دامنه ولتاژ بعضی از گره ها بیش از دامنه سیگنال ورودی باشد (در این مسئله برای مثال  $V_{Out}(A1) \approx 320mV$  (چرا؟)). بنابراین مقدار  $V_{CC}$  آپ امپ ها باید بیش از این مقدار باشد، تا تقویت کننده ها به حالت اشباع نروند!

تمرین: مقدار ولتاژ گره های مدار شکل ۳-۲۷ را بر حسب ولتاژ منبع در فرکانس تشدید

محاسبه کنید.

• **مبدل خازن به سلف:** در مثال ۳-۲ دیدیم که به کمک *GIC* می توان یک سلف را شبیه سازی

نمود. در صورتی که بخواهیم یک سلف با مقاومت سری را شبیه سازی کنیم، ساده تر است که از

مدار شکل ۳-۲۸ استفاده کنیم. مزیت مدار شکل ۳-۲۵ نسبت به مدار شکل ۳-۲۸ اینست که این

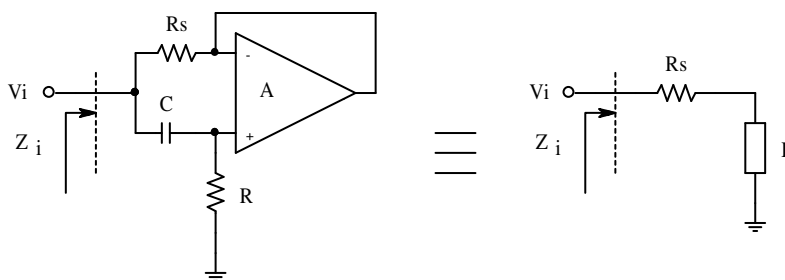
مدار انعطاف پذیری بیشتری دارد. هم می توان خازن را به سلف تبدیل کرد هم سلف را به خازن

(هرچند که در عمل این حالت مورد استفاده قرار نمی گیرد). از آن مهمتر این که با *GIC* میتوان

سلف های تقریباً ایده آل را شبه سازی نمود ( $R_s \rightarrow 0$ ). در عوض مدار شکل ۲۸-۳ نسبت

به مدار شکل ۲۵-۳ در ساده تر بودن آن است (تعداد کمتر المان). در این مدار:

$$L \equiv RR_s C \quad (۴۴-۳)$$



شکل ۲۸-۳ مدار ساده مبدل خازن به سلف

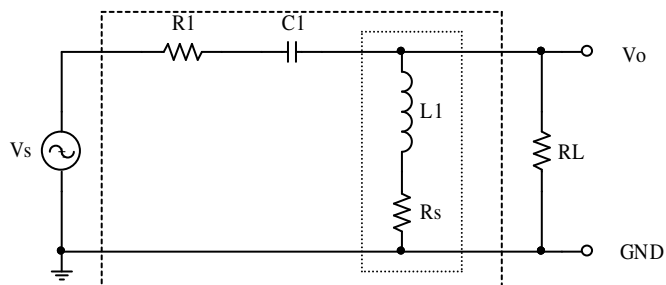
تمرین: مقدار ولتاژ گره های مدار شکل ۲۸-۳ را بر حسب  $v_i$  محاسبه کنید. رابطه (۴۴-۳) را

اثبات نمایید.

مثال ۳-۳ مسئله ۲-۳ را با مشخصات مدار شکل ۲۸-۳ ( $f_r = 50\text{Hz}$ ،  $Q = 10$ ،

$V_s = 100\text{mV}_p$ ،  $R_L = 100\Omega \dots 10\text{k}\Omega$ ) و برای یک مدار تشدید سری حل کنید.

حل: از درس اصول مهندسی برق به خاطر داریم که این مدار توسط یک مدار درجه دوم



شکل ۲۹-۳ مدار تشدید سری

$RLC$  قابل پیاده سازی است.

شکل ۲۹-۳ چنین مداری را

نمایش می دهد. به کمک رابطه

مدار تشدید سری:

$$f_r = \frac{1}{2\pi\sqrt{LC}}, \quad Q = \frac{1}{R}\sqrt{\frac{L}{C}}$$

مقدار عناصر را محاسبه می کنیم. توجه شود که روابط فوق فقط برای  $R_L \rightarrow \infty$  صادق هستند! به دلیل مطالب ذکر شده در مثال ۳-۲،  $C1 = 1\mu F$  انتخاب می شود. بنابراین:

$$f_r = \frac{1}{2\pi\sqrt{L1C1}} \Rightarrow L1 = \frac{1}{(2\pi f_r)^2 C1} = \frac{1}{(2\pi \times 50Hz)^2 \times 1\mu F} \approx 10.1H$$

$$Q = \frac{1}{(R1 + Rs)}\sqrt{\frac{L1}{C1}} \Rightarrow R1 + Rs = \frac{1}{Q}\sqrt{\frac{L1}{C1}} = 0.1 \times \sqrt{\frac{10.1H}{1\mu F}} \approx 318\Omega$$

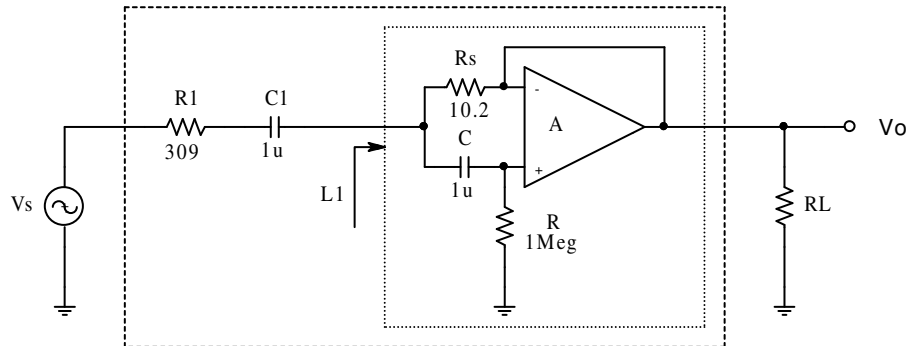
برای انتخاب  $R_s$  چنین استدلال می کنیم: در مدار شکل ۳-۲۹ مقدار مقاومت مشخص کننده کیفیت،  $R_s + R1 = 318\Omega$  مقداری معلوم است. از طرف دیگر  $R_s$  مقاومت ذاتی سیم پیچ است که آن هم برای یک سلف مشخص مقداری معلوم است. ولی از آنجایی که مقدار سلف خیلی بزرگ است و می‌خواهیم توسط مدار شکل ۳-۲۸ آنرا شبیه سازی کنیم، از رابطه (۳-۴۴):

$$L = RR_s C \Rightarrow RR_s = \frac{L}{C} = \frac{10.1H}{1\mu F} = 10\,100\,000\Omega^2$$

معمولاً بزرگترین مقاومتی که در مدارهای آنالوگ به لحاظ دقت و کیفیت قابل قبول باشد مقاومت یک مگا اهم است، بنابراین با انتخاب  $R = 1M\Omega$ ،  $R_s = 10.1\Omega$  و از آنجا  $R1 = 308\Omega$  به دست می آید. نزدیک ترین مقادیر از سری E96 به ترتیب  $R_s = 10.2\Omega$  و  $R1 = 309\Omega$  است. با این توضیحات مدار شکل ۳-۳۰ حاصل می شود.

همانطور که از رابطه بالا بر می آید، آزادی عمل زیادی برای انتخاب عناصر وجود دارد. برای مثال می توان به جای  $C = 1\mu F$ ، از خازن  $C = 100nF$  استفاده کرد. در این صورت

$R_s = 102\Omega$  ،  $R = 100k\Omega$  ،  $C = 1\mu F$  یا  $R_1 = 215\Omega$  بدست می آید، و از آنجا،  $R_s = 102\Omega$  ،  $R_1 = 215\Omega$  ، ...



شکل ۳۰-۳ مدار کامل تشدید سری با سلف شبیه سازی شده

تذکره ۱: همانطور که مشاهده می شود. این مدار از مدار شکل ۲۷-۳ بسیار ساده تر است. در ضمن مقاومت بار ( $R_L$ ) تاثیری در کارکرد مدار ندارد.

تذکره ۲: به کمک مدار شکل ۲۷-۳ می توان به ضریب کیفیت های بالاتر دست یافت تا مدار شکل ۳۰-۳ (چرا؟).

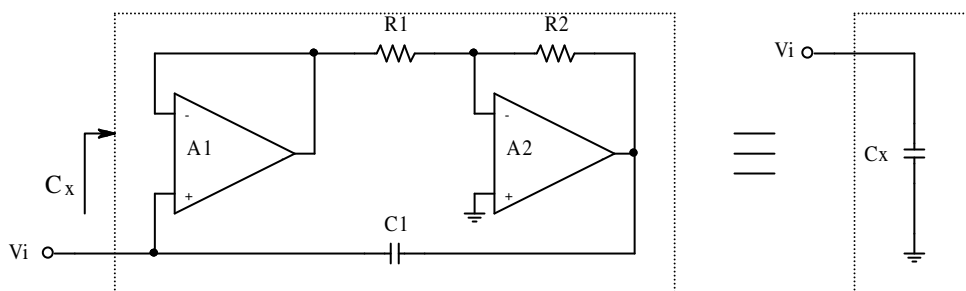
تذکره ۳: برای مدار شکل ۲۷-۳:  $\left| \frac{V_o}{V_s} \right| (f = f_r) \rightarrow 1$  و برای  $\left| \frac{V_o}{V_s} \right| (f \gg f_r) \rightarrow 0$  در صورتی

که برای مدار شکل ۳۰-۳:  $\left| \frac{V_o}{V_s} \right| (f = f_r) \rightarrow Q$  و برای  $\left| \frac{V_o}{V_s} \right| (f \gg f_r) \rightarrow 1$  (چرا؟). بنابراین

باید در انتخاب مدارها به این نکات توجه کرد.



- چند برابر کننده خازن: گاهی اوقات در مدارها ممکن است به خازنهای قابل تنظیم با مقادیر بزرگ نیاز باشد. برای مثال اگر بخواهیم ظرفیت یک خازن را در گستره  $C = 100 \mu F$  تغییر دهیم. در چنین مواقعی می توان از مدار شکل ۳-۲۵ استفاده کرد. در این مدار می توان مثلاً با انتخاب یک خازن به جای یکی از امپدانسهای صورت رابطه (۳-۴۳) و یک پتانسیومتر به جای یکی دیگر از امپدانسهای صورت آن رابطه، مثلاً  $Z3 \equiv C3$ ،  $Z5 \equiv P5$  و جانشینی سایر امپدانسها با مقاومت های ثابت مناسب، خواسته های مسئله بر آورده کرد. ولی برای این منظور مدار های ساده تری نیز وجود دارد. برای مثال شکل ۳-۳۱ چنین مداری را نشان می دهد.



شکل ۳-۳۱ مدار چند برابر کننده ظرفیت خازن

$$C_x = \left(1 + \frac{R_2}{R_1}\right) C_1 \quad (۳-۴۵)$$

تمرین: مقدار ولتاژ گره های مدار شکل ۳-۳۱ را بر حسب  $v_i$  محاسبه کنید. رابطه (۳-۴۵) را

اثبات نمایید.

تذکر: ولتاژ خروجی آپ امپ A2 به اندازه بهره ولتاژ از ولتاژ ورودی بیشتر است. بنابراین در

طراحی باید دقت کرد تا ولتاژ ورودی به حدی بزرگ نشود که تقویت کننده اشباع شود.

### ۳-۴ مشخصات آپ امپ های واقعی

تا کنون برای محاسبه مدارهای آپ امپ آنرا ایده آل فرض کرده ایم. در این بخش می خواهیم محدودیت های پارامتر های آپ امپ را بررسی کنیم. همانطور که از درس اصول مهندسی برق<sup>۱</sup> به خاطر داریم و در فصل قبل هم ذکر شد، عناصر الکترونیکی (دیود، ترانزیستور، ...) ذاتاً غیر خطی هستند. برای استفاده از این عناصر در سیستم های خطی باید آنها را در یک نقطه کار بایاس کرد<sup>۲</sup>. از آن جایی که آپ امپ ها نیز از این عناصر ساخته شده اند<sup>۳</sup>، باید آنها را بایاس کرد. به پارامترهایی که برای بایاسینگ صحیح آپ امپ به دانستن آنها نیاز است، مشخصات استاتیک یا DC گویند. برای بررسی نحوه عمل کرد آپ امپ در مقابل سیگنال ها، نیاز به تعریف پارامترهایی است که آنها را مشخصات دینامیک یا AC تقویت کننده نامند. برای استفاده از آپ امپ ها - مانند هر آی سی دیگر - حتماً باید به کتب<sup>۴</sup> یا برگه اطلاعاتی<sup>۵</sup> مربوطه رجوع شود. برای مثال در پیوست پ ۳-۱ برخی از برگه های اطلاعاتی آپ امپ ۷۴۱ که یک تقویت کننده عملیاتی قدیمی و همه گیر است، آورده شده است. در زیر برخی از اصطلاحات و پارامترهایی که برای استفاده از آپ امپ ها نیاز است ذکر می شود.

---

<sup>۱</sup> ر. ک. به فصل ششم آن درس

<sup>۲</sup> ر. ک. به فصل ۲-۴

<sup>۳</sup> ر. ک. به درس اصول الکترونیک یا کتب مربوطه یا پیوست ۳-۱ شکل پ ۳-۲

<sup>۴</sup> Data Book, Catalog

<sup>۵</sup> Data Sheet

### ۳-۴-۱ مقادیر مرزی

برای این که بتوان از یک عنصر الکترونیکی - از جمله آپ امپ ها - بدون صدمه زدن به آن، استفاده کرد، ولتاژ، جریان، توان یا دمای آن نباید از حدی تجاوز کند. این حدود تحت عنوان "مقادیر حداکثری مطلق"<sup>۱</sup> در برگه های اطلاعاتی ذکر می شوند. برای مثال در شکل پ ۳-۴ جدولی نمایش داده شده است که در سطرهای اول و دوم آن حد مجاز منابع تغذیه مشخص شده است. قسمتی از این جدول در شکل ۳-۳ آورده شده است. چنان که مشاهده می شود برای آی سی  $\mu A741C$  ولتاژ حداکثری مطلق منابع تغذیه قابل اعمال به این تقویت کننده،  $\pm V_{CC} = \pm 18V$  ذکر شده است.

#### $\mu A741$ , $\mu A741Y$ GENERAL-PURPOSE OPERATIONAL AMPLIFIERS

SLOS094A - NOVEMBER 1970 - REVISED JANUARY 1992

absolute maximum ratings over operating free-air temperature range (unless otherwise noted)<sup>†</sup>

	$\mu A741C$	$\mu A741I$	$\mu A741M$	UNIT
Supply voltage, $V_{CC+}$ (see Note 1)	18	22	22	V
Supply voltage, $V_{CC-}$ (see Note 1)	-18	-22	-22	V
Differential input voltage, $V_{ID}$ (see Note 2)	$\pm 15$	$\pm 30$	$\pm 30$	V
Input voltage, $V_I$ any input (see Notes 1 and 3)	$\pm 15$	$\pm 15$	$\pm 15$	V
Voltage between offset null (pins OFFSET N1 and OFFSET N2) and $V_{CC+}$	15	10.5	10.5	V

شکل ۳-۳ قسمتی از جدول مشخصات تقویت کننده ۷۴۱ [۱]

مفهوم مقدار حداکثری مطلق این است که اگر مثلاً بین پایانه های ۴<sup>۲</sup> و ۷ این آی سی ولتاژی کمتر از ۳۶ ولت اعمال شود (به شرطی که سایر مسایل رعایت شده باشند) این آی سی کار خود را به خوبی انجام می دهد. ولی چنان که این ولتاژ به ۳۶٫۱ ولت رسید، سازنده تضمین نمی کند که آی سی معیوب نشود. البته مفهوم این جمله آن نیست که آی سی برای ولتاژهای بیش از مقدار ذکر شده حتماً خواهد سوخت! برای مثال در آزمایشی، به یک آی سی که برای آن ولتاژ نامی  $V_{CCN} = 5V$  و ولتاژ حداکثر

<sup>1</sup> Absolute Maximum Rating  
<sup>2</sup> پایه ، Pin

$V_{CC_{max}} = 7V$  مشخص شده بود، اشتباهاً ولتاژ  $V_{CC} = 8V$  اعمال شد. این آی سی بلافاصله سوخت. در صورتی که گروه دیگری، آی سی با همان شماره و از همان کارخانه را اشتباهاً به  $V_{CC} = 15V$  وصل کرده بود. بیش از ۳۰ دقیقه مدار زیر بار بود تا متوجه ولتاژ زیاد شدند. پس از رسانیدن ولتاژ به مقدار نامی، مدار کار خود را درست انجام می داد؛ یعنی مدار معیوب نشده بود!

البته تجاوز از محدوده مجاز - حتی اگر باعث سوختن مدار نشود - می تواند باعث کاهش کیفیت مشخصات مدار و طول عمر المان شود.

### ۳-۴-۲ مشخصات استاتیک آپ امپ

همان طور که ذکر شد، امروزه آپ امپ ها به صورت آی سی و به کمک ترانزیستورها ساخته می شوند. در درس اصول مهندسی برق آموختید که برای این که ترانزیستور در ناحیه فعال قرار گیرد، باید جریان مشخصی از بیس آن بگذرد و ولتاژ کلکتور - امیتر از حدی کمتر نباشد. به همین دلیل به کمک

مدار های خارجی (مثلاً تقسیم ولتاژ)، تقویت کننده را

بایاس می کنند<sup>۱</sup>. در شکل ۳-۳۳ قسمتی از مدار ورودی

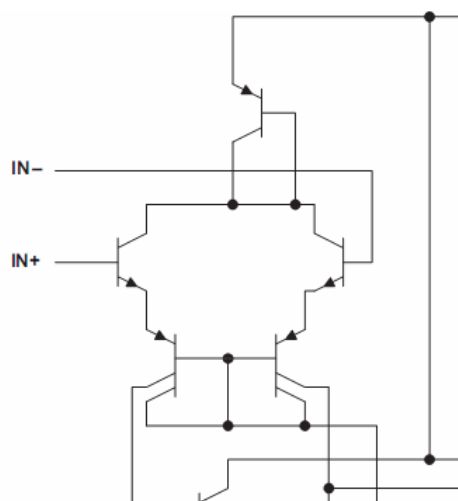
آپ امپ ۷۴۱ نمایش داده شده است. مدار کامل در

شکل پ-۳-۲ آورده شده است. با کلیات این مدار در

درس اصول الکترونیک و با جزییات آن در درس

الکترونیک آنالوگ آشنا می شوید. حال بدون این که

مدار را بررسی کنیم، به ذکر بعضی از مشخصات کلیدی



شکل ۳-۳۳ قسمتی از مدار ورودی ۷۴۱

<sup>۱</sup> ر. ک. به فصل ۲-۴

این تقویت کننده - که برای سایر آپ امپ ها نیز تعریف شده است - می پردازیم.

- **جریان بایاس:** به جریانی که باید از بیس ترانزیستورها ( $I_{IN-}$  و  $I_{IN+}$  در مدار شکل ۳-۳۳) بگذرد تا آپ امپ در ناحیه خطی قرار گیرد، جریان بایاس ورودی<sup>۱</sup> گفته می شود. به علت این که آپ امپ دارای دو ورودی است، و به علت این که در حالت واقعی مشخصات ترانزیستورها یکسان نیست، جریان های بیس ها با هم متفاوت خواهد بود. بنا به تعریف، مقدار متوسط جریان های دو ورودی را جریان بایاس ورودی گویند و آنرا با  $I_{IB}$ ، یا به طور ساده با  $I_B$  نمایش می دهند. بنابراین:

$$I_{IB} = \left| \frac{I_{IN-} + I_{IN+}}{2} \right| \quad (۳۸-۲)$$

مقدار نوعی<sup>۲</sup> جریان بایاس برای ۷۴۱ حدود  $80nA$  است.

- **جریان آفست:** به علت این که در حالت واقعی مشخصات ترانزیستورها یکسان نیست، جریان بیس ها با هم متفاوت خواهد بود. بنا به تعریف به اختلاف جریان های دو ورودی، آفست جریان ورودی<sup>۳</sup> گویند و آنرا با  $I_{IO}$ ، یا  $I_{OS}$  نمایش می دهند. بنابراین:

$$I_{IO} = |I_{IN-} - I_{IN+}| \quad (۳۹-۲)$$

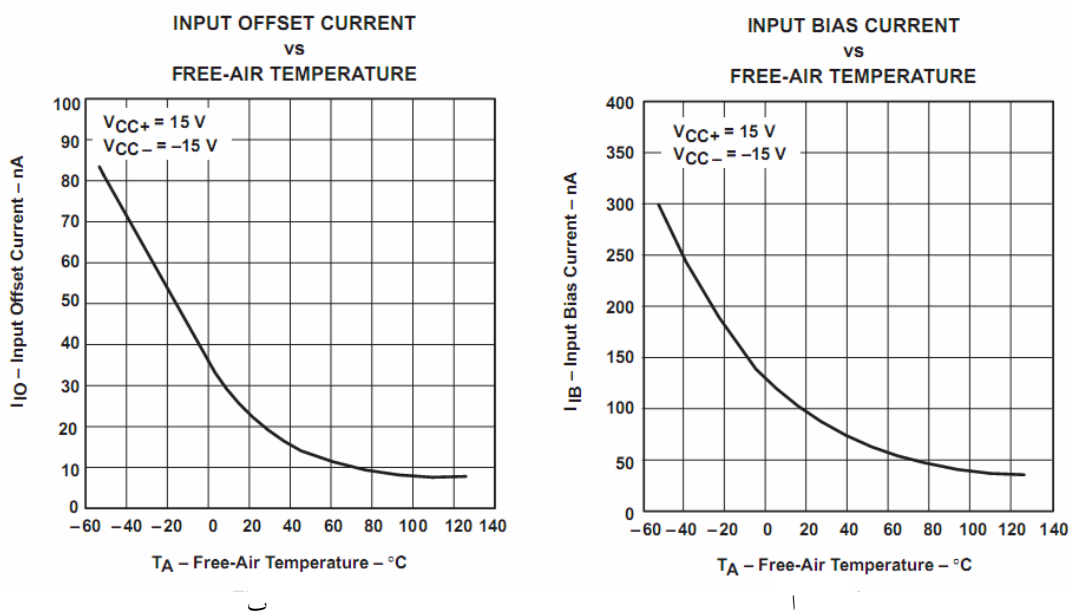
مقدار نوعی جریان آفست برای ۷۴۱ حدود  $20nA$  است.

- **دریفت جریان:** همانطور که میدانیم، مشخصات نیمه هادی ها از جمله ترانزیستورها، با تغییر دما تغییر می کند. بنابراین  $I_{IB}$  و  $I_{IO}$  نیز تابعی از دما هستند. این تغییرات را

---

Input Bias Current<sup>1</sup>  
Typical<sup>2</sup>  
Input Offset Current<sup>3</sup>

دریفت<sup>۱</sup> حرارتی گویند. بر اثر کار کرد مدار، به مرور زمان (پدیده‌ی پیری<sup>۲</sup>) نیز این مقادیر تغییر می‌کند (حتی اگر دما ثابت بماند). این تغییرات را دریفت زمانی گویند. اگر این وابستگی تقریباً خطی باشد، مقدار آنرا توسط یک عدد و برحسب  $nA/^\circ C$  به عبارت دیگر برحسب  $nA/month$  مشخص می‌کنند. در صورتی که این رابطه خطی نباشد، اغلب آنرا با نمودار نمایش می‌دهند. برای مثال شکل ۳-۳۴ وابستگی جریان به دما را نشان می‌دهد.



شکل ۳-۳۴ الف: وابستگی جریان بایاس و ب: جریان آفست به دما برای ۷۴۱ [۱]

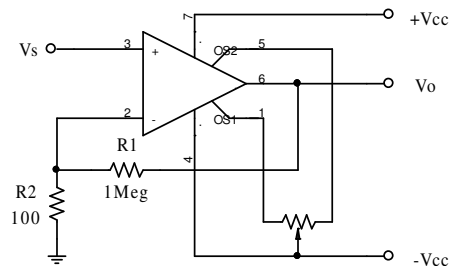
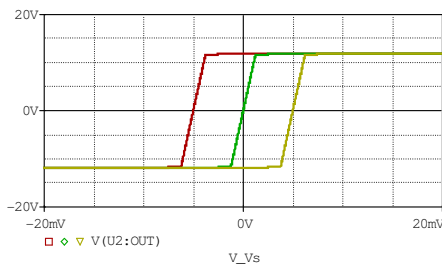
- **ولتاژ آفست:** هرگاه ولتاژ هر دو ورودی یک تقویت کننده را صفر کنیم، در حالت ایده‌آل خروجی نیز باید صفر شود. اما برای تقویت کننده های واقعی - به علت یکسان نبودن مشخصات ترانزیستورها - به ازای ولتاژ ورود صفر، ولتاژ خروجی صفر نخواهد بود. برای این که ولتاژ خروجی صفر شود، باید به ورودی ولتاژی غیر صفر اعمال نماییم

<sup>1</sup> Drift  
<sup>2</sup> Aging Effect

تا ولتاژ خروجی صفر شود. به این ولتاژ، آفست ولتاژ ورودی<sup>۱</sup> گویند و آنرا با  $V_{IO}$ ، یا  $V_{OS}$  نمایش می دهند. بنابراین:

$$V_{IO} = |V_{IN-} - V_{IN+}|_{V_O=0} \quad (۲-۴۰)$$

شکل ۳-۳۵ ولتاژ خروجی مدار یک تقویت کننده واقعی را با یک تقویت کننده ایده آل مقایسه می کند. شکل الف نحوه جبران کردن ولتاژ آفست آپ امپ ۷۴۱ را نمایش می دهد. پایه های شماره ۱ و ۵ توسط یک پتانسیومتر ۱۰ کیلو اهمی به یک دیگر وصل می شوند. سر وسط این پتانسیومتر به  $-V_{CC}$  متصل است. برای خنثی کردن اثر آفست - پس از پیاده سازی مدار - ابتدا بین پایه خروجی و زمین یک ولت متر  $DC$  قرار می دهیم. سپس ولتاژ ورودی را صفر کرده سر وسط پتانسیومتر را آنقدر به چپ (یا راست) می چرخانیم تا ولت متر، ولتاژ خروجی را صفر نشان دهد؛ در این صورت ولتاژ آفست جبران شده است. برای اکثر تقویت کننده ها برای جبران آفست از این روش استفاده می



شکل ۳-۳۵ الف- مدار یک تقویت کننده غیر معکوس با مدار جبران آفست ب- مشخصه انتقالی آپ امپ نمودار سبز: حالت ایده آل یا جبران آفست شده، محدوده بین نمودار قرمز و زرد: حالت واقعی برای ۷۴۱

شود. برای آی سی های ۸ پایه معمولاً پایه های ۱ و ۵ یا ۱ و ۸ برای این منظور در نظر گرفته شده اند. در بعضی از آپ امپ ها سر وسط پتانسیومتر به  $-V_{CC}$  و در برخی دیگر به  $+V_{CC}$  وصل می شود. شکل ب مشخصه انتقالی یک تقویت کننده با بهره ولتاژ

<sup>1</sup> Input Offset Current

حدود ۱۰,۰۰۰ را، که در آن از ۷۴۱ استفاده شده است، نمایش می دهد. اگر پایه های ۱ و ۵ آزاد باشند (پتانسیومتر وصل نباشد)، مشخصه انتقالی تقویت کننده در محدوده‌ی نمودار قرمز تا زرد قرار می گیرد. یعنی برای آی سی های متفاوت (که همگی ۷۴۱ هستند) به طور اتفاقی و غیر قابل پیش بینی، نموداری بین این دو نمودار خواهند داشت. اگر یک آپ امپ ایده‌آل داشته باشیم، مشخصه‌ی مربوطه بر نمودار سبز منطبق خواهد بود. برای تقویت کننده های واقعی (مانند ۷۴۱) می توان با اضافه کردن یک پتانسیومتر به مدار و تنظیم آن به نمودار سبز رسید. در این صورت می گویند آفست صفر یا خشتی شده است. البته توجه شود که در این صورت هم - با وجود این که آفست را حذف کرده ایم - به آپ امپ ایده‌آل (از نظر آفست) دست نیافته ایم (چرا؟). مقدار نوعی آفست ولتاژ برای ۷۴۱ حدوداً  $2mV$  است.

- **دریفت ولتاژ:** مانند جریان آفست، ولتاژ آفست نیز با تغییر دما یا گذشت زمان تغییر می کند. به این تغییرات دریفت ولتاژ گویند. این مقدار برای ۷۴۱ در حد  $15\mu V/^\circ C$  است.
- **ولتاژ مشترک ورودی:** همان طور که می دانیم آپ امپ تفاضل ولتاژهای بین دو ورودی معکوس و غیر معکوس خود را تقویت می کند. بنابراین اگر بهره‌ی یک تقویت کننده برای مثال  $A_o = 10^5$  باشد و به ورودی معکوس  $V_{I-} = -1\mu V$  و به ورودی غیر معکوس  $V_{I+} = +1\mu V$  اعمال کنیم، ولتاژ خروجی  $V_O = 200mV$  خواهد بود (چرا؟). در این صورت می توان گفت ولتاژ مشترک ورودی  $V_{CM} = 0$  و ولتاژ تفاضلی ورودی  $V_{DM} = 2\mu V$  است. حال اگر ولتاژ های  $V_{I-} = -1\ 000\ 001\mu V$  و  $V_{I+} = -999\ 999\mu V$  را به این تقویت کننده اعمال کنیم - در حالت ایده‌آل - باز ولتاژ خروجی  $V_O = 200mV$



خواهد بود. در این صورت می توان گفت ولتاژ مشترک ورودی  $V_{CM} = -1V$  و ولتاژ تفاضلی ورودی  $V_{DM} = 2\mu V$  است. همچنین اگر ولتاژهای  $V_{I-} = +4\ 999\ 999\mu V$  و  $V_{I+} = +5\ 000\ 001\mu V$  را به این تقویت کننده اعمال کنیم باز ولتاژ خروجی  $V_O = 200mV$  خواهد بود. در این صورت می توان گفت ولتاژ مشترک ورودی  $V_{CM} = +5V$  و ولتاژ تفاضلی ورودی  $V_{DM} = 2\mu V$  است. بنابراین می توان چنین استدلال کرد که ولتاژ ورودی از دو مولفه تشکیل می شود، یکی مولفه تفاضلی ( $V_{DM}$ ) و دیگری مولفه مشترک ( $V_{DM}$ ). یعنی:

$$V_I = V_{I+} - V_{I-} = V_{CM} + V_{DM}, \quad V_O = A_o V_{DM}$$

بنابراین یک تقویت کننده عملیاتی - در حالت ایده آل - فقط تفاضل دو سیگنال ورودی را تقویت می کند و مقدار مطلق ولتاژهای ورودی حایز اهمیت نیستند. طبیعی است که مقدار ولتاژ ورودی نیز محدودیتی دارد، که اگر از این محدوده خارج شود، ولتاژ خروجی مقدار مطلوب را نخواهد داشت و حتی ممکن است تقویت کننده آسیب ببیند. به گستره ولتاژ ورودی مجاز "محدوده ولتاژ ورودی حالت مشترک"<sup>۱</sup> گویند و آنرا با  $CMR$  یا  $V_{ICR}$  نمایش میدهند. این مقدار برای ۷۴۱ به طور نوعی حدود  $|V_{CC} - 2V|$  است.

---

Common-Mode Input Voltage Range <sup>1</sup>

- حداکثر دامنه ولتاژ خروجی: برای یک آپ امپ ایده‌آل ولتاژ خروجی در محدوده  $\pm V_{CC}$  قرار دارد. یعنی اگر  $v_O = A_v \times v_I \geq V_{CC}$  باشد،  $v_O = V_{CC}$  خواهد شد و اگر  $v_O = A_v \times v_I \leq -V_{CC}$  باشد،  $v_O = -V_{CC}$  خواهد شد. برای تقویت کننده های واقعی این محدوده کمتر از مقدار ذکر شده است. این گستره علاوه بر مقدار  $\pm V_{CC}$  به نوع

(شماره) آپ امپ، دما و

مقاومت بار نیز بستگی دارد<sup>۱</sup>.

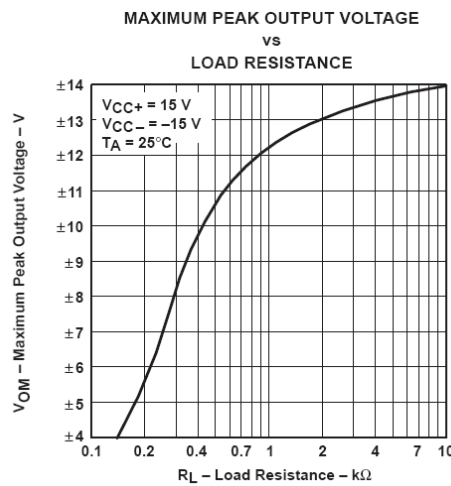
به این مقدار "حداکثر دامنه

ولتاژ خروجی"<sup>۲</sup> گویند و آنرا

با  $V_{OM}$ ،  $MOS$ <sup>۳</sup> یا  $OVS$ <sup>۴</sup>

نمایش می دهند. در حالت بی

باری ( $R_L \rightarrow \infty$ ) ولتاژ



شکل ۳-۳۶ وابستگی ولتاژ خروجی به مقاومت بار

- خروجی حدود یک تا سه ولت با ولتاژ منبع فاصله دارد. شکل ۳-۳۶ وابستگی حداکثر ولتاژ خروجی به مقاومت بار را نشان می دهد.

- جریان اتصال کوتاه خروجی: خروجی بعضی آپ امپ ها نظیر ۷۴۱، در مقابل اتصال

کوتاه شدن به زمین یا هر کدام از منابع تغذیه محافظت شده است. حداکثر این جریان، که

آنرا با  $I_{OS}$ <sup>۵</sup> نمایش می دهند، برای اکثر آپ امپ های معمولی در حدود چند تا چند ده

میلی آمپر است.

<sup>۱</sup> ر. ک. به شکل پ ۳-۵

<sup>۲</sup> Maximum Peak Output Voltage Swing

<sup>۳</sup> Maximum Output Swing

<sup>۴</sup> Output Voltage Swing

<sup>۵</sup> Short-Circuit Output Current

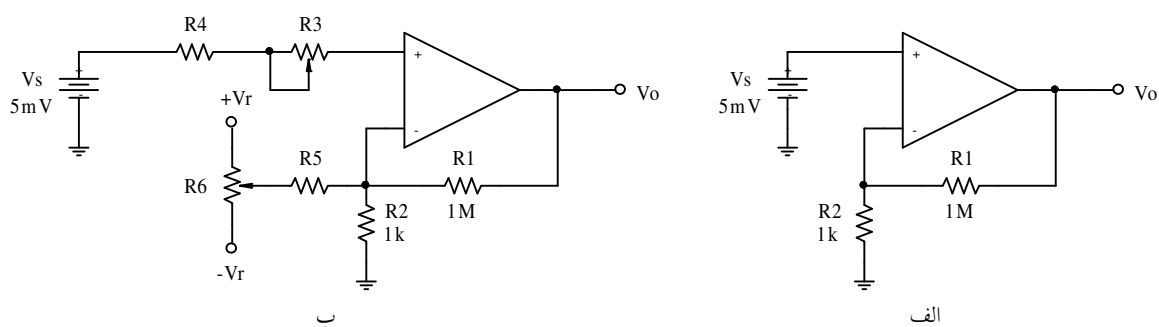
- **جریان منبع تغذیه:** همانطور که ذکر شد، برای این که تقویت کننده کار خود را انجام دهد، باید توسط یک منبع ولتاژ آنرا تغذیه کرد. جریانی که از تقویت کننده عبور می کند تابعی از جریان خروجی است. به ازای جریان خروجی صفر ( $V_O \rightarrow 0$ ،  $R_L \rightarrow \infty$ ) جریانی که از منبع تغذیه میگذرد  $I_{CC}$  نام دارد و مقدار آن برای آپ های معمولی در حدود میلی آمپر است.

**مثال ۳-۴** مشخصات آپ مدار شکل ۳-۳۷ الف در برگه اطلاعاتی:  $V_{os\max} = 2mV$

$I_{os\max} = 200nA$  و  $I_{B\max} = 1\mu A$  ذکر شده است. ولتاژ خروجی مدار چقدر است؟ اگر آپ امپ

ایده آل می بود، انتظار داشتیم ولتاژ خروجی چقدر باشد؟ آیا می توان با تغییر مدار عیوب مدار را تا

حدی جبران کرد؟ اگر جواب مثبت است چگونه؟



شکل ۳-۳۷ الف- مدار مسئله ۳-۴ ب- پیشنهادی برای خنثی کردن اثر پارامترهای غیر مطلوب

**حل:** این مدار یک تقویت کننده غیر معکوس است که در حالت ایده آل ولتاژ خروجی باید:

$$V_O = A_{v_s} V_I = \left(1 + \frac{R1}{R2}\right) \times V_I = \left(1 + \frac{1M\Omega}{1k\Omega}\right) \times 5mV \approx 5V$$

باشد. ولی به علت وجود جریان بایاس و ولتاژ آفست - تا زمانی که تقویت کننده در ناحیه خطی

باشد - اثر آنها در خروجی ظاهر می شود. همانطور که می دانیم بنا به تعریف:  $I_B = \left| \frac{I_+ + I_-}{2} \right|$  و

$I_{OS} = |I_+ - I_-|$ . بنا براین با توجه به این که  $I_{OS_{max}} = 200nA$  و  $I_{B_{max}} = 1\mu A$  مفروضند؛ جریان های

ورودی آپ امپ در محدوده  $1.1\mu A < |I_+, I_-| < 900nA$  قرار دارند (چرا؟). بنابراین در بدترین حالت

جریان ورودی  $1.1\mu A < I_- < 1.1\mu A$  - در خروجی موثر می شود ( $I_+$  در خروجی اثر نمی گذارد

(چرا؟)). همچنین ولتاژ آفست در خروجی در محدوده  $-2mV < V_{OS} < +2mV$  - میتواند قرار داشته باشد.

بنابراین با توجه به خطی بودن سیستم می توان به کمک اصل جمع آثار ولتاژ خروجی را بدست آورد.

$$V_O = A_{v_s} (V_S + V_{OS} + I_- (R1 \parallel R2)) \approx 1000 \times (5mV \pm 2mV \pm 1.1mV) \approx 1.9 \dots 8.1V$$

این محاسبات نشان می دهد که ولتاژ خروجی که باید ۵ ولت باشد، اگر این مدار با آپ امپ

مفروض ساخته شود، خروجی آن یک مقدار غیر قابل پیش بینی بین ۱٫۹ تا ۸٫۱ ولت قرار خواهد داشت.

بنابراین با این مدار و این آی سی نمی توان یک مدار محاسباتی درست کرد (خطای محاسبات می تواند

تا  $Er_{max}(V_O) = \pm 62\%$  باشد (چرا؟)).

برای کاهش میزان خطا دو راه حل وجود دارد. راه حل اصولی این است که یک آپ امپ مناسب با

جریان بایاس و ولتاژ آفست کمتر و قابل جبران به جای آپ امپ مفروض استفاده شود. برای مثال آی

سی  $OP07$  - که با قیمت حدود ۱۵۰۰ ریال در بازار ایران موجود است - یا حتی  $MAX400$  - که

البته به این سادگی قابل دسترسی نیست - و دارای مشخصاتی به مراتب بهتر هستند<sup>۱</sup> استفاده کرد. راه

حل دوم این است که: در صورتی که ناچار به استفاده از تقویت کننده ای مشابه آپ امپ مفروض باشیم

که امکان جبران آفست داخلی نیز نداشته باشد، می توان از مدار شکل ۳-۳۷ ب استفاده کرد. مقاومت

<sup>۱</sup> ر. ک. به پیوست ۳-

$R4$  و پتانسیومتر  $R3$  برای خنثی کردن اثر جریان بایاس است. اگر  $I_+(R3 + R4) = I_-(R1 \parallel R2 \parallel \dots)$  باشد، تاثیر جریان بایاس بر روی ولتاژ خروجی خنثی خواهد شد (چرا؟). مقاومتی که ورودی معکوس می بیند حدود یک کیلو اهم است. بنابراین باید محدوده  $820\Omega < R3 + R4 < 1.2k\Omega$  پوشانیده شود (چرا؟). پس می تواند مثلاً  $R3 = 1k\Omega$  و  $R4 = 560\Omega$  انتخاب شود. ولتاژ آفست می تواند به کمک مقاومت  $R5$  و پتانسیومتر  $R6$  خنثی شود (چگونه؟). برای این که مقادیر  $R5$  و  $R6$  تاثیر قابل ملاحظه ای بر روی بهره مدار نداشته باشند، باید  $R6 \ll R5$  و  $R5 \ll R2$  انتخاب شوند (چرا؟). بنابراین مثلاً  $R5 = 1M\Omega$  و  $R6 = 10k\Omega$ . با توجه به این که  $V_{OS} = 2mV$  است باید  $|V_r| > 2V$  انتخاب شود (چرا؟).

مثال ۳-۵ با استفاده از آپ امپ مثال قبل مداری طرح نمایید که یک سیگنال سینوسی با فرکانس  $f_s = 100Hz$  و دامنه  $V_s = 500\mu V$  را به اندازه ای تقویت کند که دامنه ولتاژ خروجی  $V_o = 5V$  شود.

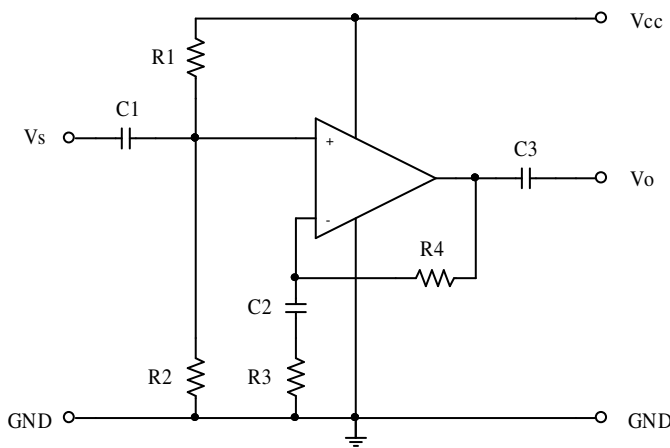
حل: اگر از مدار شکل ۳-۳۷ الف استفاده کنیم، چون بهره مدار  $10^4 = \frac{5V}{0.5mV} = \frac{V_o}{V_s}$  است،

به سبب وجود ولتاژ آفست و جریان بایاس، یک ولتاژ  $DC$  نا مشخص بین منفی تا مثبت  $30$  ولت (چرا؟) با سیگنال خروجی جمع می شود که اگر  $\pm V_{CC} = \pm 15V$  باشد، ممکن است سیگنال خروجی بریده شود، یا حتی خروجی تقویت کننده دائماً اشباع باشد (چرا؟). بنابراین یا باید از مدار شکل ۳-۳۷ ب استفاده کنیم، که به علت وجود پتانسیومتر مناسب نیست؛ یا به علت این که سیگنال ورودی فاقد

<sup>1</sup>  $V_r$  یعنی ولتاژ مرجع. بنابراین باید یک ولتاژ حتی الامکان ثابتی باشد (چرا؟).

<sup>2</sup> در طراحی مدارهای الکترونیکی باید سعی شود تا آنجا که ممکن است از استفاده از پتانسیومتر خود داری شود. زیرا پتانسیومترها معمولاً گران تر از مقاومت ها و خازن ها هستند، دارای ضریب حرارتی و نویز بیشتری هستند، به علت دارا بودن قطعات متحرک طول عمر کمتری دارند و مهمتر از همه باید وقت و در نتیجه هزینه ای برای تنظیم آنها صرف نمود.

مولفه  $DC$  است، از یک تقویت کننده  $AC$  استفاده کنیم؛ که منطقیترین راه حل است. شکل ۳-۳۸ مدار را برای این منظور نمایش می دهد.



شکل ۳-۳۸ مدار پیشنهادی مثال ۳-۵

در این مدار می توان از یک منبع تغذیه (مثلاً  $V_{CC} = 30V$ ) استفاده کرد. مناسبترین نقطه کار مدار  $V_{IQ} \approx V_{I_Q} \approx V_{CC}/2$  است (چرا؟). بنابراین  $R1 = R2$  انتخاب می شود. خازن ها برای حذف  $DC$  به کار می روند،

بنابراین همگی خاصیت بالا گذاری دارند. برای سیگنال  $f_s = 100Hz$  خازن ها باید مثل اتصال کوتاه عمل کنند. در این صورت - در حالت ایده آل - بهره ولتاژ  $A_{V_s} = 1 + \frac{R4}{R3} = 10^4$  . بنابراین  $R4 \approx 10^4 R3$ . در مدارهای عادی الکترونیک بهتر است در صورت امکان از مقاومت های تا یک مگا اهم استفاده شود<sup>۱</sup>. بنابراین با انتخاب  $R4 = 1M\Omega$ ،  $R3 = 100\Omega$  حاصل می شود. در صورت امکان - در صورتی که شرط خاصی نباشد - هر قدر مقدار  $R1 \parallel R2$  به مقدار  $R4$  نزدیکتر باشد، بهتر است (چرا؟). بنابراین مثلاً  $R1 = R2 = 1M\Omega$  انتخاب می شود. برای انتخاب خازن ها فرکانس حد (قطب) هر کدام از  $RC$  ها را برابر فرکانس سیگنال ورودی در نظر می گیریم. یعنی:

$$f_c = \frac{1}{2\pi RC} \Rightarrow C = \frac{1}{2\pi Rf}$$

<sup>۱</sup> مقاومت ها هر قدر بزرگتر باشند دارای نویز بیشتری هستند. مقاومت های متداول با کیفیت بالا (مقاومت های قشر فلز؛ ر. ک. به درس اصول مهندسی برق فصل پ ۳-۲) معمولاً یک مگا اهم به پایین هستند. در ایران - مقاومت های با کیفیت پایین - تا مقدار ۳۳ مگا اهم وجود دارد. البته مقاومت های با کیفیت متوسط در بازارهای جهانی تا مقادیر ۴۷۰ گیگا اهم هم وجود دارد!

چون در فرکانس سیگنال راکتانس خازن ها باید خیلی کمتر از مقاومت موثر دیده شده از سوی خازن

مربوطه باشد (خازن را بتوان اتصال کوتاه در نظر گرفت) باید  $C_x \gg C$  باشد. بنابراین مثلاً:

$$C1 \gg \frac{1}{2\pi R_i f} = \frac{1}{2\pi \times 500k\Omega \times 100Hz} = 3.2nF \Rightarrow C1 = 100nF$$

$$C2 \gg \frac{1}{2\pi R3 f} = \frac{1}{2\pi \times 100\Omega \times 100Hz} = 15.9\mu F \Rightarrow C2 = 100\mu F$$

$$C3 \gg \frac{1}{2\pi R_L f} = \frac{1}{2\pi \times 10k\Omega \times 100Hz} = 159nF \Rightarrow C1 = 2.2\mu F$$

**تذکر ۱:** در این مسئله مقدار مقاومت بار مشخص نشده است. چون برای آپ امپ های معمولی،

بهترین مشخصات آپ امپ (حداقل در فرکانس های پایین) به ازای  $R_L > 10k\Omega$  قابل حصول است،

برای بدترین حالت  $R_L = 10k\Omega$  در نظر گرفته شده است.

**تذکر ۲:** برای این که مدار یک قطب غالب داشته باشد، فرکانس های حد را متفاوت انتخاب می

کنیم. چون خازن هر قدر بزرگتر باشد، حجیم تر، گرانت تر و دارای کیفیت الکتریکی بدتری خواهد بود،

سعی می شود، خازنهای بزرگ را کمتر و خازن های کوچک را بیشتر بزرگ انتخاب کنند. معمولاً

ضریب بزرگی (خیلی بزرگتر از یک بودن) را بیش از ۵ انتخاب می کنند.<sup>۱</sup>

**تذکر ۳:** بهره - به دلایل مختلف - کمتر از بهره محاسبه شده خواهد بود (کدام دلایل؟). برای مثال

برای مدار فوق مقدار واقعی بهره ۸۹۷۰ بدست آمده است.<sup>۲</sup> بنابراین اگر بخواهیم بهره به ۱۰۰۰۰ نزدیکتر

باشد باید  $R3 = 88\Omega$  انتخاب شود (چرا؟). یا اگر بخواهیم بهره دقیقاً مقدار مطلوب باشد، باید بجای

$R3$  از یک مقاومت  $R = 82\Omega$  سری با یک پتانسیومتر  $P = 10\Omega$  استفاده کنیم.

<sup>۱</sup> دامنه در فرکانس ۵ برابر فرکانس حد، ۰٫۹۸ برابر دامنه در فرکانس بینهایت است!

<sup>۲</sup> به ازای چه شرایطی؟ سعی کنید مقدار فوق را محاسبه نمایید.

تذکر ۴: در صورت ایده‌آل بودن مقاومت ها، ولتاژ خروجی آپ امپ  $V_{OPA} \approx 15V \pm 2.65mV$

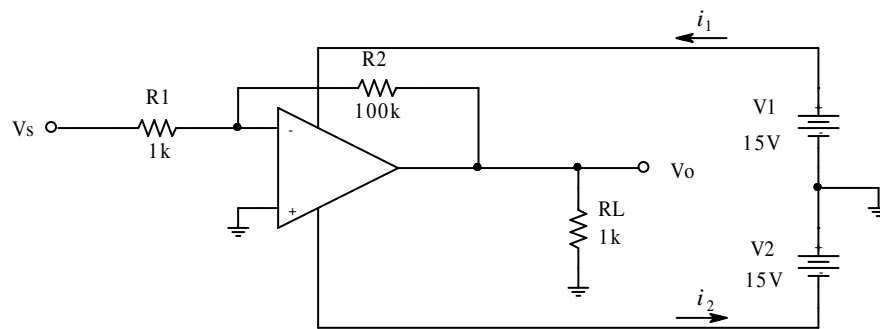
خواهد بود (چرا؟).

مثال ۳-۶ جریان منبع تغذیه آپ امپ مدار شکل ۳-۳۹،  $I_{CC} = 1.5mA$  است. در صورتی که آپ

امپ از سایر جهات ایده‌آل و دامنه ولتاژ سیگنال ورودی  $V_S = 100mV$  باشد، جریان منبع تغذیه  $i_1(t)$ ،

توان جذب شده از منبع تغذیه  $P_{SPLY}$ ، توان منتقل شده به بار  $P_L$ ، توان تلف شده  $P_D$  و راندمان  $\eta$  را

برای این مدار حساب کنید. اگر آپ امپ کلاً ایده‌آل می بود، راندمان مدار چقدر می شد؟



شکل ۳-۳۹ مدار مثال ۳-۶

حل: چون مدار تقویت کننده  $DC$  است و دو منبع تغذیه دارد، مولفه‌ی متغیر جریان منبع مثبت در

نیم پریود مثبت سیگنال خروجی، برابر است با جریان خروجی؛ و مولفه‌ی متغیر جریان منبع منفی نیز،

در نیم پریود منفی سیگنال خروجی، برابر است با جریان خروجی (چرا؟). هنگامی که جریان خروجی

صفر است،  $i_1 = i_2 = I_{CC} = 1.5mA$ . با توجه به این که  $V_{op} = \frac{R1}{R2} V_{sp} = 10V$  است:

$$i_1(t) = I_{CC} + i_o(t) = \begin{cases} I_{CC} + \frac{v_o(t)}{R_L} = 1.5mA + 10mA \sin \omega t & \text{for } 0 \leq t \leq \frac{T}{2} + KT \\ I_{CC} = 1.5mA & \text{for } \frac{T}{2} \leq t \leq T + KT \end{cases}$$



برای محاسبه توان جذب شده از منابع تغذیه از رابطه  $P_{SPLY} = V_1 I_1 + V_2 I_2$  استفاده می شود.

دقت کنید که مقادیر  $V$  و  $I$  مقادیر متوسط به عبارت دیگر  $DC$  هستند. بنابراین<sup>۱</sup>:

$$I_1 = I_{CC} + \frac{I_P}{\pi} = 1.5mA + \frac{10mA}{\pi} = 4.7mA, \quad I_2 = I_1 \Rightarrow$$

$$P_{SPLY} = 2V_1 I_1 = 2 \times 15V \times 4.7mA = 140mW$$

$$P_L = \frac{V_{op}^2}{2R_L} = \frac{(10V)^2}{2 \times 1k\Omega} = 50mW$$

$$P_D = P_{SPLY} - P_L = 90mW$$

$$\eta = \frac{P_L}{P_{SPLY}} = \frac{50mW}{140mW} = 35.7\%$$

برای آپ امپ ایده آل:

$$i_1(t) = I_{CC} + i_o(t) = \begin{cases} I_{CC} + \frac{v_o(t)}{R_L} = 10mA \sin \omega t & \text{for } 0 \leq t \leq \frac{T}{2} + KT \\ I_{CC} = 0 & \text{for } \frac{T}{2} \leq t \leq T + KT \end{cases}$$

$$I_1 = \frac{I_P}{\pi} = \frac{10mA}{\pi} = 3.2mA, \quad \Rightarrow \quad P_{SPLY} = 2V_1 I_1 = 2 \times 15V \times 3.2mA = 95mW$$

$$\eta = \frac{P_L}{P_{SPLY}} = \frac{50mW}{95mW} = 52\%$$

<sup>۱</sup> برای بدست آوردن مقدار متوسط از انتگرال گیری مقدار لحظه ای جریان استفاده شده است (ر. ک. به درس اصول مهندسی برق فصل ۳).

### ۳-۴-۳ مشخصات دینامیک آپ امپ

همان طور که ذکر شد<sup>۱</sup> مشخصات تقویت کننده تابعی از فرکانس سیگنال ورودی آن است. به همین

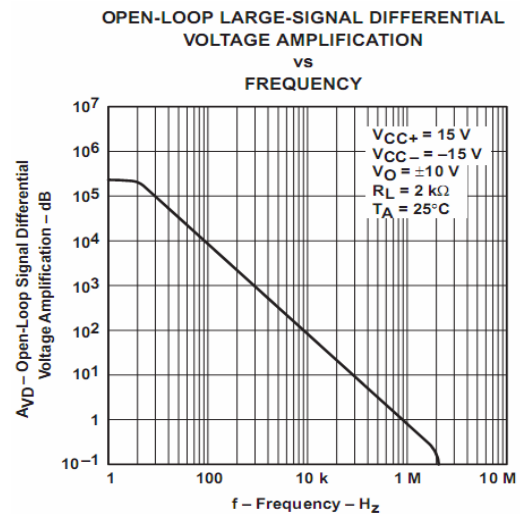
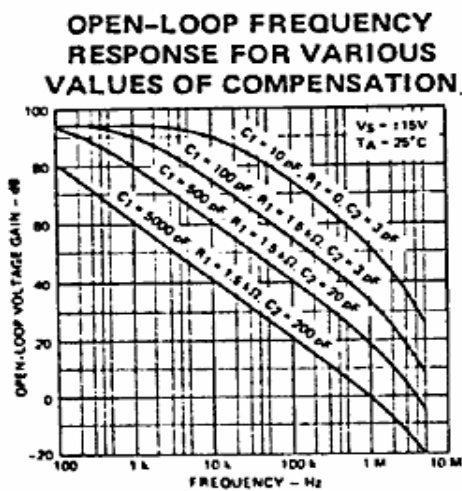
دلیل در این بخش می خواهیم به معرفی برخی از مشخصات دینامیک یا AC آپ امپ ها به پردازیم.

• پاسخ فرکانسی: همانطور ذکر شد، تقویت کننده های عملیاتی ذاتاً تقویت کننده های

DC هستند. بنابراین فرکانس حد پایینی آنها صفر است. ولی طبیعتاً فرکانس حد بالایی

آنها مقداری محدود است (بینهایت نیست!). شکل ۳-۴۰ الف پاسخ فرکانسی تقویت

کننده ۷۴۱ را نمایش می دهد. اکثر آپ های امروزی پاسخ فرکانسی شبیه این نمودار



ب

ا

شکل ۳-۴۰ الف: پاسخ فرکانسی تقویت کننده های الف: جبران فرکانسی داخلی (۷۴۱) ب: جبران فرکانس خارجی (۷۰۹) [۲]

را دارند. به این معنی که بهره ی حلقه باز آنها تا  $f_{\gamma} = f_{-3dB}$  مقداری بزرگ است و پس

از آن با شیب  $-20dB/dec$  افت می کند. قطب دوم<sup>۲</sup> این نوع تقویت کننده ها در فرکانسی

<sup>۱</sup> ر. ک. بخش ۳-۱ شکل ۳-۳

<sup>۲</sup> یعنی فرکانسی که برای بیش از آن، بهره با شیب  $-40dB/dec$  افت می کند.

است که به ازای آن بهره‌ی حلقه باز آپ امپ کوچک تر از یک می شود. این نوع تقویت کننده ها را آپ امپ های جبران فرکانسی<sup>۱</sup> شده می نامند. در این درس فقط با این نوع تقویت کننده ها آشنا می شوید. آپ امپ های قدیمی تر - بخصوص آنهایی که پهنای باند بیشتری دارند - جبران فرکانسی داخلی ندارند، و باید برای این که بتوان درست از آنها استفاده کرد، به کمک مقاومت و خازنهایی از خارج آنها را جبران فرکانسی نمود. بررسی نحوه جبران فرکانسی را در درس الکترونیک آنالوگ می آموزید. شکل ۳-۳۷ ب پاسخ فرکانسی تقویت کننده ۷۰۹ را نمایش می دهد. این تقویت کننده جزو آپ امپ هایی است که باید به کمک مدارهایی در خارج آی سی جبران فرکانسی شوند. طبیعتاً با تغییر مقدار مقاومت و خازن ها پاسخ فرکانسی مدار متفاوت خواهد بود. برای مثال در شکل ۳ - ۴۰ ب نمودار بالایی قطب اول در فرکانس حدود  $f_1 \approx 10kHz$  قرار دارد و بهره مدار در این فرکانس حدود  $A_{OL1} \approx 90dB$  است (حدود ۳۰,۰۰۰ برابر). قطب دوم این مدار در فرکانس حدود  $f_2 \approx 1MHz$  است و بهره مدار در این فرکانس حدود  $A_{OL2} \approx 50dB$  است (حدود ۳۰۰ برابر). در مقایسه با آن بهره حلقه باز ۷۴۱ قطب اول خود را در فرکانس حدود  $f_1 \approx 7Hz$  دارد و بهره مدار در این فرکانس حدود  $A_{OL1} \approx 100dB$  است (حدود ۱۰۰,۰۰۰ برابر). قطب دوم این مدار در فرکانس حدود  $f_2 \approx 2MHz$  است و بهره مدار در این فرکانس حدود  $A_{OL2} \approx -20dB$  است (حدود ۰,۱ برابر). برای پهنای باند تقویت کننده ها، پهنای باند متفاوتی تعریف می شود که در زیر به آنها می پردازیم.

---

Internally Frequency Compensated OpAmp, Unity Gain Stable <sup>1</sup>

- **فرکانس حد:** در بعضی از کتب (عمدتاً درسی) تعریف فرکانس حد، همان تعریفی است که تا کنون در این درس از آن استفاده کرده ایم، یعنی همان  $f_h = f_{\gamma} = f_{-3dB}$ . بنابراین چون برای آپ امپ  $f_l = 0$  است، لذا پهنای باند<sup>۱</sup> همان است. یعنی  $BW = f_h - f_l = f_h$ . با این تعریف مثلاً برای ۷۴۱ پهنای باند حدوداً  $BW \approx 7Hz$  خواهد بود.

- **فرکانس ترانزیت:** بنا به تعریف، فرکانسی را که به ازای آن بهره حلقه باز آپ امپ برابر با یک، به عبارت دیگر  $A_{OL} = 0dB$  می شود، فرکانس عبوری یا فرکانس ترانزیت<sup>۲</sup> نامند. وجه تسمیه این اصطلاح این است که به ازای این فرکانس آپ امپ از حالت تقویت کننده  $(A_{OL} > 1)$  عبور کرده به مرز تضعیف کننده  $(A_{OL} < 1)$  می رسد. برای مثال این فرکانس برای ۷۴۱ حدوداً  $f_T \approx 700kHz$  است (شکل ۳-۴۰ ب). در برخی از برگه های اطلاعاتی به این فرکانس، اسامی دیگری اطلاق می شود، مانند: پهنای باند<sup>۳</sup>، پهنای باند بهره واحد<sup>۴</sup> یا ضرب بهره در پهنای باند<sup>۵</sup>. در این درس ما این فرکانس را همان فرکانس ترانزیت نامیم. برای تقویت کننده های جبران فرکانسی شده مانند ۷۴۱ این کمیات یکسان هستند. ولی برای آپ امپ های جبران فرکانسی نشده نظیر ۷۰۹ این مفاهیم با هم تفاوت دارند که توضیح آنها از حوصله این درس خارج است.

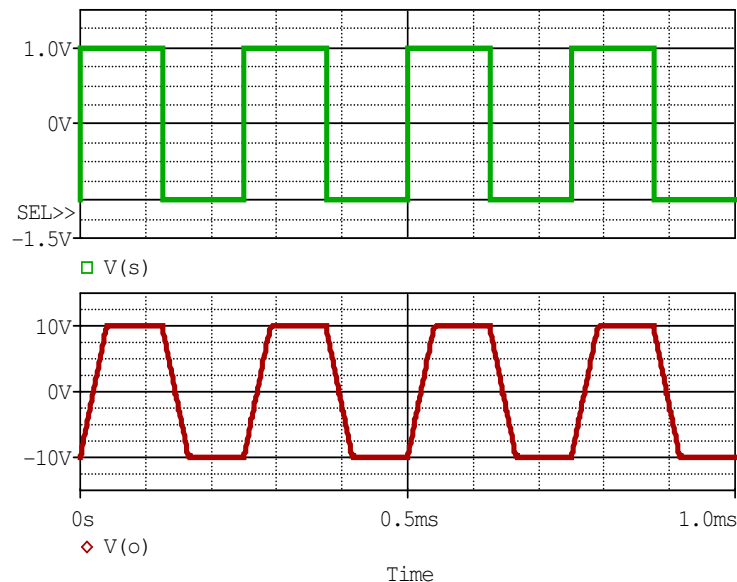
---

1 BW: Band Width  
 2 Transit Frequency  
 3 Bandwidth  
 4 Unity Gain Bandwidth  
 5 Gain Bandwidth Product

- نرخ چرخش: به علت لختی سیستم تقویت کننده - مثلاً به علت وجود خازنهای واقعی یا خازنهای پارازیتی المانهای آی سی - خروجی مدار تغییرات سریع ورودی را نمی تواند دنبال کند. به حداکثر شیب تغییرات ولتاژ خروجی نسبت به زمان "نرخ چرخش" گویند. بنا به تعریف:

$$SR = \left. \frac{dv_o}{dt} \right|_{\max} \quad (3-37)$$

برای مثال برای ۷۴۱،  $SR \approx 0.5V/\mu s$  است (شکل پ ۳-۵). بنابراین مثلاً اگر یک ولتاژ مربعی متقارن به ورودی یک تقویت کننده اعمال کنیم، در حالت کلی به جای یک موج مربعی، یک سیگنال دوزنقه ای بدست خواهیم آورد (شکل ۳-۴۱). در شکل ۳-۴۱ یک ولتاژ مربعی با دامنه یک ولت و فرکانس چهار کیلو هرتز (شکل بالای، نمودار سبز رنگ) به یک تقویت کننده با بهره ۱۰ که با ۷۴۱ ساخته شده است



شکل ۳-۴۱ اثر محدودیت شیب تغییرات ولتاژ خروجی آپ امپ بر روی سیگنال

اعمال می شود. در این مدار از منابع تغذیه  $\pm V_{CC} = \pm 15V$  استفاده شده است. اگر تقویت کننده ایده آل می بود، می بایست سیگنال خروجی یک ولتاژ مربعی با دامنه ده ولت و فرکانس چهار کیلو هرتز حاصل می شد. ولی به علت این که برای  $741$ ،  $SR = 0.5V / \mu s$  است، تغییرات  $20$  ولت خروجی (از  $-10$  به  $10$  ولت به عبارت دیگر از  $10$  به  $-10$  ولت) در مدت  $40\mu s = \frac{\Delta V}{SR} = \frac{20V}{0.5V / \mu s}$  انجام خواهد پذیرفت و به علت این که پهنای پالس سیگنال خروجی در حالت ایده آل  $125\mu s = \frac{0.5}{4kHz}$  می باید باشد، چهل میکرو ثانیه مقدار قابل ملاحظه ای بوده، سیگنال خروجی به جای مربعی، دوزنقه ای خواهد بود.

حال می خواهیم تاثیر  $SR$  را بر روی یک سیگنال ورودی سینوسی بررسی کنیم. اگر تقویت کننده ایده آل باشد، انتظار داریم که خروجی هم سینوسی باشد بنابراین از (۳-۳۷):

$$\left. \begin{aligned} SR &= \left. \frac{dv_o}{dt} \right|_{\max} \\ v_o(t) &= V_p \sin \omega t \end{aligned} \right\} \Rightarrow SR = \omega V_p \cos \omega t \Big|_{\max} = 2\pi f V_p \quad (3-38)$$

از این رابطه نتیجه می گیریم که به ازای یک دامنه مشخص خروجی  $V_p$  فقط تا

$$f_s = \frac{SR}{2\pi V_p}$$

فرکانس می توان یک سیگنال سینوسی در خروجی داشت.

برای مثال اگر به ورودی تقویت کننده مثال قبل یک ولتاژ سینوسی با دامنه یک ولت

اعمال کنیم تا چه فرکانسی شکل سیگنال خروجی سینوسی با دامنه ده ولت خواهد بود؟

جواب: از رابطه (۳-۳۸) داریم:  $SR = 2\pi f V_p$ ، به عبارت دیگر:

$$f_{\max} = \frac{SR}{2\pi V_p} = \frac{0.5V / \mu s}{2\pi \times 10V} \approx 8.3kHz$$

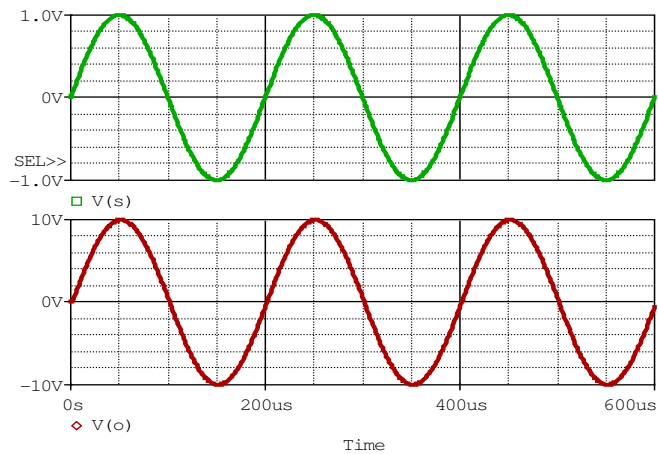
بنابراین برای سیگنال های با فرکانس کمتر از ۸ کیلو هرتز شکل موج تغییر نمی کند. برای فرکانس های بالاتر، هر قدر فرکانس بیشتر شود تغییر شکل موج نیز بیشتر و دامنه کمتر می شود. در شکل ۳-۴۲ یک سیگنال سینوسی با دامنه یک ولت به ورودی یک تقویت کننده با بهره ده اعمال شده است (نمودار سبز). فرکانس سیگنال در شکل ۳-۴۲ الف ۵ کیلو هرتز است. همان طور که مشاهده می شود، سیگنال خروجی یک سینوسی کامل با دامنه ده ولت است (نمودار قرمز). با افزایش فرکانس به ده کیلو هرتز، شکل موج به تدریج از حالت سینوسی خارج شده ولی دامنه هنوز ۱۰ ولت است (شکل ۳-۴۲ ب). در شکل ۳-۴۲ ج فرکانس سیگنال به بیست کیلو هرتز رسیده است. در این صورت چون:  $f_s = 20kHz \gg f_{max} = 8.3kHz$  است، شکل موج دیگر سینوسی نبوده باید از

تعریف اصلی (رابطه ۳-۳۷) استفاده کنیم:

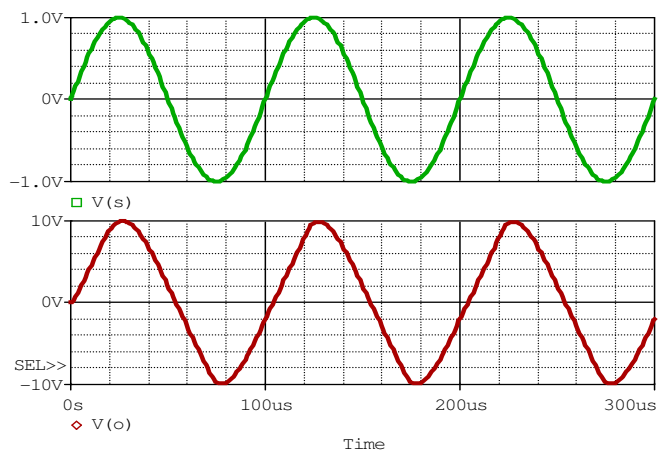
$$SR = \left. \frac{dv_o}{dt} \right|_{\max} \Rightarrow$$

$$\Delta V_O = SR \Delta t = SR \times \frac{0.5}{f_s} = \frac{0.5 \times 0.5V / \mu s}{20kHz} = 12.5V \Rightarrow$$

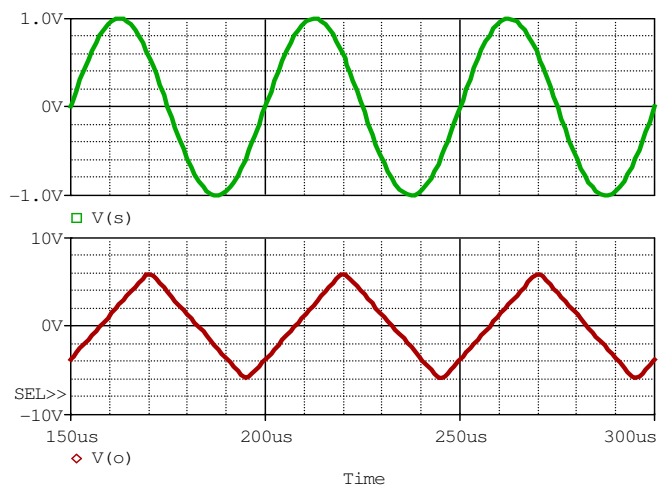
$$V_P = \frac{\Delta V_O}{2} = 6.25V$$



ا



ب



پ

شکل ۳-۴ اثر محدودیت نرخ چرخش بر روی شکل سیگنال خروجی. شکل های بالا (سبز) ورودی، شکل های پایین (قرمز) خروجی.  
 الف: فرکانس سیگنال ۵ کیلو هرتز، ب: فرکانس سیگنال ۱۰ کیلو هرتز، پ: فرکانس سیگنال ۲۰ کیلو هرتز



- **پهنای باند توان:** با توجه به محدود بودن دامنه خروجی (به خاطر ولتاژ منبع تغذیه) و به علت محدودیت  $SR$ ، حد اکثر دامنه ولتاژ خروجی وابسته به ولتاژ منبع تغذیه و

فرکانس سیگنال خواهد

بود. چون توان خروجی

تابعی از دامنه ولتاژ

خروجی است، لذا گاهی

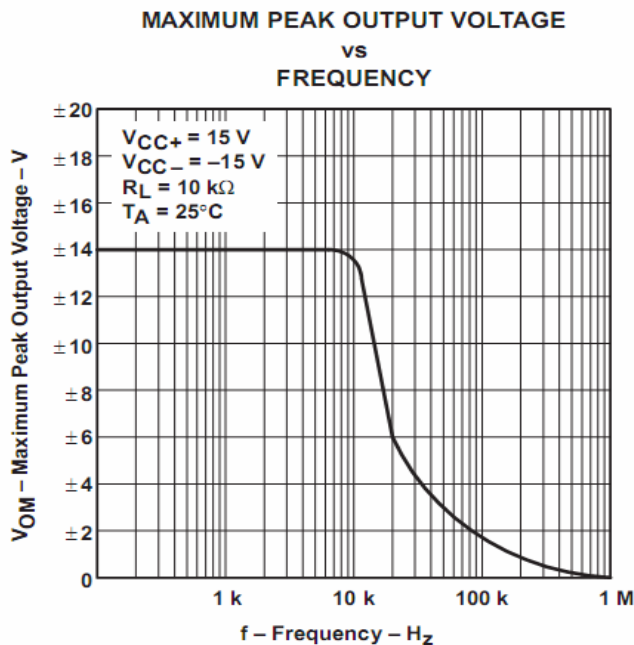
اوقات به فرکانسی که به

ازای آن ماکزیمم توان

خروجی هنوز قابل

حصول است، "پهنای

باند توان کامل"<sup>۱</sup> گویند.



شکل ۳-۴۳ وابستگی حداکثر دامنه ولتاژ خروجی به فرکانس سیگنال

در شکل ۳-۴۳ وابستگی دامنه خروجی به فرکانس برای ۷۴۱ نمایش داده شده است.

چنان که از این شکل بر می آید، برای این آپ امپ  $FPBW \approx 10kHz$ .

- **وابستگی بهره حلقه باز به منبع تغذیه:** همانطور که می دانیم، مهمترین مشخصه یک

تقویت کننده عملیاتی، بهره ولتاژ آن است. همان طور که ملاحظه کردیم، بهره تابعی از

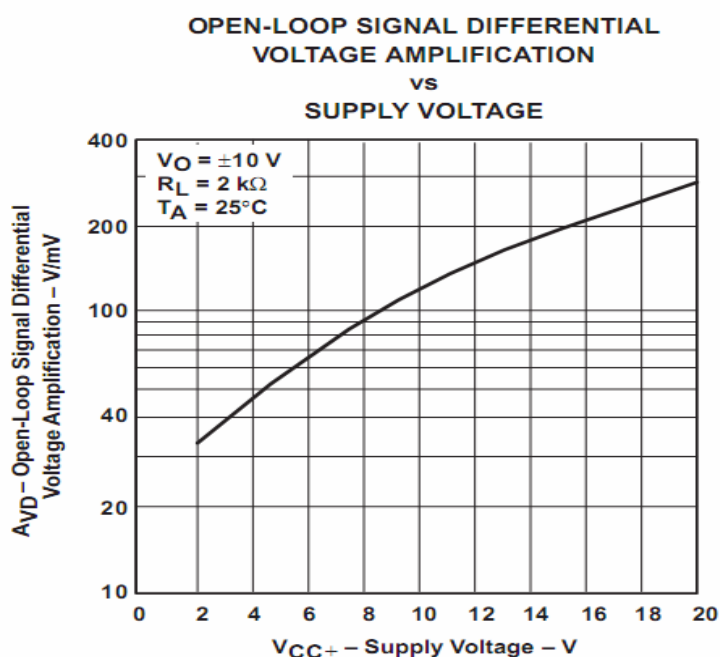
فرکانس است. علاوه بر آن - در حالت کلی - بهره تابعی از ولتاژ منبع تغذیه نیز می باشد.

در شکل ۳-۴۴ وابستگی نوعی بهره ولتاژ (تفاضلی) ۷۴۱ به ولتاژ منبع تغذیه نمایش داده

شده است. همانطور که ملاحظه می شود، با افزایش ولتاژ منبع از حدود ۴ ولت تا ۳۰

<sup>1</sup> FPBW: Full Power Bandwidth

ولت ( $\pm V_{CC} \approx \pm 2.0 \dots \pm 15V$ ) بهره از حدود ۳۰ هزار تا ۲۰۰ هزار تغییر می کند. بنابراین در صورت امکان هر قدر ولتاژ منبع تغذیه بیشتر باشد، آپ امپ به حالت ایده آل نزدیکتر خواهد بود.



شکل ۳-۴۴ وابستگی بهره ولتاژ به ولتاژ منبع تغذیه

- **امپدانس ورودی:** با توجه به وجود خازنهای حقیقی تعبیه شده در تقویت کننده ها و خازنهای پارازیتی المانها (به خصوص ترانزیستورها)، همانطور که بهره تقویت کننده تابعی از فرکانس است، "مقاومت ورودی" آن هم تابعی از فرکانس خواهد بود. به همین دلیل صحیحتر است که به جای "مقاومت ورودی"<sup>۱</sup>، از اصطلاح "امپدانس ورودی"<sup>۲</sup> استفاده شود. با وجود این، به علت این که در بیشتر مواقع از تقویت کننده ها در باند میانی (برای آپ امپ ها فرکانس های پایین) استفاده می شود، اغلب مقاومت ورودی را مشخص می

<sup>1</sup> Input Resistance  
<sup>2</sup> Input Impedance

کند. برای یک آپ امپ سه مقاومت ورودی تعریف می شود. مقاومت بین دو ورودیهای معکوس و غیر معکوس - که به آن گاهی اوقات مقاومت ورودی تفاضلی گفته می شود - و مقاومت های بین هر کدام از ورودی ها و زمین - که به آن گاهی اوقات مقاومت ورودی حالت مشترک گفته می شود - در کاتالوگ ها عمدتاً مقاومت ورودی تفاضلی را به عنوان مقاومت ورودی در نظر می گیرند. مقدار نوعی مقاومت ورودی ۷۴۱  $r_d = 1M\Omega$  است.

- امپدانس خروجی: شبیه مطالب فوق، برای خروجی هم اغلب به جای امپدانس، "مقاومت خروجی"<sup>۱</sup> را مشخص می کنند. مقاومت خروجی در حقیقت مقاومت بین منبع ولتاژ وابسته و پایانه خروجی آپ امپ است. مقدار نوعی مقاومت خروجی ۷۴۱  $r_o = 75\Omega$  است.

مثال ۳-۷ میخوایم از ۷۴۱ در ساخت یک تقویت کننده با بهره ۱۰ و دامنه سیگنال ورودی  $V_s = 10mV$  استفاده کنیم. حد اکثر پهنای باند این تقویت کننده چقدر است؟ اگر دامنه ورودی  $V_s = 1V$  شود، حداکثر فرکانس قابل استفاده این مدار چقدر خواهد بود.

حل: برای بررسی فرکانسی باید دو موضوع را هم زمان در نظر داشت: بهره حلقه باز (شکل ۳-۴۰) و  $SR$  (شکل ۳-۴۳). به ازای  $V_s = 10mV$  ولتاژ خروجی باید  $V_o = 100mV$  باشد. به کمک نمودار شکل ۳-۴۳ یا از رابطه (۳-۳۷) حداکثر فرکانس قابل استفاده  $f_{max} \approx 800kHz$  بدست می آید. به کمک نمودار شکل ۳-۴۰ الف یا از رابطه  $f_{-3dB} \approx \frac{f_T}{A_{v_s}}$ ، فرکانس حد مدار  $f_{-3dB} \approx 70kHz$  حاصل

---

<sup>1</sup> Output Resistance

می شود. بنابراین این مدار تا فرکانس های حدود ۷۰ کیلو هرتز قابل استفاده خواهد بود. هنگامی که دامنه ورودی به  $V_s = 1V$  به عبارت دیگر  $V_o = 10V$  افزایش می کند، از نمودار شکل ۳-۴۰ الف  $f_{-3dB} \approx 70kHz$  و از نمودار شکل ۳-۴۳  $f_{max} \approx 13kHz$  و در نتیجه فرکانس قابل استفاده مدار در این حالت حدود ۱۳ کیلو هرتز خواهد بود.

مثال ۳-۸ با استفاده از ۷۴۱ تقویت کننده ای DC با مشخصات: بهره  $A_{v_s} = 1000$ ، فرکانس حد  $f_{-3dB} > 5kHz$ ، مقاومت ورودی  $f_i > 100k\Omega$  و دامنه ورودی  $V_s = 1mV$ ، طرح کنید.

**حل:** باید توجه کرد که در طراحی ممکن است چند راه حل صحیح وجود داشته باشد که معمولاً یکی یا برخی از آنها بهینه و برخی هم ارز هستند. بنابراین این راه حل فقط یکی از پیشنهادها است. و هدف نحوه استدلال و رسیدن به مداری است که خواسته های مسئله را برآورده سازد.

با توجه به نمودار شکل ۳-۴۰ الف یا از رابطه  $f_{-3dB} \approx \frac{f_T}{A_{v_s}}$ ، فرکانس حد مدار با یک عدد ۷۴۱

فقط می تواند تا  $f_{-3dB} \approx 700Hz$  برسد. بنابراین این مدار را باید حداقل به کمک دو عدد ۷۴۱

ساخت. به ازای  $V_s = 1mV$  ولتاژ خروجی  $V_o = 1V$  خواهد بود. به کمک نمودار شکل ۳-۴۳ یا از

رابطه (۳-۳۷) حداکثر فرکانس قابل استفاده  $f_{max} > 80kHz$  بدست می آید که بسیار بیش از فرکانس

مطلوب ۵ کیلو هرتز است. چون مقاومت ورودی نسبتاً بزرگ است، برای طبقه اول از یک طبقه غیر

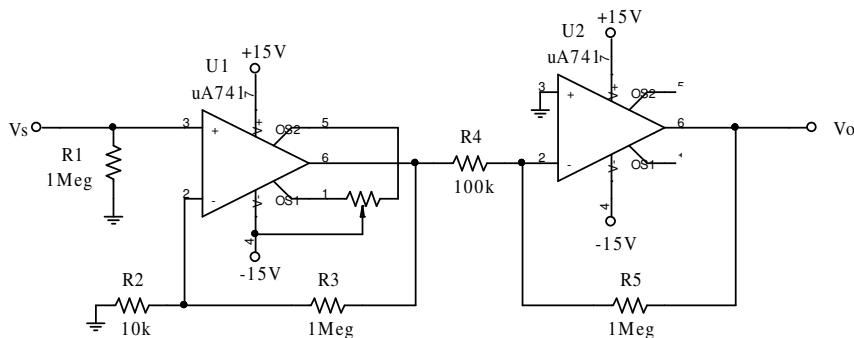
معکوس استفاده می کنیم (چرا؟). طبقه دوم می تواند معکوس یا غیر معکوس باشد (چرا؟). چون

تقویت کننده DC و بهره زیاد است، باید جبران آفست شود. چون ۷۴۱ دارای پایانه های جبران آفست

است نیاز به آفست خارجی نیست. در دروس بعد خواهید آموخت که در تقویت کننده های چند طبقه

سعی بر این است که طبقه اول تا حد ممکن بهره بیشتری داشته باشد. بنابراین مثلاً بهره طبقه اول را ۱۰۰

و در نتیجه بهره طبقه دوم ۱۰ انتخاب می شود. در این صورت فرکانس های حد به اندازه کافی از هم فاصله داشته فرکانس حد تقویت کننده تقریباً همان فرکانس حد طبقه اول خواهد بود. با توجه به مطالب ذکر شده، مداری مانند مدار شکل ۳-۴۵ پیشنهاد می شود.



شکل ۳-۴۵ مدار پیشنهادی مثال ۳-۸

$$R_i \approx R1 \Rightarrow R1 = 1M\Omega$$

$$A_{v1} = 1 + \frac{R3}{R2} = 100, \quad R3 = 1M\Omega \Rightarrow R2 = 10k\Omega$$

$$A_{v2} = \frac{R5}{R4} = 10, \quad R5 = 1M\Omega \Rightarrow R4 = 100k\Omega$$

تذکر ۱: برای این که آپ امپ ها بهترین مشخصات خود را داشته باشند،  $\pm V_{CC} = \pm 15V$  انتخاب

شده است.

تذکر ۲: به کمک پتانسیومتر می توان آفست و اثر جریان بایاس طبقه اول را طوری انتخاب کرد، که

آفست خروجی طبقه دوم صفر شود.

۳-۴-۴ سایر مشخصات آپ امپ ها

علاوه بر مشخصات ذکر شده، آپ امپ ها دارای مشخصات دیگری (استاتیکی یا دینامیکی) نیز هستند که بررسی آنها از حوصله این درس خارج است. با بعضی از این پارامترها در دروس اصول الکترونیک و الکترونیک آنالوگ آشنا می شود. در ضمن در پیوست های پ ۳-۱ تا پ ۳-۴ بعضی از این مشخصات در برگه های اطلاعاتی چند آپ امپ متداول ذکر شده اند.

### ۳-۴-۵ محاسبه اثر محدود بودن بهره آپ امپ بر روی مشخصات مدارهای تقویت کننده

در این بخش می خواهیم اثر محدود بودن  $R_{ia}$ ،  $R_{oa}$  و به خصوص  $A_o$  را - با فرض ایده آل بودن سایر پارامترهای آپ امپ ها (شکل ۳-۲) - بر روی مشخصات مدارهایی که با این تقویت کننده ها ساخته می شوند، بررسی کنیم.

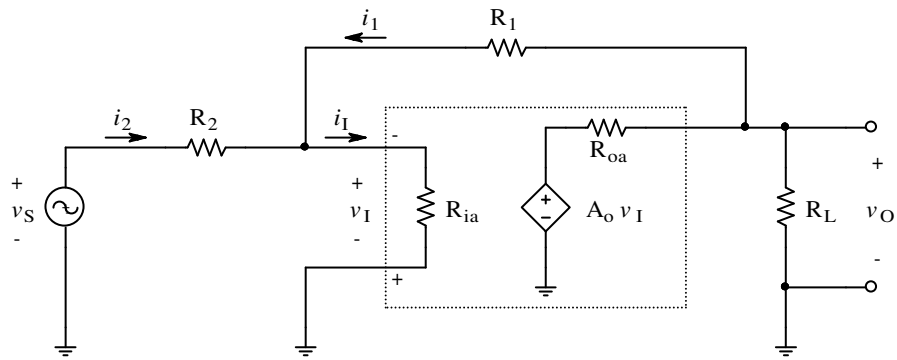
#### الف- تقویت کننده معکوس: در شکل ۳-۴ مدار معادل یک تقویت کننده معکوس (شکل ۳-۸

الف) با جانشینی مدل ساده شده یک آپ امپ واقعی (شکل ۳-۲) نمایش داده شده است. برای این مدار

می خواهیم بهره ولتاژ، یعنی:  $A_{v_s} \equiv \left. \frac{\partial v_o}{\partial v_s} \right|_{i_o=const} = \left. \frac{v_o}{v_s} \right|_{i_o=0}$ ؛ مقاومت ورودی، یعنی:

$R_o \equiv \left. \frac{\partial v_o}{\partial i_o} \right|_{v_s=const} = \left. \frac{v_o}{i_o} \right|_{v_s=0}$  و مقاومت خروجی، یعنی:  $R_i \equiv \left. \frac{\partial v_s}{\partial i_s} \right|_{i_o=const} = \left. \frac{v_s}{i_s} \right|_{i_o=0}$  را

بدست آوریم.



شکل ۳-۴۶ مدار معادل تقویت کننده معکوس با در نظر گرفتن پارامتر های محدود آپ امپ

برای نمایش سیگنال ها در مدار شکل ۳-۴۶ از حروف کوچک و اندیس ها بزرگ استفاده شده است. یعنی مدار در حالت کلی دارد بررسی می شود. به علت خطی بودن سیستم، مقادیر استاتیک و دینامیک مشخصات آن با هم یکسان است. بنابراین این مقادیر هم برای کمیات  $DC$  و هم برای کمیات  $AC$  قابل استفاده هستند. به عبارت دیگر یعنی اگر مثلاً بهره مدار ۱۰ باشد، و یک ولتاژ ثابت صد میلی ولت به ورودی مدار اعمال شود، ولتاژ خروجی مدار یک ولت خواهد بود. و اگر یک ولتاژ سینوسی با دامنه صد میلی ولت به ورودی این مدار اعمال شود، ولتاژ خروجی آن یک سینوسی با دامنه یک ولت خواهد شد!

**محاسبه بهره ولتاژ:** برای محاسبه بهره ولتاژ و مقاومت ورودی می توان مستقیماً از مدار شکل ۳-۴۶

استفاده کرد، زیرا در این مدار  $i_O = 0$ . به کمک روابط مداری:

$$A_{v_s} = - \frac{R_1 / R_2}{1 - (R_1 \parallel R_2 \parallel R_{ia}) / R_1 \times \frac{1 + (R_{oa} \parallel R_L) / R_1}{(R_{oa} \parallel R_L) / R_1 - A_o R_L / (R_L + R_{oa})}} \quad (3-39)$$

حاصل می شود. توجه شود که این رابطه یک رابطه دقیق ریاضی است، که به دست آوردن آن مستلزم صرف وقت و دقت در محاسبات است<sup>۱</sup>. از طرف دیگر حفظ کردن و حتی استفاده از آن کار

<sup>۱</sup> توصیه اکید می شود که این رابطه را با استفاده از قوانین شبکه ها به دست آورید.

بیهوده و غیر واقع گرایانه ای است. اگر  $R_1 \parallel R_2 \parallel R_{ia} = R_p$ ،  $A_o R_L / (R_L + R_{oa}) = A'_o$ ،

نامیده شوند، رابطه فوق به صورت:  $\frac{x - A'_o}{x + 1} = A'$  و  $(R_{oa} \parallel R_L) / R_1 = x$ ،  $R_{oa} \parallel R_L = R'_{oa}$

$$A_{v_s} = - \frac{R_1 / R_2}{1 - \frac{R_1}{R_p A'}} \quad (40-3)$$

در می آید، که حداقل دارای فرم ساده تری نسبت به فرم اصلی است. در این رابطه  $R_p$  هم ارز

مقاومتی است که از سوی گره ورودی معکوس به سمت زمین - با فرض  $v_s = 0$  و  $v_o = 0$  - دیده می

شود.

برای اکثر تقویت کننده های واقعی  $R_{oa} = 25 \dots 100 \Omega$ . برای مدارها نیز در عمل برای اکثر آپ امپ

ها باید  $R_L \parallel R_1 \geq 10 K\Omega$  (ر. ک. شکل ۳-۳۶) به عبارت دیگر  $R_L > 10 K\Omega$  و  $R_1 > 10 K\Omega$  انتخاب

شود. بنابراین برای مدار های واقعی  $x \ll 1$  و در نتیجه  $A' \approx -A_o$  خواهد بود. با توجه به این مطالب:

$$A_{v_s} \approx - \frac{R_1 / R_2}{1 + \frac{R_1}{R_p A_o}} \quad (41-3)$$

این رابطه یک رابطه تقریبی است که برای مدار های واقعی با دقت بسیار خوب (با فرض

$R_{oa} < 100 \Omega$ ،  $R_L > 10 k\Omega$  و  $R_1 > 10 k\Omega$ ؛ خطای محاسباتی  $E_r(A_{v_s}) < 2\%$  (چرا؟)).

در صورتی که  $A_o \rightarrow \infty$ ، به شرط این که  $R_{oa} < \infty$  و  $R_L > 0$ ،  $R_1$ ،  $R_2$ ،  $R_L$ ،  $R_{ia}$  باشند،

$A_{v_s} \rightarrow - \frac{R_1}{R_2}$  (چرا؟). بنابراین می توان نتیجه گرفت که بهره یک تقویت کننده که به کمک آپ امپ

واقعی ساخته می شود، عملاً تا زمانی که بهره حلقه باز به اندازه کافی بزرگ باشد، می توان آنرا مانند

یک تقویت کننده ایده آل در نظر گرفت و مقاومت های ورودی و خروجی آپ امپ نقشی در ایفا نمی



کنند. به عبارت دیگر هرگاه برای آپ امپی بتواند  $A_0 \rightarrow \infty$  فرض شود، مستقل از مقادیر  $R_{ia}$  و  $R_{oa}$ ، می توان آپ امپ را ایده آل فرض کرد.

اما این که  $A_0$  از چه مقداری بزرگتر باشد که آنرا بتوان بینهایت فرض کرد، به مقدار خطای محاسباتی مجاز و بهره تقویت کننده ( $A_{v_s}$ ) بستگی دارد. برای این که اثر  $A_0$  را بر روی  $A_{v_s}$  بدست آوریم اثر سایر پارامترها را در بررسی ها حذف می کنیم، یعنی  $R_L \rightarrow \infty$ ،  $R_{ia} \rightarrow \infty$  و  $R_{oa} \rightarrow 0$ . در این صورت از رابطه (۳-۳۹):

$$A_{v_s} = -\frac{R_1 / R_2}{1 + \frac{R_1 / R_2}{A_0}} \quad (۳-۴۲)$$

حاصل می شود. اگر این بهره را، بهره واقعی ( $A_A$ ) و بهره ایده آل را  $A_I$  بنامیم، خواهیم داشت:

$$A_I = -R_1 / R_2 \quad (۳-۴۳)$$

و

$$A_A = -\frac{R_1 / R_2}{1 + \frac{R_1 / R_2}{A_0}} = -\frac{A_I}{1 + \frac{A_I}{A_0}} \quad (۳-۴۴)$$

با انتخاب  $K = \frac{A_0}{1 - A_I}$  و بنا به تعریف خطای نسبی  $E_r(A_{v_s}) = \frac{A_A - A_I}{A_I}$  حاصل می شود<sup>۱</sup>:

$$E_r(A_{v_s}) = -\frac{1}{K + 1} \quad (۳-۴۵)$$

از رابطه (۳-۴۵) دو نتیجه مهم حاصل می شود: اول این که چون  $K > 1$  (چرا؟) خطای بهره همیشه

نقصانی است. دیگر این که اگر فرضاً خطای مجاز را  $|E_r| \approx 5\%$  در نظر بگیریم برای بینهایت فرض

<sup>۱</sup> برای اطلاعات بیشتر به پیوست ۳- مراجعه نمایید.

کردن  $A_o$  کافیسست  $A_o \approx 20A_I$  باشد. با توجه به تخمین خطا و اصلاح آن می توان دقت محاسبات را به اندازه کافی بالا برد.

مثال ۳-۹ با فرض این که در مدار شکل ۳-۴۷ مقادیر المان ها:  $R_2 = 10k\Omega$ ،  $R_1 = 100k\Omega$ ،  $R_{oa} = 30\Omega$ ،  $R_{ia} = 1M\Omega$ ،  $R_L = 20k\Omega$  و الف:  $A_o = 10$ ، ب:  $A_o = 100$ ، پ:  $A_o = 10000$  باشد؛ بهره مدار را بدست آورید.

حل: با توجه به این که  $R_{oa} \ll R_1 < R_2 < R_L$  است، می توان از روش تخمین خطا استفاده کرد.

اگر  $A_o \rightarrow \infty$  بهره ایده آل  $A'_{v_s} = A_I = -\frac{R_1}{R_2} = -10$  خواهد بود. ولی به علت محدود بودن  $A_o$ ، بهره واقعی  $|A_{v_s}| = |A_A| < 10$  خواهد بود که می توان خطای مربوطه را از رابطه (۳-۴۵) و از آن جا با اصلاح خطا، مقدار دقیق تر را بدست آورد.

$$K = \frac{A_o}{1-A_I} = \frac{10}{1+10} \approx 0.91 \Rightarrow E_r(A_{v_s}) = -\frac{1}{K+1} \approx -0.523 \quad \text{الف}$$

$$A_{v_s} = A'_{v_s} (1+E_r) = -10 \times (1-0.523) \approx -4.77 \quad (-4.73478)$$

$$K = \frac{A_o}{1-A_I} = \frac{100}{1+10} \approx 9.1 \Rightarrow E_r(A_{v_s}) = -\frac{1}{K+1} \approx -0.1 \quad \text{ب}$$

$$A_{v_s} = A'_{v_s} (1+E_r) = -10 \times (1-0.1) \approx -9 \quad (-8.99928)$$

$$K = \frac{A_o}{1-A_I} = \frac{10000}{1+10} \approx 910 \Rightarrow E_r(A_{v_s}) = -\frac{1}{K+1} \approx -0.0011 \quad \text{پ}$$

$$A_{v_s} = A'_{v_s} (1+E_r) = -10 \times (1-0.0011) \approx -9.989 \approx -10 \quad (-9.98889)$$

مقادیر داخل پرانتز، مقادیر دقیقی هستند که به کمک روابط مداری، و با توجه به اثر گذاری تمام المانها بر روی یک دیگر، محاسبه شده اند. همان طور که ملاحظه می شود، به کمک اصلاح خطا، می توان مقادیر تقریبی را با دقت خیلی زیاد در زمان کوتاه و بدون نیاز به محاسبات پیچیده بدست آورد. در این مثال حتی اگر خطای کمتر از ده در صد مجاز باشد، می توان بهره حلقه باز بزرگتر از ۱۰۰ را

بینهایت فرض کرده، نیازی به اصلاح خطا نداریم! (یعنی در مثال ب بهره را به جای ۹ همان ده در نظر گرفت).

محاسبه مقاومت ورودی: از شکل ۳-۶، به کمک روابط مداری و با توجه مطالب فوق:

$$R_i \equiv \left. \frac{v_s}{i_s} \right|_{i_o=0} = \frac{v_s}{i_2} = \frac{1}{1 - A_{v_s} / A'} \cdot R_2 \quad (۳-۶۶)$$

حاصل می شود. توجه شود که این رابطه نیز یک رابطه دقیق مداری است که در همه شرایط صادق است. ولی محاسبه آن وقت گیر بوده احتمال اشتباه زیاد است. در صورتی که آپ امپ یک تقویت کننده متداول باشد، یعنی  $R_{Oa} \ll R_1, R_L$  به کمک قضیه میلر:

$$R_i \approx (R_1 / A_o) \parallel R_{ia} + R_2 \quad (۳-۶۷)$$

مثال ۳-۱۰ مقاومت ورودی مدار مسئله قبل را بدست آورید.

حل: از رابطه (۳-۶۷):

$$R_i \approx (100k\Omega / 10) \parallel 1M\Omega + 10k\Omega \approx 19.9k\Omega \quad (19.02388) \quad \text{الف-}$$

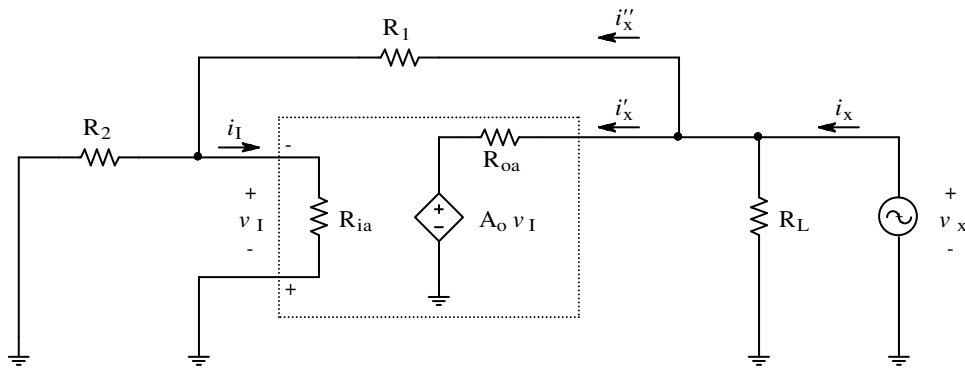
$$R_i \approx (100k\Omega / 100) \parallel 1M\Omega + 10k\Omega \approx 11k\Omega \quad (10.99088) \quad \text{ب-}$$

$$R_i \approx (100k\Omega / 10^4) \parallel 1M\Omega + 10k\Omega \approx 10k\Omega \quad (10.01002) \quad \text{پ-}$$

مقادیر داخل پرانتز، مقادیر دقیقی هستند که به کمک روابط مداری، و با توجه به اثر گذاری تمام المانها بر روی یک دیگر، محاسبه شده اند. در این حالت نیز مشاهده می شود که هر قدر نسبت بهره حلقه باز به بهره حلقه بسته بیشتر باشد، مقادیر تقریبی به مقادیر دقیق نزدیکتر هستند.

محاسبه مقاومت خروجی: مدار شکل ۳-۴۶ برای محاسبه مقاومت خروجی مناسب نیست. زیرا بنا

به تعریف  $R_o \equiv \left. \frac{\partial v_o}{\partial i_o} \right|_{v_s=const} = \left. \frac{v_o}{i_o} \right|_{v_s=0}$  و چون به ازای  $v_s = 0$ ،  $v_o = 0$  و  $i_o = 0$  بوده



شکل ۳-۴۸ مدار معادل برای محاسبه مقاومت خروجی مدار با تقویت کننده عملیاتی

$R_o = \frac{0}{0}$  مبهم می شود؛ طبق معمول از سمت خروجی یک منبع جریان یا ولتاژ ( $v_x$ ) به مدار اعمال

کرده ولتاژ یا جریان ( $i_x$ ) مربوطه را حساب می کنیم، در این صورت  $R_o = \frac{v_x}{i_x}$ . با توجه به شکل ۳-۴۷

$$R_o = \frac{v_x}{i_x} = R_L \parallel \left( R_1 + (R_2 \parallel R_{ia}) \right) \parallel R'_o, \quad R'_o = \frac{v_x}{i'_x} \quad (48-3)$$

$$\left. \begin{aligned} i'_x &= \frac{v_x + A_o v_i}{R_{oa}} \\ v_i &= \frac{(R_2 \parallel R_{ia})}{(R_2 \parallel R_{ia}) + R_1} v_x \end{aligned} \right\} \Rightarrow R'_o = \frac{R_{oa}}{1 + A_o \times \frac{(R_2 \parallel R_{ia})}{(R_2 \parallel R_{ia}) + R_1}} \quad (49-3)$$

به کمک روابط (۳-۴۸) و (۳-۴۹) می توان مقدار دقیق مقاومت خروجی را بدست آورد. با توجه به

این که در مدارهای عادی معمولاً  $R_2 \ll R_{ia}$  و  $R_L, R_1 \gg R_{oa}$  انتخاب می شود (چرا؟):

$$R_o \approx R'_o \approx \frac{R_{oa}}{1 + A_o \times \frac{R_2}{R_2 + R_1}} = \frac{R_{oa}}{1 + \frac{A_o}{1 - A_f}} \quad (50-3)$$

که در این رابطه  $A_o$  بهره حلقه باز و  $A_I = -\frac{R_1}{R_2}$  بهره ایده‌آل مدار است. با توجه به این که قبلاً

$$K = \frac{A_o}{1 - A_I} \text{ تعریف شده است:}$$

$$R_o \approx \frac{R_{oa}}{1 + K}, \quad K = \frac{A_o}{1 - A_I} \quad (51-3)$$

از این رابطه نتیجه می‌گیریم که هر قدر نسبت بهره حلقه باز نسبت به بهره حلقه بسته بیشتر<sup>۱</sup> باشد -

مستقل از سایر مشخصات آپ امپ - بهتر است و مانند این است که با یک تقویت کننده ایده‌آل مدار را

ساخته ایم.

---

<sup>۱</sup> این نسبت را ضریب فیدبک گوئیم و در درس اصول الکترونیک مفصلاً در این مورد بحث خواهد شد.

مثال ۳-۱۱ مقاومت خروجی مدار مثال ۳-۹ را بدست آورید.

حل: از رابطه (۳-۵۱):

$$K = \frac{A_o}{1 - A_I} = \frac{10}{11} \Rightarrow R_o \approx \frac{R_{oa}}{1 + K} = \frac{30\Omega}{1 + 0.91} \approx 15.7\Omega \quad \text{الف- (15.76728)}$$

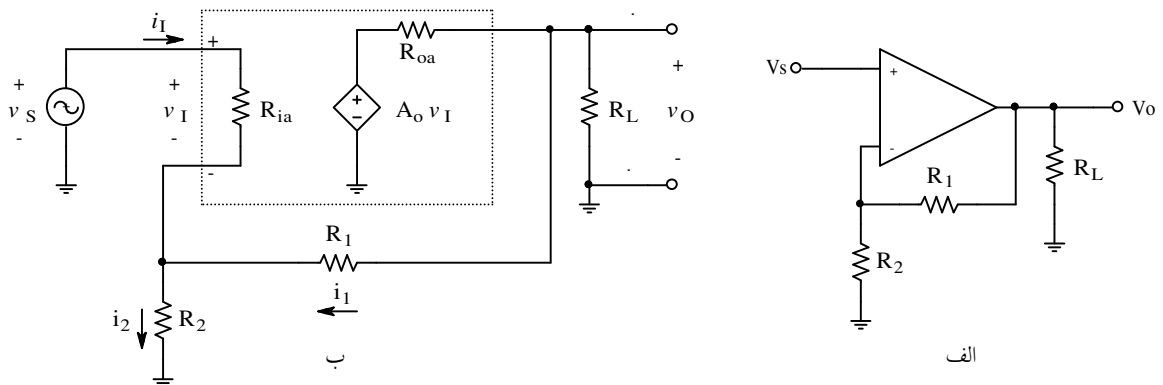
$$K = \frac{A_o}{1 - A_I} = \frac{100}{11} \Rightarrow R_o \approx \frac{R_{oa}}{1 + K} = \frac{30\Omega}{1 + 9.1} \approx 2.97\Omega \quad \text{ب- (2.996769)}$$

$$K = \frac{A_o}{1 - A_I} = \frac{10^4}{11} \Rightarrow R_o \approx \frac{R_{oa}}{1 + K} = \frac{30\Omega}{1 + 909} \approx 33m\Omega \quad \text{پ- (33.26301)}$$

ب- تقویت کننده غیر معکوس: در شکل ۳-۴۹ الف مدار یک تقویت کننده غیر معکوس و در

شکل ب مدار معادل آن با جانشینی مدل ساده شده یک آپ امپ واقعی (شکل ۳-۲) نمایش داده شده

است. برای این مدار نیز می خواهیم بهره ولتاژ، مقاومت ورودی، و مقاومت خروجی، را بدست آوریم.



شکل ۳-۴۹ الف- مدار یک تقویت کننده غیر معکوس و ب- مدار معادل آن با در نظر گرفتن پارامترهای محدود آپ امپ

محاسبه بهره ولتاژ: برای محاسبه بهره ولتاژ و مقاومت ورودی می توان مستقیماً از مدار شکل ۳-۴۴

استفاده کرد، زیرا در این مدار  $i_O = 0$ . به کمک قوانین مداری، رابطه ای مفصلتر از رابطه (۳-۳۹)

حاصل می شود. برای ساده تر شدن این رابطه از مجهول معاون گرفتن:

$$A' = \frac{v_o}{v_i} = \frac{A_o \times \frac{R_L}{R_L + R_{oa}} + \frac{R_2}{R_1 + R_2} \times \frac{R_{oa} \parallel R_L}{R_{ia}}}{1 + \frac{R_{oa} \parallel R_L}{R_1 + R_2}} \quad (۳-۵۲)$$

کمک گرفته، بهره ولتاژ به صورت زیر ساده می شود:

$$A_{v_s} = \frac{v_o}{v_s} = \frac{A'}{1 + \frac{R_1 \parallel R_2}{R_{ia}} + \frac{R_2}{R_1 + R_2} \times A'} \quad (۳-۵۳)$$

توجه شود که این رابطه یک رابطه دقیق ریاضی است، که به دست آوردن آن مستلزم صرف وقت و

دقت در محاسبات است<sup>۱</sup>. از طرف دیگر حفظ کردن و حتی استفاده از آن کار بیهوده و غیر واقع گرایانه

ای است.

برای مدار های واقعی  $R_{oa} \ll R_L$ ،  $R_{oa} \ll R_1 + R_2$ ،  $R_{oa} \ll R_{ia}$ ،  $R_1 < \infty$  و  $R_2 > 0$ . در

نتیجه از رابطه (۳-۵۲)  $A' \approx A_o$  و از آنجا رابطه (۳-۵۳) به صورت:

$$A_{v_s} \approx \frac{A_o}{1 + \frac{R_2}{R_1 + R_2} \times A_o} \quad (۳-۵۴)$$

در خواهد آمد.

<sup>۱</sup> توصیه اکید می شود که این رابطه را با استفاده از قوانین شبکه ها به دست آورید.

این رابطه یک رابطه تقریبی است که برای مدار های واقعی با دقت بسیار خوب (با فرض

$$E_r(A_{v_s}) < 1\% \text{؛ خطای محاسباتی } R_1 + R_2 > 10k\Omega \text{ و } R_{ia} > 100k\Omega, R_L > 10k\Omega, R_{Oa} < 100\Omega$$

خواهد بود (چرا؟)).

در صورتی که  $A_o \rightarrow \infty$ ، به شرط این که  $R_1, R_{Oa} < \infty$  و  $R_1, R_2, R_L > 0$ ،  $R_{ia}$  باشند،

$$A_{v_s} \rightarrow 1 + \frac{R_1}{R_2} \text{ (چرا؟). بنابراین می توان نتیجه گرفت که بهره یک تقویت کننده که به کمک آپ امپ}$$

واقعی ساخته می شود، عملاً تا زمانی که بهره حلقه باز به اندازه کافی بزرگ باشد، می توان آنرا مانند

یک تقویت کننده ایده آل در نظر گرفت و مقاومت های ورودی و خروجی آپ امپ نقشی ایفا نمی

کنند. به عبارت دیگر هرگاه برای آپ امپی بتواند  $A_o \rightarrow \infty$  فرض شود، مستقل از مقادیر  $R_{ia}$  و  $R_{Oa}$ ،

می توان آپ امپ را ایده آل فرض کرد.

اما این که  $A_o$  از چه مقداری بزرگتر باشد که آنرا بتوان بینهایت فرض کرد، به مقدار خطای

$$A_{v_s} \text{ و } K = \frac{A_o}{A_I}, A_I = 1 + \frac{R_1}{R_2} \text{ باز اگر بستگی دارد. محاسباتی مجاز و بهره تقویت کننده } (A_{v_s}) \text{ بستگی دارد.}$$

واقعی  $A_A$  نامیده شود، رابطه (۳-۵۴) به صورت:

$$A_A \approx \frac{A_o}{1 + A_o / A_I} = \frac{A_o}{K}, \quad K = \frac{A_o}{A_I} \quad (۳-۵۵)$$

در خواهد آمد. در صورتی که  $K \gg \gg 1$  باشد،  $A_A \rightarrow A_I$ . در غیر این صورت می توان خطای

ناشی از محدود بودن  $K$  را تخمین زده، با اصلاح خطا به مقداری نزدیک به مقادیر واقعی دست یافت.

$$\text{بنا به تعریف خطای نسبی } E_r(A_{v_s}) = \frac{A_A - A_I}{A_I} \text{ حاصل می شود}^1:$$

$$E_r(A_{v_s}) = -\frac{1}{K+1}, \quad K = \frac{A_o}{A_I} \quad (۳-۵۶)$$

<sup>1</sup> برای اطلاعات بیشتر به پیوست ۳- مراجعه نمایید.



از رابطه (۳-۵۶) دو نتیجه مهم حاصل می شود: اول این که چون  $K > 1$  (چرا؟) خطای بهره همیشه نقصانی است. دیگر این که اگر فرضاً خطای مجاز را  $|E_r| \approx 5\%$  در نظر بگیریم برای بینهایت فرض کردن  $A_o$  کفایت  $A_o \approx 20A_I$  باشد. با توجه به تخمین خطا و اصلاح آن می توان دقت محاسبات را به اندازه کافی بالا برد.

**محاسبه مقاومت ورودی:** از شکل ۳-۴۹، به کمک روابط مداری و با توجه مطالب فوق:

$$R_i \equiv \left. \frac{v_s}{i_s} \right|_{i_o=0} = \frac{v_s}{i_2} = R_{ia} \cdot \left( 1 + \frac{R_1 \parallel R_2}{R_{ia}} + \frac{A_o R_2}{R_1 + R_2} \right) \quad (۳-۵۷)$$

حاصل می شود<sup>۱</sup>. توجه شود که این رابطه نیز یک رابطه دقیق مداری است که در همه شرایط صادق است. ولی محاسبه آن وقت گیر بوده احتمال اشتباه زیاد است. در صورتی که آپ امپ یک تقویت کننده متداول باشد، یعنی  $R_{ia} \gg R_1$  رابطه (۳-۵۷) به صورت زیر ساده می شود:

$$R_i \approx R_{ia} \cdot (1 + K), \quad K = \frac{A_o}{A_I} \quad (۳-۵۸)$$

**محاسبه مقاومت خروجی:** مقاومت خروجی تقویت کننده غیر معکوس برابر است با مقاومت

خروجی تقویت کننده معکوس چرا؟ بنابراین:

$$R_o \approx \frac{R_{oa}}{1 + K}, \quad K = \frac{A_o}{A_I} \quad (۳-۵۹)$$

<sup>۱</sup> توصیه اکید می شود که این رابطه را به کمک قوانین شبکه ها بدست آورید.

مثال ۳-۱۲ بهره ولتاژ، مقاومت ورودی و مقاومت خروجی مدار شکل ۳-۴۹ الف را با فرض:

$$R_{oa} = 50\Omega, R_{ia} = 1M\Omega, R_L = 25k\Omega, R_2 = 1k\Omega, R_1 = 9k\Omega$$

$$\text{الف: } A_o = 10, \text{ ب: } A_o = 100, \text{ پ: } A_o = 10000$$

بدست آورید.

حل: با توجه به این که در این مدار  $R_{ia} \gg R_1$  و  $R_{oa} \ll R_1 + R_2 < R_L$  است، می توان از روش

تقریبی به عبارت دیگر استفاده از روابط (۳-۵۶)، (۳-۵۸) و (۳-۵۹) مقادیر مطلوب را بدست آورد.

$$K = \frac{A_o}{A_I} = \frac{10}{10} = 1 \Rightarrow E_r(A_{v_s}) = -\frac{1}{K+1} = -0.5 \quad \text{الف-}$$

$$A_{v_s} \approx A'_{v_s} (1 + E_r) = 10 \times (1 - 0.5) = 5.000 \quad (4.980)$$

$$R_i \approx R_{ia} \cdot (1 + K) = 1M\Omega \times (1 + 1) = 2M\Omega \quad (1.994)$$

$$R_o \approx \frac{R_{oa}}{1 + K} = \frac{50\Omega}{2} = 25\Omega \quad (24.92)$$

$$K = \frac{A_o}{A_I} = \frac{100}{10} = 10 \Rightarrow E_r(A_{v_s}) = -\frac{1}{K+1} = -0.091 \quad \text{ب-}$$

$$A_{v_s} \approx A'_{v_s} (1 + E_r) = 10 \times (1 - 0.091) = 9.091 \quad (9.084)$$

$$R_i \approx R_{ia} \cdot (1 + K) = 1M\Omega \times (1 + 10) = 11M\Omega \quad (1.093)$$

$$R_o \approx \frac{R_{oa}}{1 + K} = \frac{50\Omega}{11} = 4.545\Omega \quad (4.4546)$$

$$K = \frac{A_o}{A_I} = \frac{10^4}{10} = 1000 \Rightarrow E_r(A_{v_s}) = -\frac{1}{K+1} \approx 10^{-3} \quad \text{پ-}$$

$$A_{v_s} \approx A'_{v_s}(1+E_r) = 10 \times (1-10^{-3}) = 9.990 \approx 10 \quad (9.899)$$

$$R_i \approx R_{ia} \cdot (1+K) = 1M\Omega \times (1+1000) \approx 1G\Omega \quad (0.9944)$$

$$R_o \approx \frac{R_{oa}}{1+K} \approx \frac{50\Omega}{1000} = 50m\Omega \quad (49.99)$$

مقادیر داخل پرانتز، مقادیر دقیقی هستند که به کمک روابط مداری، و با توجه به اثر گذاری تمام المانها بر روی یک دیگر، محاسبه شده اند. همان طور که ملاحظه می شود، به کمک اصلاح خطا، می توان مقادیر تقریبی را با دقت خیلی زیاد در زمان کوتاه و بدون نیاز به محاسبات پیچیده بدست آورد. در این مثال حتی اگر خطای کمتر از ده در صد مجاز باشد، می توان بهره حلقه باز بزرگتر از ۱۰۰ را بینهایت فرض کرده، نیازی به اصلاح خطا نداریم! (یعنی در مثال ب بهره را به جای ۹ همان ده در نظر گرفت).

**تذکره ۱:** اگر در مسایل مقدار  $R_o$  یا  $R_i$  پرسیده شود، باید آنرا محاسبه کرد (زیرا مقدار مطلق مطلوبست، مثلاً  $R_o = 0.544\Omega$  یا  $R_i = 125M\Omega$ ) ولی اگر در مسئله ای اثر آن در مقابل سایر قسمت‌های مدار بررسی شود، اکثراً می توان  $R_o \approx 0$  و  $R_i \approx \infty$  در نظر گرفته شود.

**تذکره ۲:** در استفاده از آپ امپ، معمولاً دقت در محاسبات مهم است. به همین دلیل در مدارها سعی می شود  $K \gg 1$  باشد. در این صورت  $K+1 \approx K$  بوده مقدار آنرا می توان در محاسبات تقویت کننده های معکوس و غیر معکوس یکسان در نظر گرفت.

**تذکره ۳:** مطالب فوق را می شود به سایر مدارها - از جمله تقویت کننده تفاضلی - تعمیم داد.

$\mu A741, \mu A741Y$   
GENERAL-PURPOSE OPERATIONAL AMPLIFIERS

SLOS094A – NOVEMBER 1970 – REVISED JANUARY 1992

- Short-Circuit Protection
- Offset-Voltage Null Capability
- Large Common-Mode and Differential Voltage Ranges
- No Frequency Compensation Required
- Low Power Consumption
- No Latch-Up
- Designed to Be Interchangeable With Fairchild  $\mu A741$

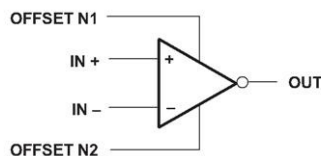
description

The  $\mu A741$  is a general-purpose operational amplifier featuring offset-voltage null capability.

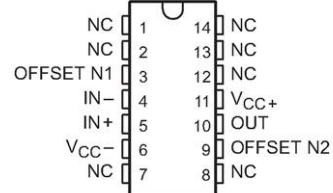
The high common-mode input voltage range and the absence of latch-up make the amplifier ideal for voltage-follower applications. The device is short-circuit protected and the internal frequency compensation ensures stability without external components. A low value potentiometer may be connected between the offset null inputs to null out the offset voltage as shown in Figure 2.

The  $\mu A741C$  is characterized for operation from  $0^{\circ}C$  to  $70^{\circ}C$ . The  $\mu A741I$  is characterized for operation from  $-40^{\circ}C$  to  $85^{\circ}C$ . The  $\mu A741M$  is characterized for operation over the full military temperature range of  $-55^{\circ}C$  to  $125^{\circ}C$ .

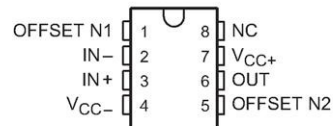
symbol



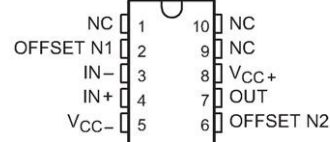
$\mu A741M \dots J$  PACKAGE  
(TOP VIEW)



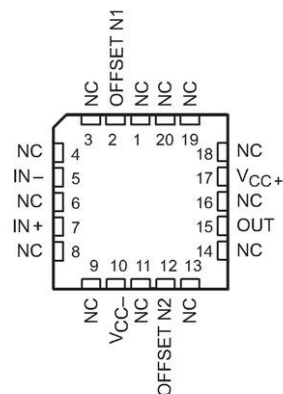
$\mu A741M \dots JG$  PACKAGE  
 $\mu A741C, \mu A741I \dots D, P, \text{ OR } PW$  PACKAGE  
(TOP VIEW)



$\mu A741M \dots U$  PACKAGE  
(TOP VIEW)



$\mu A741M \dots FK$  PACKAGE  
(TOP VIEW)



NC – No internal connection

PRODUCTION DATA information is current as of publication date. Products conform to specifications per the terms of Texas Instruments standard warranty. Production processing does not necessarily include testing of all parameters.

Copyright © 1992, Texas Instruments Incorporated



POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

1

**μA741, μA741Y**  
**GENERAL-PURPOSE OPERATIONAL AMPLIFIERS**

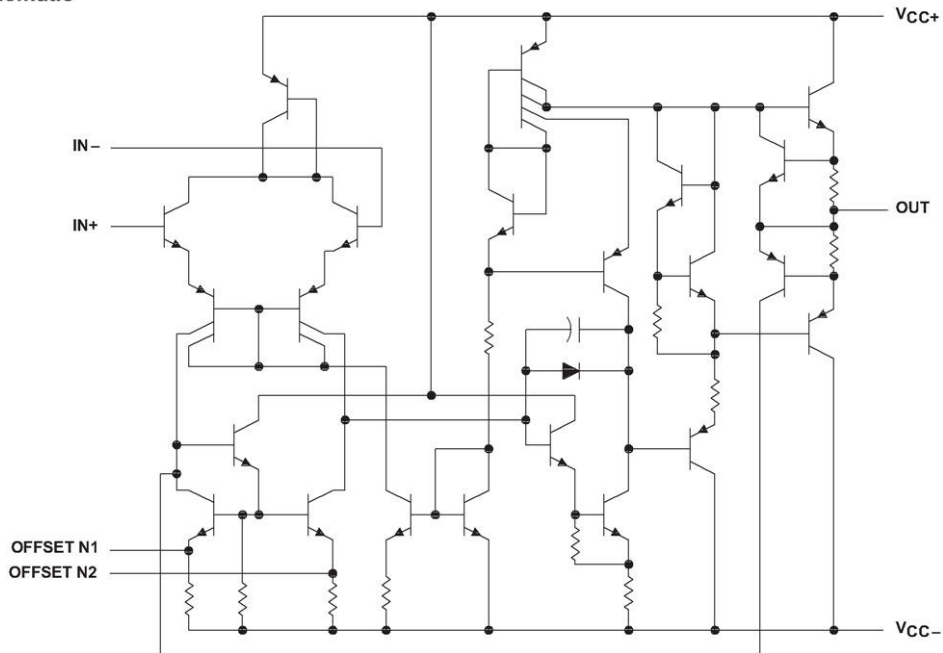
SLOS094A – NOVEMBER 1970 – REVISED JANUARY 1992

AVAILABLE OPTIONS

T <sub>A</sub>	PACKAGED DEVICES							CHIP FORM (Y)
	SMALL OUTLINE (D)	CHIP CARRIER (FK)	CERAMIC DIP (J)	CERAMIC DIP (JG)	PLASTIC DIP (P)	TSSOP (PW)	FLAT PACK (U)	
0°C to 70°C	μA741CD				μA741CP	μA741CPW		μA741Y
-40°C to 85°C	μA741ID				μA741IP			
-55°C to 125°C		μA741MFK	μA741MJ	μA741MJG			μA741MU	

The D package is available taped and reeled. Add the suffix R (e.g., μA741CDR).

schematic



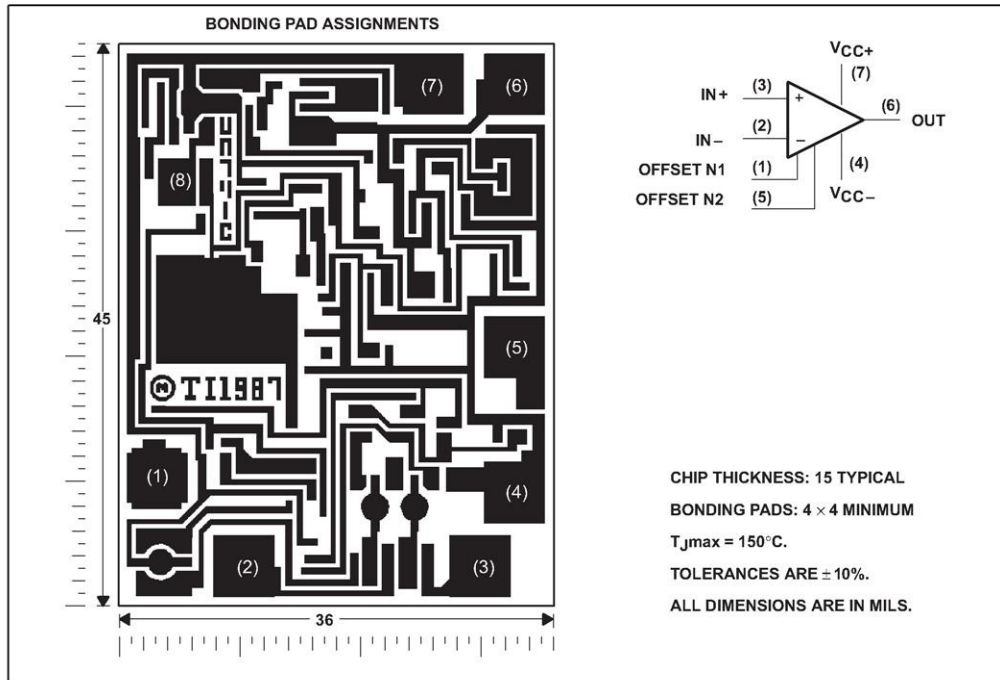
Component Count	
Transistors	22
Resistors	11
Diode	1
Capacitor	1

**μA741, μA741Y**  
**GENERAL-PURPOSE OPERATIONAL AMPLIFIERS**

SLOS094A – NOVEMBER 1970 – REVISED JANUARY 1992

**μA741Y chip information**

This chip, when properly assembled, displays characteristics similar to the μA741C. Thermal compression or ultrasonic bonding may be used on the doped-aluminum bonding pads. Chips may be mounted with conductive epoxy or a gold-silicon preform.



شکل پ ۳-۳ لی آوت و ابعاد تراشه ۷۴۱

یاد آوری:  $1\text{Mil} = 10^{-3}\text{Inch} \approx 25.4\mu\text{m}$

**μA741, μA741Y**  
**GENERAL-PURPOSE OPERATIONAL AMPLIFIERS**

SLOS094A – NOVEMBER 1970 – REVISED JANUARY 1992

**absolute maximum ratings over operating free-air temperature range (unless otherwise noted)†**

	μA741C	μA741I	μA741M	UNIT
Supply voltage, $V_{CC+}$ (see Note 1)	18	22	22	V
Supply voltage, $V_{CC-}$ (see Note 1)	-18	-22	-22	V
Differential input voltage, $V_{ID}$ (see Note 2)	±15	±30	±30	V
Input voltage, $V_I$ any input (see Notes 1 and 3)	±15	±15	±15	V
Voltage between offset null (either OFFSET N1 or OFFSET N2) and $V_{CC-}$	±15	±0.5	±0.5	V
Duration of output short circuit (see Note 4)	unlimited	unlimited	unlimited	
Continuous total power dissipation	See Dissipation Rating Table			
Operating free-air temperature range, $T_A$	0 to 70	-40 to 85	-55 to 125	°C
Storage temperature range	-65 to 150	-65 to 150	-65 to 150	°C
Case temperature for 60 seconds	FK package			260
Lead temperature 1,6 mm (1/16 inch) from case for 60 seconds	J, JG, or U package			300
Lead temperature 1,6 mm (1/16 inch) from case for 10 seconds	D, P, or PW package			260

† Stresses beyond those listed under "absolute maximum ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated under "recommended operating conditions" is not implied. Exposure to absolute-maximum-rated conditions for extended periods may affect device reliability.

- NOTES: 1. All voltage values, unless otherwise noted, are with respect to the midpoint between  $V_{CC+}$  and  $V_{CC-}$ .  
 2. Differential voltages are at  $IN+$  with respect to  $IN-$ .  
 3. The magnitude of the input voltage must never exceed the magnitude of the supply voltage or 15 V, whichever is less.  
 4. The output may be shorted to ground or either power supply. For the μA741M only, the unlimited duration of the short circuit applies at (or below) 125°C case temperature or 75°C free-air temperature.

**DISSIPATION RATING TABLE**

PACKAGE	$T_A \leq 25^\circ\text{C}$ POWER RATING	DERATING FACTOR	DERATE ABOVE $T_A$	$T_A = 70^\circ\text{C}$ POWER RATING	$T_A = 85^\circ\text{C}$ POWER RATING	$T_A = 125^\circ\text{C}$ POWER RATING
D	500 mW	5.8 mW/°C	64°C	464 mW	377 mW	N/A
FK	500 mW	11.0 mW/°C	105°C	500 mW	500 mW	275 mW
J	500 mW	11.0 mW/°C	105°C	500 mW	500 mW	275 mW
JG	500 mW	8.4 mW/°C	90°C	500 mW	500 mW	210 mW
P	500 mW	N/A	N/A	500 mW	500 mW	N/A
PW	525 mW	4.2 mW/°C	25°C	336 mW	N/A	N/A
U	500 mW	5.4 mW/°C	57°C	432 mW	351 mW	135 mW

**μA741, μA741Y**  
**GENERAL-PURPOSE OPERATIONAL AMPLIFIERS**

SLOS094A – NOVEMBER 1970 – REVISED JANUARY 1992

**electrical characteristics at specified free-air temperature,  $V_{CC\pm} = \pm 15$  V (unless otherwise noted)**

PARAMETER	TEST CONDITIONS	$T_A$ †	μA741C			μA741I, μA741M			UNIT
			MIN	TYP	MAX	MIN	TYP	MAX	
$V_{IO}$ Input offset voltage	$V_O = 0$	25°C		1	6		1	5	mV
		Full range			7.5			6	
$\Delta V_{IO}(\text{adj})$ Offset voltage adjust range	$V_O = 0$	25°C		±15			±15		mV
$I_{IO}$ Input offset current	$V_O = 0$	25°C		20	200		20	200	nA
		Full range			300			500	
$I_{IB}$ Input bias current	$V_O = 0$	25°C		80	500		80	500	nA
		Full range			800			1500	
$V_{ICR}$ Common-mode input voltage range		25°C		±12	±13		±12	±13	V
		Full range		±12			±12		
$V_{OM}$ Maximum peak output voltage swing	$R_L = 10\text{ k}\Omega$	25°C		±12	±14		±12	±14	V
	$R_L \geq 10\text{ k}\Omega$	Full range		±12			±12		
	$R_L = 2\text{ k}\Omega$	25°C		±10	±13		±10	±13	
	$R_L \geq 2\text{ k}\Omega$	Full range		±10			±10		
$A_{VD}$ Large-signal differential voltage amplification	$R_L \geq 2\text{ k}\Omega$	25°C		20	200		50	200	V/mV
	$V_O = \pm 10\text{ V}$	Full range		15			25		
$r_i$ Input resistance		25°C		0.3	2		0.3	2	MΩ
$r_o$ Output resistance	$V_O = 0$ , See Note 5	25°C		75			75		Ω
$C_i$ Input capacitance		25°C		1.4			1.4		pF
CMRR Common-mode rejection ratio	$V_{IC} = V_{ICR\text{min}}$	25°C		70	90		70	90	dB
		Full range		70			70		
$k_{SVS}$ Supply voltage sensitivity ( $\Delta V_{IO}/\Delta V_{CC}$ )	$V_{CC} = \pm 9\text{ V to } \pm 15\text{ V}$	25°C		30	150		30	150	μV/V
		Full range			150			150	
$I_{OS}$ Short-circuit output current		25°C		±25	±40		±25	±40	mA
$I_{CC}$ Supply current	$V_O = 0$ , No load	25°C		1.7	2.8		1.7	2.8	mA
		Full range			3.3			3.3	
$P_D$ Total power dissipation	$V_O = 0$ , No load	25°C		50	85		50	85	mW
		Full range			100			100	

† All characteristics are measured under open-loop conditions with zero common-mode input voltage unless otherwise specified. Full range for the μA741C is 0°C to 70°C, the μA741I is -40°C to 85°C, and the μA741M is -55°C to 125°C.

NOTE 5: This typical value applies only at frequencies above a few hundred hertz because of the effects of drift and thermal feedback.

**operating characteristics,  $V_{CC\pm} = \pm 15$  V,  $T_A = 25^\circ\text{C}$**

PARAMETER	TEST CONDITIONS	μA741C			μA741I, μA741M			UNIT
		MIN	TYP	MAX	MIN	TYP	MAX	
$t_r$ Rise time	$V_I = 20\text{ mV}$ , $R_L = 2\text{ k}\Omega$ ,	0.3			0.3			μs
	$C_L = 100\text{ pF}$ , See Figure 1	5%			5%			
SR Slew rate at unity gain	$V_I = 10\text{ V}$ , $R_L = 2\text{ k}\Omega$ , $C_L = 100\text{ pF}$ , See Figure 1	0.5			0.5			V/μs



POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

5

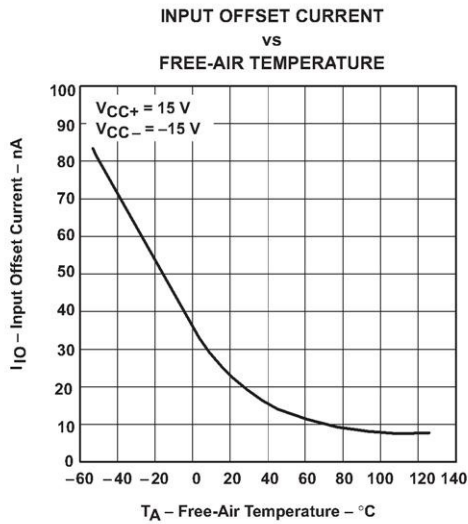
شکل پ ۳-۵ مشخصات فنی ۷۴۱



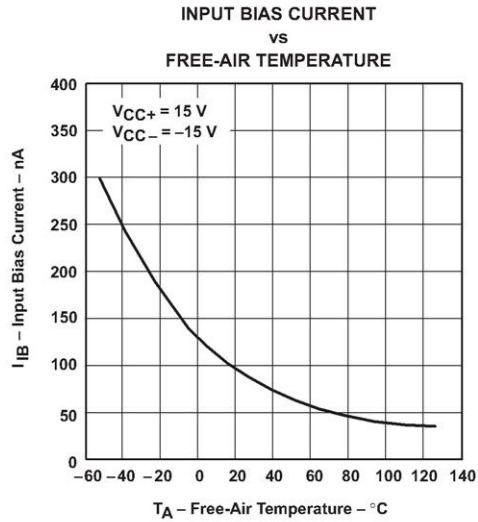
**μA741, μA741Y**  
**GENERAL-PURPOSE OPERATIONAL AMPLIFIERS**

SLOS094A – NOVEMBER 1970 – REVISED JANUARY 1992

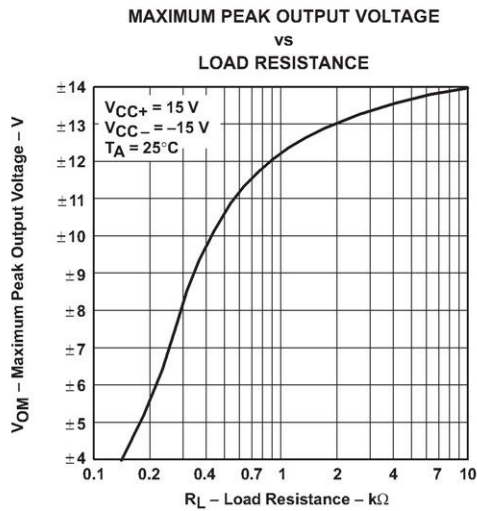
**TYPICAL CHARACTERISTICS†**



**Figure 3**



**Figure 4**



**Figure 5**

† Data at high and low temperatures are applicable only within the rated operating free-air temperature ranges of the various devices.

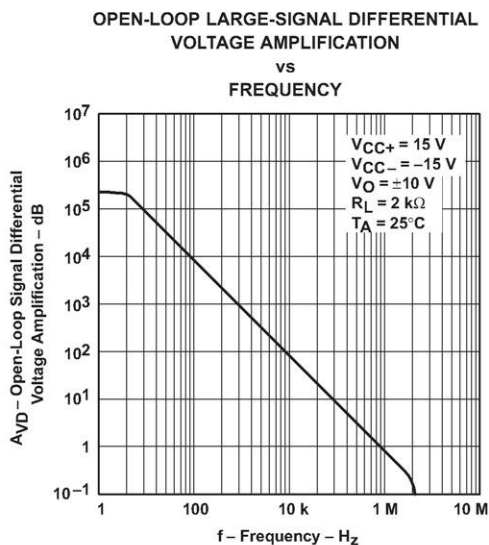
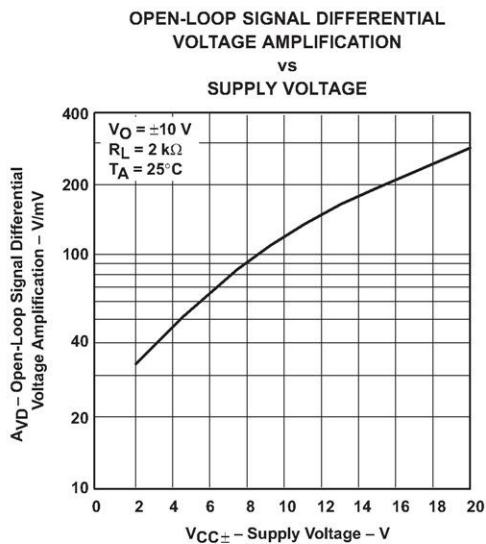
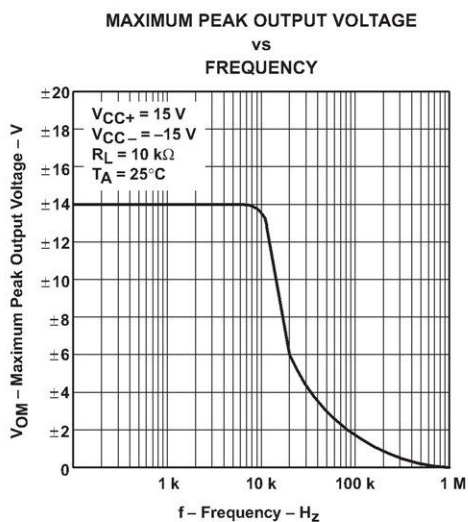


POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

$\mu$ A741,  $\mu$ A741Y  
GENERAL-PURPOSE OPERATIONAL AMPLIFIERS

SLOS094A – NOVEMBER 1970 – REVISED JANUARY 1992

TYPICAL CHARACTERISTICS



POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

9

شکل پ ۳-۷ نمودار بعضی از مشخصات دینامیکی ۷۴۱

**μA741, μA741Y**  
**GENERAL-PURPOSE OPERATIONAL AMPLIFIERS**

SLOS094A – NOVEMBER 1970 – REVISED JANUARY 1992

**TYPICAL CHARACTERISTICS**

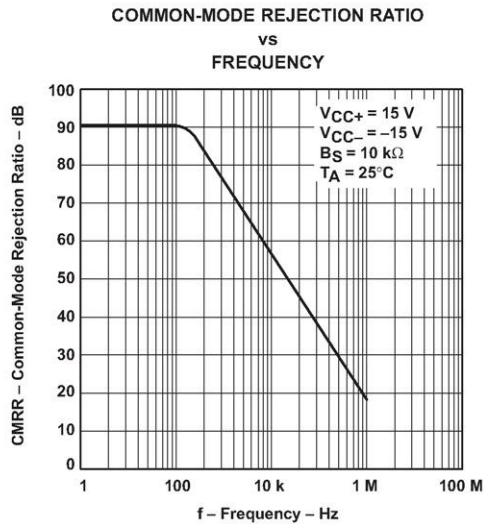


Figure 9

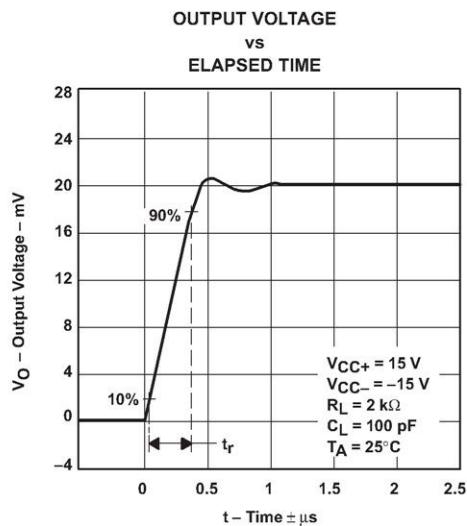


Figure 10

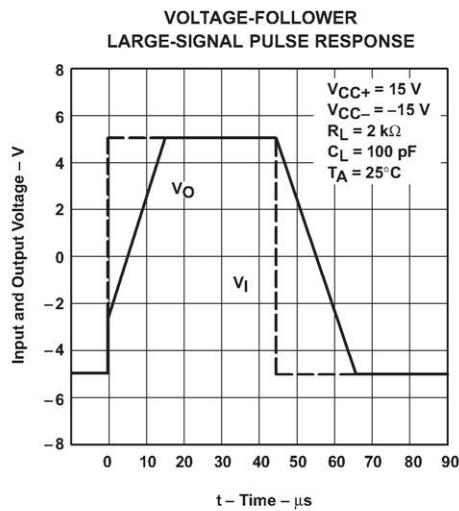


Figure 11

**تذکر:** عناصر اصلی مدار های الکتریکی را معمولاً با تعداد کمی پارامتر تعیین می کنند. به همین دلیل المان را با این پارامترها می شناسند. مهمترین پارامتر هم ظرفیت نامی عنصر است. برای مثال یک مقاومت در خیلی از مواقع با ذکر مقدار  $R = 1k\Omega$  مشخص می شود. در تعداد کمی از موارد ممکن است به ذکر پارامترهای دیگر نظیر تolerانس ( $R = 1k\Omega \pm 5\%$ )، یا توان قابل تحمل ( $R = 1k\Omega \pm 5\% / 2W$ ) یا حتی به ندرت ضریب حرارتی ( $R = 1k\Omega \pm 5\% / 2W / \pm 50 ppm / ^\circ C$ ) نیاز باشد. در صورتی که تعداد پارامترهایی که برای شناساندن عناصر نیمه هادی (دیودها، ترانزیستورها، آی سی ها، ...) لازم است زیاد می باشد، علاوه بر آن این مقادیر عمدتاً غیر خطی هم هستند؛ لذا برای شناساندن آنها معمولاً از شماره (حروف و اعداد) استفاده می شود. برای مثال  $\mu A741C$ .

در اکثر مواقع شماره آی سی ها از سه قسمت تشکیل می شود؛ پیشوند<sup>۱</sup>، شماره اصلی و پسوند<sup>۲</sup>. پیشوند معمولاً اطلاعاتی در مورد شرکت سازنده دارد. برای مثال  $\mu A$  متعلق به شرکت فیچایلد<sup>۳</sup> است. اگر شرکت های دیگر این آی سی را اقتباس کنند، از همان پیشوند استفاده می کنند. برای مثال برگه های اطلاعاتی فوق، مال شرکت تکزاس اینسترومنتز<sup>۴</sup> است ولی پیشوند فیچایلد را دارد. در صورتی که شرکت تکزاس اینسترومنتز خود آی سی را طراحی کرده باشد (اولین سازنده) از پیشوند  $TL$  استفاده می کند (مثلاً  $TL072BCP$ ). یا مثلاً پیشوند شرکت ناشنال سمی کاندکتور<sup>۵</sup>  $LM$  است. بنابراین ۷۴۱ این شرکت به صورت  $LM741C$  مشخص می شود. همچنین شرکت موتورولا<sup>۶</sup> معمولاً از پیشوند  $MM1$  استفاده می کند. مثلاً ۷۴۱ این شرکت به صورت  $MM1741C$  مشخص می شود و غیره. مشخصات کلی این آی سی ها با هم مشابه هستند. ولی در جزئیات ممکن است تفاوت هایی نیز با یک دیگر داشته باشند. پیشوند علاوه بر این که شرکت سازنده را مشخص می کند، یک سری اطلاعات اولیه را نیز بیان می دارد. برای مثال

---

Prefix<sup>1</sup>  
 Suffix<sup>2</sup>  
 Fairchild<sup>3</sup>  
 Texas Instruments<sup>4</sup>  
 National Semiconductor<sup>5</sup>  
 Motorola<sup>6</sup>

شرکت ناشنال سمی کاندکتور  $LM^1$  را برای آی سی های آنالوگ (خطی) و یک پارچه،  $LH^2$  را برای آی سی های خطی و مختلط،  $DM^3$  را برای آی سی های دیجیتال و یک پارچه، ... استفاده می کند. همچنین شرکت تکزاس اینسترومنتز از  $TL^4$  برای آی سی های آنالوگ استفاده می کند و غیره. شماره اصلی مشخصات الکتریکی را مشخص می کند. برای مثال  $709$  یک تقویت کننده عملیاتی،  $710$  یک مقایسه گر آنالوگ<sup>5</sup> و  $310$  یک پیرو ولتاژ<sup>6</sup> است. بنابراین از روی شماره اطلاعاتی حاصل نمی شود و حتماً باید به برگه های اطلاعاتی مربوطه مراجعه کرد. شماره اصلی هم حتماً با پیشوند باید در نظر گرفته شود. برای مثال  $ICL8048$  یک تقویت کننده لگاریتمی (آنالوک)  $14$  پایه است، در صورتی که  $I8048$  یک میکروکنترلر (دیجیتال)  $40$  پایه است و با وجود این که شماره اصلی آنها با هم یکسان است، ولی هیچ وجه مشترکی باهم ندارند!

پسوندها معمولاً اطلاعاتی در مورد محفظه آی سی و مشخصه حرارتی آنها می دهند. برای مثال  $LM741CP$  یک تقویت کننده است که در یک محفظه  $8$  پایه جا سازی شده و در محدوده حرارتی  $T_a = 0 \dots 70^\circ C$  قابل استفاده است.  $C^7$  مبین تجارتي و  $P$  مشخص کننده محفظه است. در صورتی که  $LM741IP$  دارای محفظه  $8$  پایه بوده، در محدوده حرارتی  $T_a = -40 \dots +85^\circ C$  قابل استفاده است. همچنین  $LM741MJG$  دارای محفظه  $8$  پایه بوده، در محدوده حرارتی  $T_a = -50 \dots +125^\circ C$  قابل استفاده است.  $I^8$  مبین این است که این آی سی ها در محیط های صنعتی و  $M^9$  مبین این است که این آی سی ها در محیط های نظامی قابل استفاده هستند.

---

LM: Linear Monolithic<sup>1</sup>  
 LH: Linear Hybrid<sup>2</sup>  
 DM: Digital Monolithic<sup>3</sup>  
 TL: Texas Linear<sup>4</sup>  
 Analog Comparator<sup>5</sup>  
 Voltage Follower<sup>6</sup>  
 C: Commercial<sup>7</sup>  
 I: Industrial<sup>8</sup>  
 M: Military<sup>9</sup>


پ ۲-۳ برگه اطلاعات آپ امپ LM741 [۱]

همان طور که ذکر شده، آی سی های یک شماره، اگر توسط دو شرکت مختلف طراحی شده باشند،

یعنی پیشوند آنها متفاوت باشد، می تواند مشخصات متفاوتی داشته باشند. برای مثال ۷۴۱ شرکت

فیرچایلد، به عبارت دیگر تکزاس اینسترومنتز را در پیوست پ ۱-۳ ملاحظه کردیم. حال می خواهیم

۷۴۱ شرکت ناشنال سمی کاندکتور را بررسی کنیم [۳].


August 2000

## LM741 Operational Amplifier

### General Description

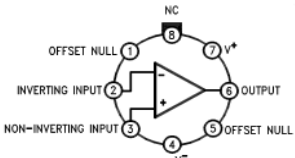
The LM741 series are general purpose operational amplifiers which feature improved performance over industry standards like the LM709. They are direct, plug-in replacements for the 709C, LM201, MC1439 and 748 in most applications. The amplifiers offer many features which make their application nearly foolproof: overload protection on the input and

output, no latch-up when the common mode range is exceeded, as well as freedom from oscillations. The LM741C is identical to the LM741/LM741A except that the LM741C has their performance guaranteed over a 0°C to +70°C temperature range, instead of -55°C to +125°C.

### Features

#### Connection Diagrams

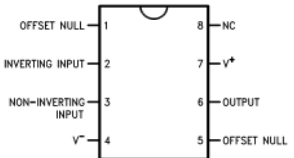
**Metal Can Package**



00994102

**Note 1:** LM741H is available per JM38510/10101  
**Order Number** LM741H, LM741H/883 (Note 1),  
 LM741AH/883 or LM741CH  
 See NS Package Number H08C

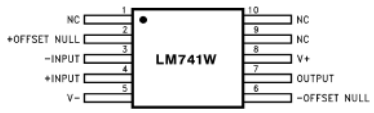
**Dual-In-Line or S.O. Package**



00994103

**Order Number** LM741J, LM741J/883, LM741CN  
 See NS Package Number J08A, M08A or N08E

**Ceramic Flatpak**

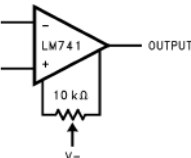


00994106

**Order Number** LM741W/883  
 See NS Package Number W10A

#### Typical Application

**Offset Nulling Circuit**



00994107

LM741 Operational Amplifier

**Absolute Maximum Ratings** (Note 2)

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/ Distributors for availability and specifications.

(Note 7)

	LM741A	LM741	LM741C
Supply Voltage	±22V	±22V	±18V
Power Dissipation (Note 3)	500 mW	500 mW	500 mW
Differential Input Voltage	±30V	±30V	±30V
Input Voltage (Note 4)	±15V	±15V	±15V
Output Short Circuit Duration	Continuous	Continuous	Continuous
Operating Temperature Range	-55°C to +125°C	-55°C to +125°C	0°C to +70°C
Storage Temperature Range	-65°C to +150°C	-65°C to +150°C	-65°C to +150°C
Junction Temperature	150°C	150°C	100°C
Soldering Information			
N-Package (10 seconds)	260°C	260°C	260°C
J- or H-Package (10 seconds)	300°C	300°C	300°C
M-Package			
Vapor Phase (60 seconds)	215°C	215°C	215°C
Infrared (15 seconds)	215°C	215°C	215°C
See AN-450 "Surface Mounting Methods and Their Effect on Product Reliability" for other methods of soldering surface mount devices.			
ESD Tolerance (Note 8)	400V	400V	400V

**Electrical Characteristics** (Note 5)

Parameter	Conditions	LM741A			LM741			LM741C			Units
		Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	
Input Offset Voltage	$T_A = 25^\circ\text{C}$ $R_S \leq 10\text{ k}\Omega$ $R_S \leq 50\Omega$		0.8	3.0		1.0	5.0		2.0	6.0	mV
	$T_{AMIN} \leq T_A \leq T_{AMAX}$ $R_S \leq 50\Omega$ $R_S \leq 10\text{ k}\Omega$			4.0			6.0			7.5	mV
				15							$\mu\text{V}/^\circ\text{C}$
Average Input Offset Voltage Drift				15							$\mu\text{V}/^\circ\text{C}$
Input Offset Voltage Adjustment Range	$T_A = 25^\circ\text{C}$ , $V_S = \pm 20\text{V}$	±10				±15			±15		mV
Input Offset Current	$T_A = 25^\circ\text{C}$		3.0	30		20	200		20	200	nA
	$T_{AMIN} \leq T_A \leq T_{AMAX}$			70		85	500			300	nA
Average Input Offset Current Drift				0.5							$\text{nA}/^\circ\text{C}$
Input Bias Current	$T_A = 25^\circ\text{C}$		30	80		80	500		80	500	nA
	$T_{AMIN} \leq T_A \leq T_{AMAX}$			0.210			1.5			0.8	$\mu\text{A}$
Input Resistance	$T_A = 25^\circ\text{C}$ , $V_S = \pm 20\text{V}$	1.0	6.0		0.3	2.0		0.3	2.0		M $\Omega$
	$T_{AMIN} \leq T_A \leq T_{AMAX}$ , $V_S = \pm 20\text{V}$	0.5									M $\Omega$
Input Voltage Range	$T_A = 25^\circ\text{C}$							±12	±13		V
	$T_{AMIN} \leq T_A \leq T_{AMAX}$				±12	±13					V

Electrical Characteristics (Note 5) (Continued)												
Parameter	Conditions	LM741A			LM741			LM741C			Units	
		Min	Typ	Max	Min	Typ	Max	Min	Typ	Max		
Large Signal Voltage Gain	$T_A = 25^\circ\text{C}$ , $R_L \geq 2\text{ k}\Omega$ $V_S = \pm 20\text{V}$ , $V_O = \pm 15\text{V}$ $V_S = \pm 15\text{V}$ , $V_O = \pm 10\text{V}$	50			50	200		20	200		V/mV V/mV	
	$T_{AMIN} \leq T_A \leq T_{AMAX}$ , $R_L \geq 2\text{ k}\Omega$ , $V_S = \pm 20\text{V}$ , $V_O = \pm 15\text{V}$ $V_S = \pm 15\text{V}$ , $V_O = \pm 10\text{V}$	32			25			15			V/mV V/mV V/mV	
	$V_S = \pm 5\text{V}$ , $V_O = \pm 2\text{V}$	10									V/mV	
Output Voltage Swing	$V_S = \pm 20\text{V}$ $R_L \geq 10\text{ k}\Omega$ $R_L \geq 2\text{ k}\Omega$	$\pm 16$ $\pm 15$									V V	
	$V_S = \pm 15\text{V}$ $R_L \geq 10\text{ k}\Omega$ $R_L \geq 2\text{ k}\Omega$				$\pm 12$ $\pm 10$	$\pm 14$ $\pm 13$		$\pm 12$ $\pm 10$	$\pm 14$ $\pm 13$		V V	
Output Short Circuit Current	$T_A = 25^\circ\text{C}$	10	25	35		25			25		mA	
	$T_{AMIN} \leq T_A \leq T_{AMAX}$	10		40							mA	
Common-Mode Rejection Ratio	$T_{AMIN} \leq T_A \leq T_{AMAX}$ $R_S \leq 10\text{ k}\Omega$ , $V_{CM} = \pm 12\text{V}$				70	90		70	90		dB	
	$R_S \leq 50\Omega$ , $V_{CM} = \pm 12\text{V}$	80	95								dB	
Supply Voltage Rejection Ratio	$T_{AMIN} \leq T_A \leq T_{AMAX}$ , $V_S = \pm 20\text{V}$ to $V_S = \pm 5\text{V}$ $R_S \leq 50\Omega$ $R_S \leq 10\text{ k}\Omega$	86	96		77	96		77	96		dB dB	
Transient Response Rise Time Overshoot	$T_A = 25^\circ\text{C}$ , Unity Gain		0.25	0.8		0.3			0.3		$\mu\text{s}$	
			6.0	20		5			5		%	
Bandwidth (Note 6)	$T_A = 25^\circ\text{C}$	0.437	1.5								MHz	
Slew Rate	$T_A = 25^\circ\text{C}$ , Unity Gain	0.3	0.7			0.5			0.5		V/ $\mu\text{s}$	
Supply Current	$T_A = 25^\circ\text{C}$					1.7	2.8		1.7	2.8	mA	
Power Consumption	$T_A = 25^\circ\text{C}$ $V_S = \pm 20\text{V}$ $V_S = \pm 15\text{V}$		80	150			50	85		50	85	mW mW
	LM741A $V_S = \pm 20\text{V}$ $T_A = T_{AMIN}$ $T_A = T_{AMAX}$			165 135								mW mW
LM741	$V_S = \pm 15\text{V}$ $T_A = T_{AMIN}$ $T_A = T_{AMAX}$					60 45	100 75					mW mW

Note 2: "Absolute Maximum Ratings" indicate limits beyond which damage to the device may occur. Operating Ratings indicate conditions for which the device is functional, but do not guarantee specific performance limits.



## Electrical Characteristics (Note 5) (Continued)

Note 3: For operation at elevated temperatures, these devices must be derated based on thermal resistance, and  $T_J$  max. (listed under "Absolute Maximum Ratings").  $T_J = T_A + (\theta_{JA} P_D)$ .

Thermal Resistance	Cerdip (J)	DIP (N)	HO8 (H)	SO-8 (M)
$\theta_{JA}$ (Junction to Ambient)	100°C/W	100°C/W	170°C/W	195°C/W
$\theta_{JC}$ (Junction to Case)	N/A	N/A	25°C/W	N/A

Note 4: For supply voltages less than  $\pm 15V$ , the absolute maximum input voltage is equal to the supply voltage.

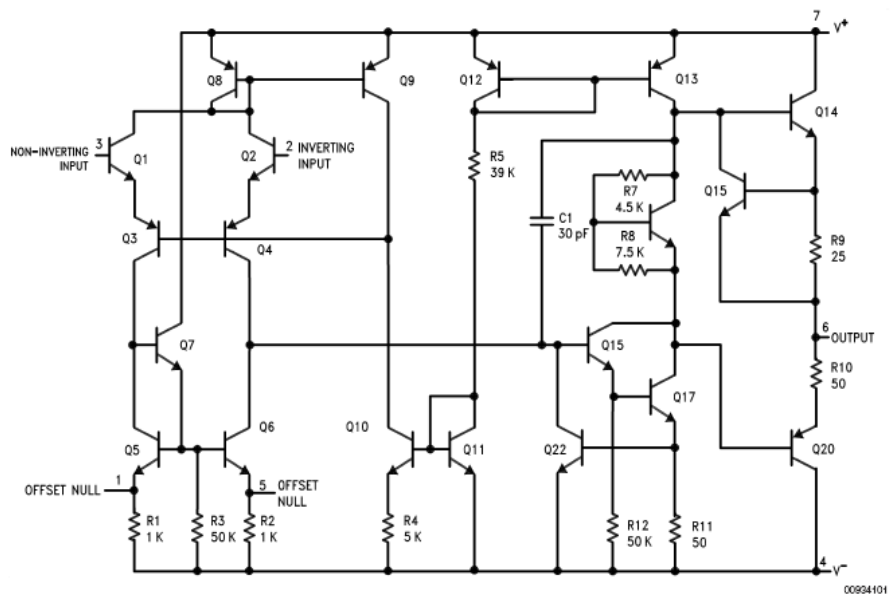
Note 5: Unless otherwise specified, these specifications apply for  $V_S = \pm 15V$ ,  $-55^\circ C \leq T_A \leq +125^\circ C$  (LM741/LM741A). For the LM741C/LM741E, these specifications are limited to  $0^\circ C \leq T_A \leq +70^\circ C$ .

Note 6: Calculated value from:  $BW$  (MHz) =  $0.35/\text{Rise Time}(\mu s)$ .

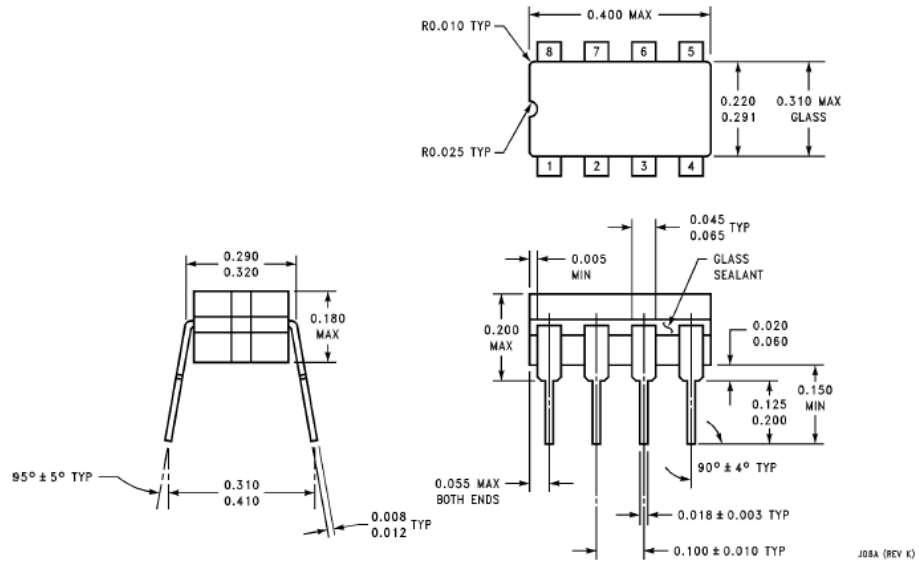
Note 7: For military specifications see RETS741X for LM741 and RETS741AX for LM741A.

Note 8: Human body model, 1.5 k $\Omega$  in series with 100 pF.

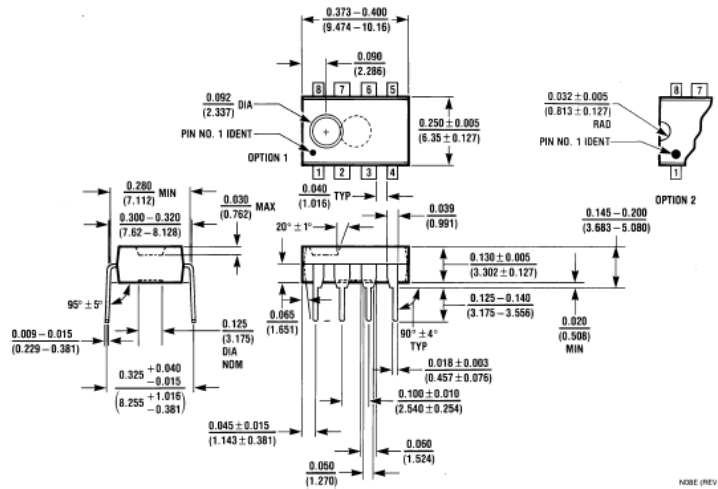
## Schematic Diagram



**Physical Dimensions** inches (millimeters) unless otherwise noted (Continued)



**Ceramic Dual-In-Line Package (J)**  
 Order Number LM741J/883  
 NS Package Number J08A



**Dual-In-Line Package (N)**  
 Order Number LM741CN  
 NS Package Number N08E



## LM158,A-LM258,A LM358,A

### LOW POWER DUAL OPERATIONAL AMPLIFIERS

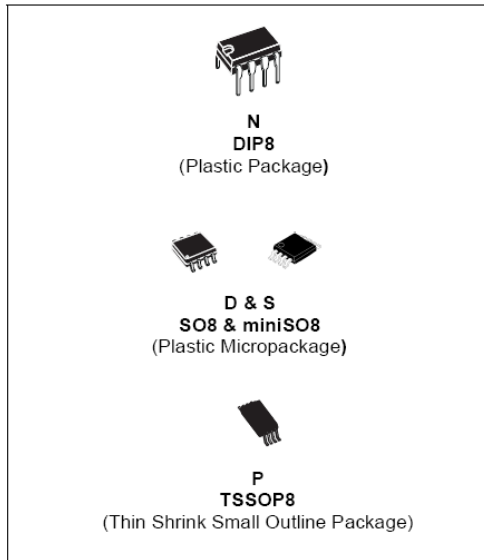
- INTERNALLY FREQUENCY COMPENSATED
- LARGE DC VOLTAGE GAIN: 100dB
- WIDE BANDWIDTH (unity gain): 1.1MHz (temperature compensated)
- VERY LOW SUPPLY CURRENT/OP (500µA) ESSENTIALLY INDEPENDENT OF SUPPLY VOLTAGE
- LOW INPUT BIAS CURRENT: 20nA (temperature compensated)
- LOW INPUT OFFSET VOLTAGE: 2mV
- LOW INPUT OFFSET CURRENT: 2nA
- INPUT COMMON-MODE VOLTAGE RANGE INCLUDES GROUND
- DIFFERENTIAL INPUT VOLTAGE RANGE EQUAL TO THE POWER SUPPLY VOLTAGE
- LARGE OUTPUT VOLTAGE SWING 0V TO (V<sub>cc</sub> - 1.5V)

#### DESCRIPTION

These circuits consist of two independent, high gain, internally frequency compensated which were designed specifically to operate from a single power supply over a wide range of voltages. The low power supply drain is independent of the magnitude of the power supply voltage.

Application areas include transducer amplifiers, dc gain blocks and all the conventional op-amp circuits which now can be more easily implemented in single power supply systems. For example, these circuits can be directly supplied with the standard +5V which is used in logic systems and will easily provide the required interface electronics without requiring any additional power supply.

In the linear mode the input common-mode voltage range includes ground and the output voltage can also swing to ground, even though operated from only a single power supply voltage.



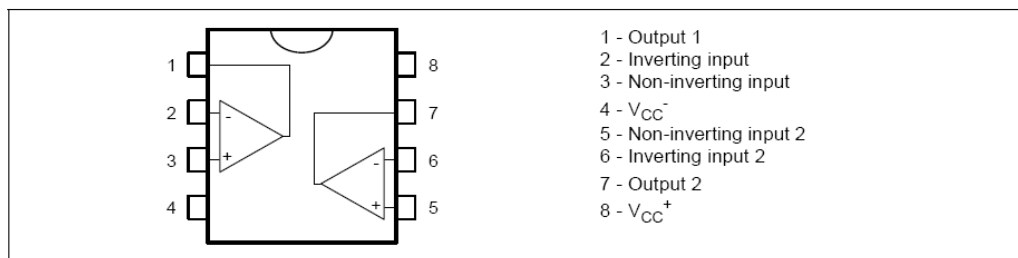
#### ORDER CODE

Part Number	Temperature Range	Package			
		N	S	D	P
LM158,A	-55°C, +125°C	•		•	•
LM258,A	-40°C, +105°C	•		•	•
LM358,A	0°C, +70°C	•	•	•	•

Example : LM258N

N = Dual in Line Package (DIP)  
 D = Small Outline Package (SO) - also available in Tape & Reel (DT)  
 S = Small Outline Package (miniSO) only available in Tape & Reel (DT)  
 P = Thin Shrink Small Outline Package (TSSOP) - only available in Tape & Reel (PT)

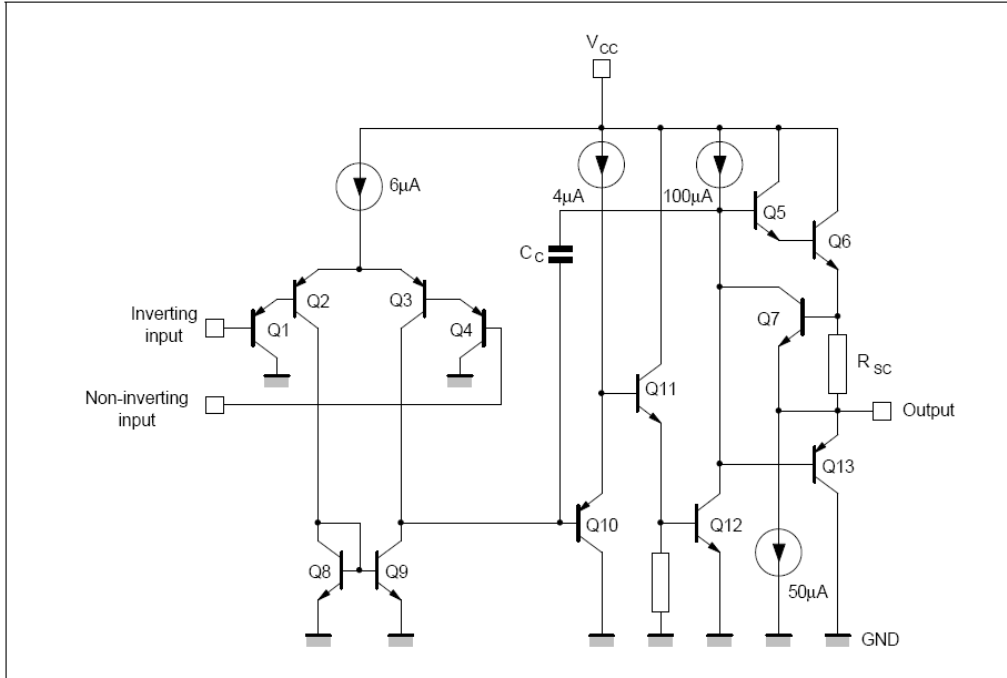
#### PIN CONNECTIONS (top view)



- 1 - Output 1
- 2 - Inverting input
- 3 - Non-inverting input
- 4 - V<sub>CC</sub><sup>-</sup>
- 5 - Non-inverting input 2
- 6 - Inverting input 2
- 7 - Output 2
- 8 - V<sub>CC</sub><sup>+</sup>

## LM158,A-LM258,A-LM358,A

### SCHEMATIC DIAGRAM (1/2 LM158)



### ABSOLUTE MAXIMUM RATINGS

Symbol	Parameter	LM158,A	LM258,A	LM358,A	Unit
$V_{CC}$	Supply voltage	+32			V
$V_i$	Input Voltage	-0.3 to +32			V
$V_{id}$	Differential Input Voltage	+32			V
$P_{tot}$	Power Dissipation <sup>1)</sup>	500			mW
	Output Short-circuit Duration <sup>2)</sup>	Infinite			
$I_{in}$	Input Current <sup>3)</sup>	50			mA
$T_{oper}$	Operating Free-air Temperature Range	-55 to +125	-40 to +105	0 to +70	°C
$T_{stg}$	Storage Temperature Range	-65 to +150			°C

1. Power dissipation must be considered to ensure maximum junction temperature ( $T_j$ ) is not exceeded.
2. Short-circuits from the output to  $V_{CC}$  can cause excessive heating if  $V_{CC} > 15V$ . The maximum output current is approximately 40mA independent of the magnitude of  $V_{CC}$ . Destructive dissipation can result from simultaneous short-circuit on all amplifiers.
3. This input current only exists when the voltage at any of the input leads is driven negative. It is due to the collector-base junction of the input PNP transistor becoming forward biased and thereby acting as input diodes clamps. In addition to this diode action, there is also NPN parasitic action on the IC chip. This transistor action can cause the output voltages of the Op-amps to go to the  $V_{CC}$  voltage level (or to ground for a large overdrive) for the time duration that an input is driven negative. This is not destructive and normal output will set up again for input voltage higher than -0.3V.

**ELECTRICAL CHARACTERISTICS**

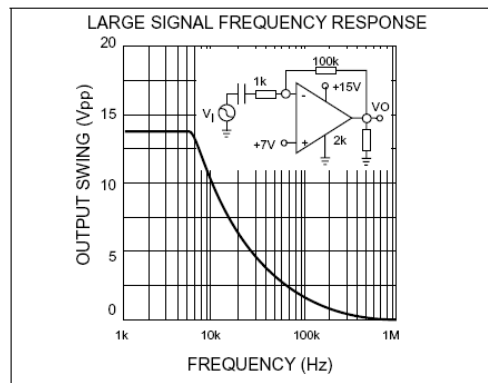
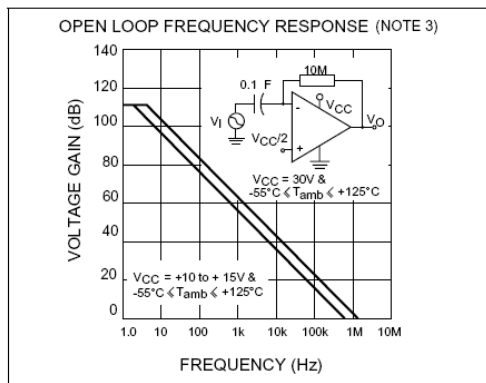
$V_{CC}^+ = +5V$ ,  $V_{CC}^- = \text{Ground}$ ,  $V_O = 1.4V$ ,  $T_{amb} = +25^\circ C$  (unless otherwise specified)

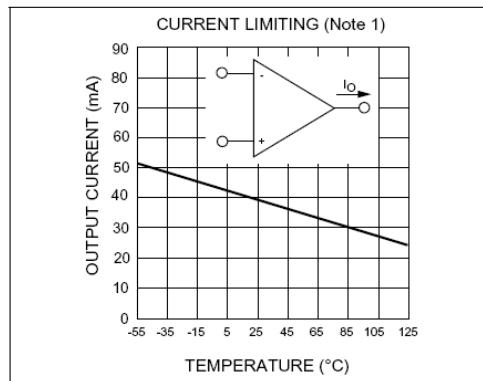
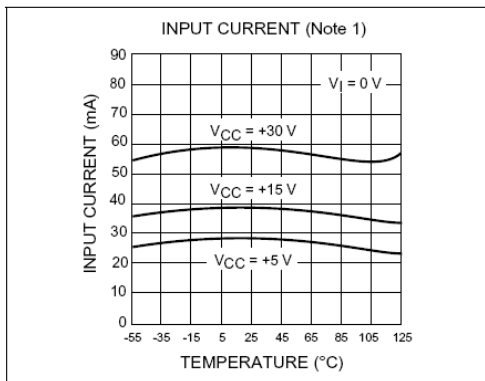
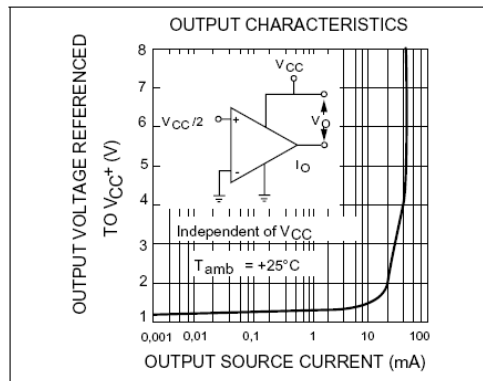
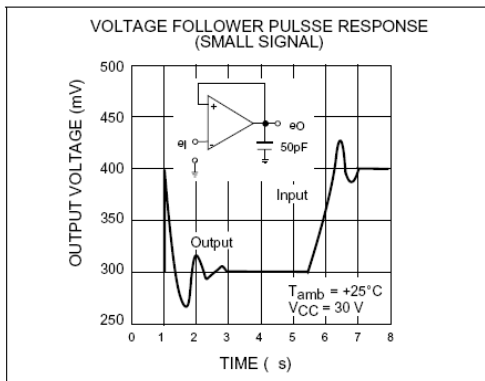
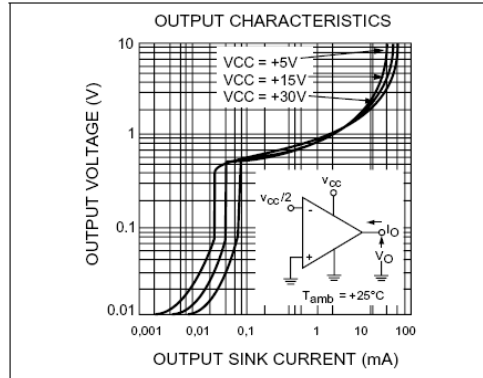
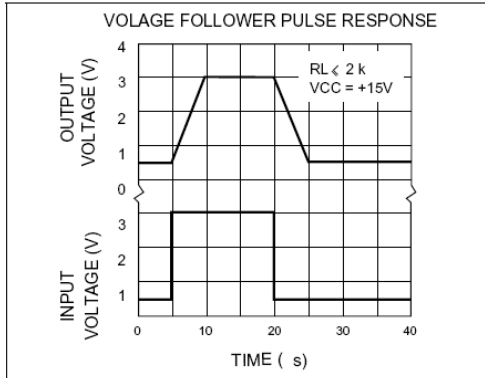
Symbol	Parameter	LM158A-LM258A LM358A			LM158-LM258 LM358			Unit
		Min.	Typ.	Max.	Min.	Typ.	Max.	
$V_{io}$	Input Offset Voltage - note 1) $T_{amb} = +25^\circ C$ LM158, LM258 LM158A		1	3		2	7 5	mV
	$T_{min} \leq T_{amb} \leq T_{max}$ LM158, LM258			2 4			9 7	
$I_{io}$	Input Offset Current $T_{amb} = +25^\circ C$ $T_{min} \leq T_{amb} \leq T_{max}$		2	10 30		2	30 40	nA
$I_{ib}$	Input Bias Current - note 2) $T_{amb} = +25^\circ C$ $T_{min} \leq T_{amb} \leq T_{max}$		20	50 100		20	150 200	nA
$A_{vd}$	Large Signal Voltage Gain $V_{CC} = +15V$ , $R_L = 2k\Omega$ , $V_O = 1.4V$ to $11.4V$ $T_{amb} = +25^\circ C$ $T_{min} \leq T_{amb} \leq T_{max}$	50 25	100		50 25	100		V/mV
SVR	Supply Voltage Rejection Ratio ( $R_S \leq 10k\Omega$ ) $V_{CC}^+ = 5V$ to $30V$ $T_{amb} = +25^\circ C$ $T_{min} \leq T_{amb} \leq T_{max}$	65 65	100		65 65	100		dB
$I_{CC}$	Supply Current, all Amp, no load $T_{min} \leq T_{amb} \leq T_{max}$ $V_{CC} = +5V$ $T_{min} \leq T_{amb} \leq T_{max}$ $V_{CC} = +30V$		0.7	1.2 1		0.7	1.2 2	mA
$V_{icm}$	Input Common Mode Voltage Range $V_{CC} = +30V$ - note 3) $T_{amb} = +25^\circ C$ $T_{min} \leq T_{amb} \leq T_{max}$	0 0		$V_{CC}^+ - 1.5$ $V_{CC}^+ - 2$	0 0		$V_{CC}^+ - 1.5$ $V_{CC}^+ - 2$	V
CMR	Common Mode Rejection Ratio ( $R_S \leq 10k\Omega$ ) $T_{amb} = +25^\circ C$ $T_{min} \leq T_{amb} \leq T_{max}$	70 60	85		70 60	85		dB
$I_{source}$	Output Current Source $V_{CC} = +15V$ , $V_O = +2V$ , $V_{id} = +1V$	20	40	60	20	40	60	mA
$I_{sink}$	Output Sink Current ( $V_{id} = -1V$ ) $V_{CC} = +15V$ , $V_O = +2V$ $V_{CC} = +15V$ , $V_O = +0.2V$	10 12	20 50		10 12	20 50		mA $\mu A$
$V_{OPP}$	Output Voltage Swing ( $R_L = 2k\Omega$ ) $T_{amb} = +25^\circ C$ $T_{min} \leq T_{amb} \leq T_{max}$	0 0		$V_{CC}^+ - 1.5$ $V_{CC}^+ - 2$	0 0		$V_{CC}^+ - 1.5$ $V_{CC}^+ - 2$	

**LM158,A-LM258,A-LM358,A**

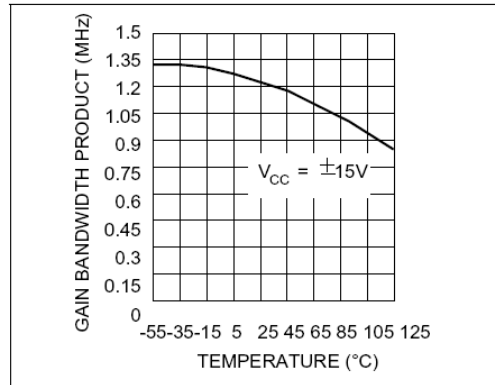
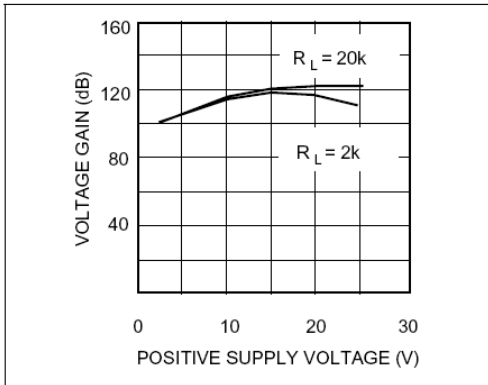
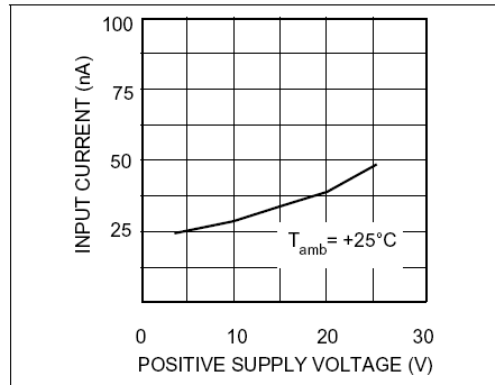
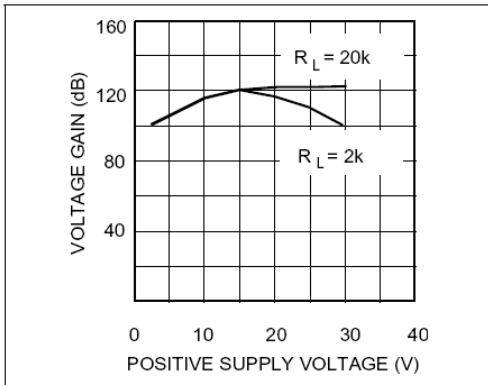
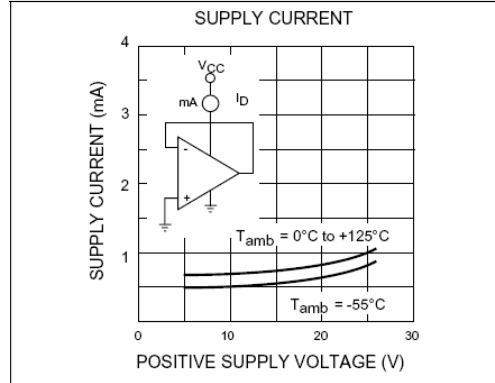
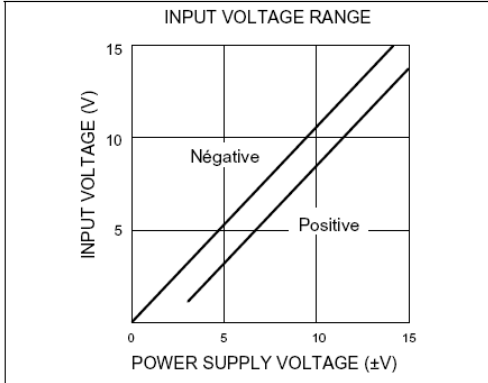
Symbol	Parameter	LM158A-LM258A LM358A			LM158-LM258 LM358			Unit
		Min.	Typ.	Max.	Min.	Typ.	Max.	
$V_{OH}$	High Level Output Voltage ( $V_{CC}^+ = 30V$ ) $T_{amb} = +25^\circ C$ $T_{min} \leq T_{amb} \leq T_{max}$ $T_{amb} = +25^\circ C$ $T_{min} \leq T_{amb} \leq T_{max}$ $R_L = 2k\Omega$ $R_L = 10k\Omega$	26 26 27 27	27 28		26 26 27 27	27 28		V
$V_{OL}$	Low Level Output Voltage ( $R_L = 10k\Omega$ ) $T_{amb} = +25^\circ C$ $T_{min} \leq T_{amb} \leq T_{max}$		5	20 20		5 20 20		mV
SR	Slew Rate $V_{CC} = 15V$ , $V_I = 0.5$ to $3V$ , $R_L = 2k\Omega$ , $C_L = 100pF$ , unity Gain	0.3	0.6		0.3	0.6		V/ $\mu s$
GBP	Gain Bandwidth Product $V_{CC} = 30V$ , $f = 100kHz$ , $V_{in} = 10mV$ , $R_L = 2k\Omega$ , $C_L = 100pF$	0.7	1.1		0.7	1.1		MHz
THD	Total Harmonic Distortion $f = 1kHz$ , $A_V = 20dB$ , $R_L = 2k\Omega$ , $V_O = 2V_{pp}$ , $C_L = 100pF$ , $V_O = 2V_{pp}$		0.02			0.02		%
$e_n$	Equivalent Input Noise Voltage $f = 1kHz$ , $R_S = 100\Omega$ , $V_{CC} = 30V$		55			55		$\frac{nV}{\sqrt{Hz}}$
$DV_{IO}$	Input Offset Voltage Drift		7	15		7	30	$\mu V/^\circ C$
$DI_{IO}$	Input Offset Current Drift		10	200		10	300	$pA/^\circ C$
$V_{O1}/V_{O2}$	Channel Separation - note 4) $1kHz \leq f \leq 20kHz$		120			120		dB

- $V_o = 1.4V$ ,  $R_s = 0\Omega$ ,  $5V < V_{CC}^+ < 30V$ ,  $0 < V_{ie} < V_{CC}^+ - 1.5V$
- The direction of the input current is out of the IC. This current is essentially constant, independent of the state of the output so no loading change exists on the input lines.
- The input common-mode voltage of either input signal voltage should not be allowed to go negative by more than 0.3V. The upper end of the common-mode voltage range is  $V_{CC}^+ - 1.5V$ , but either or both inputs can go to +32V without damage.
- Due to the proximity of external components insure that coupling is not originating via stray capacitance between these external parts. This typically can be detected as this type of capacitance increases at higher frequencies.

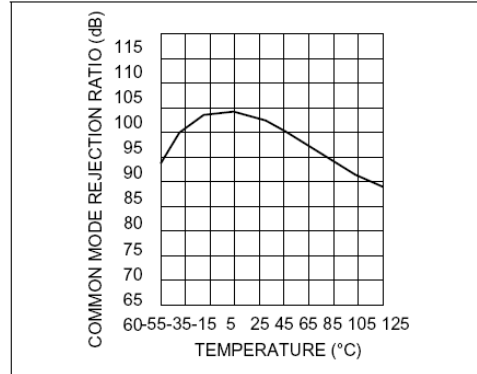
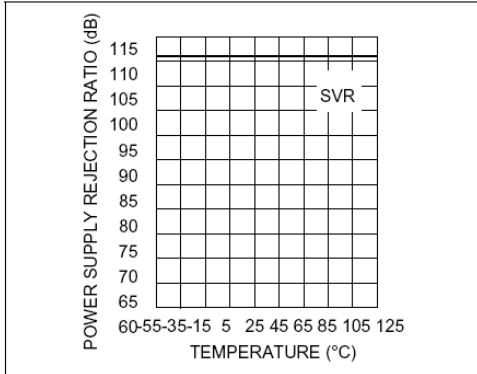




LM158,A-LM258,A-LM358,A

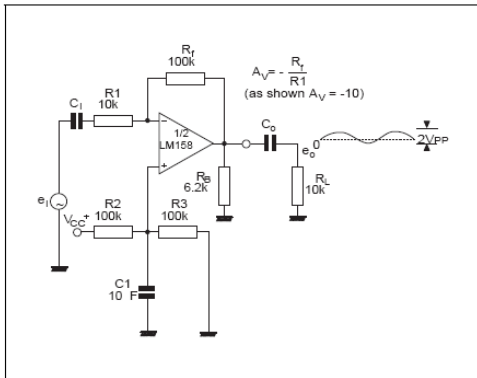




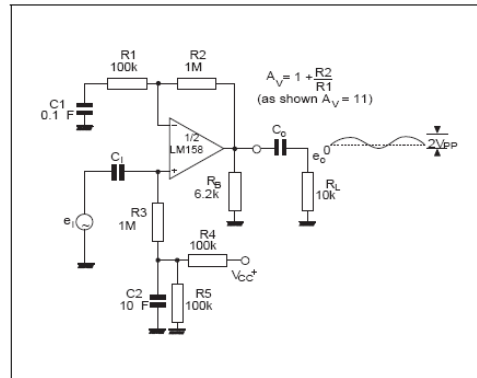


TYPICAL APPLICATIONS (single supply voltage)  $V_{CC} = +5V_{DC}$

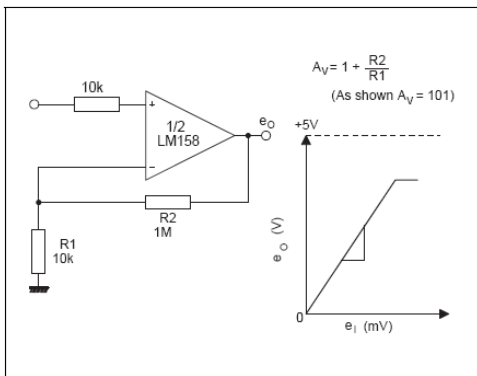
AC COUPLED INVERTING AMPLIFIER



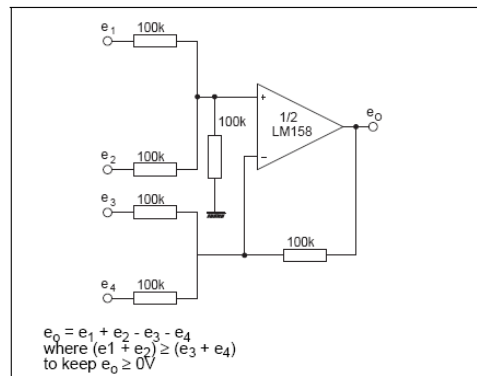
AC COUPLED NON-INVERTING AMPLIFIER



NON-INVERTING DC AMPLIFIER

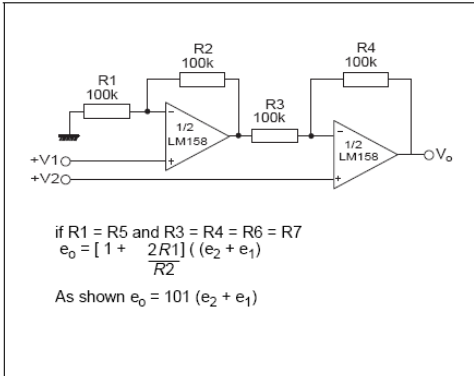


DC SUMMING AMPLIFIER

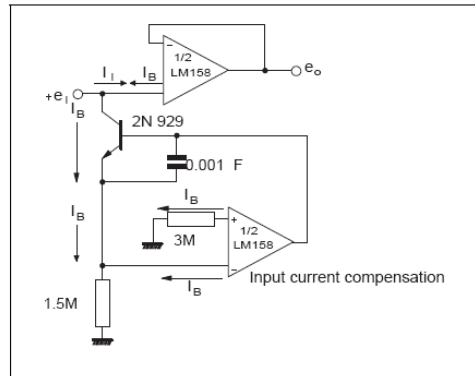


## LM158,A-LM258,A-LM358,A

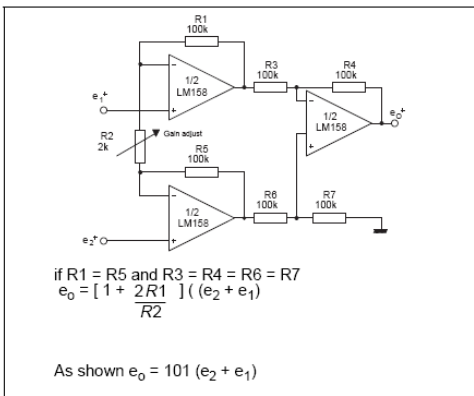
### HIGH INPUT Z, DC DIFFERENTIAL AMPLIFIER



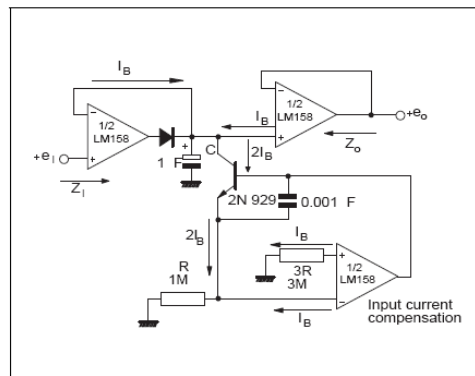
### USING SYMMETRICAL AMPLIFIERS TO REDUCE INPUT CURRENT



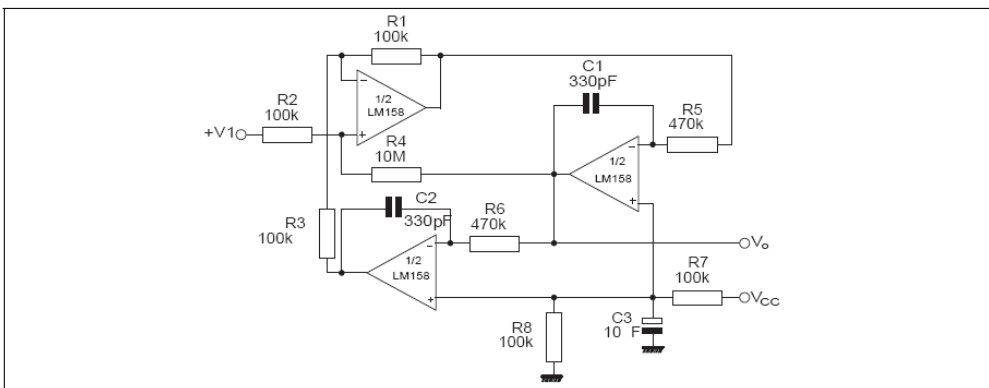
### HIGH INPUT Z ADJUSTABLE GAIN DC INSTRUMENTATION AMPLIFIER



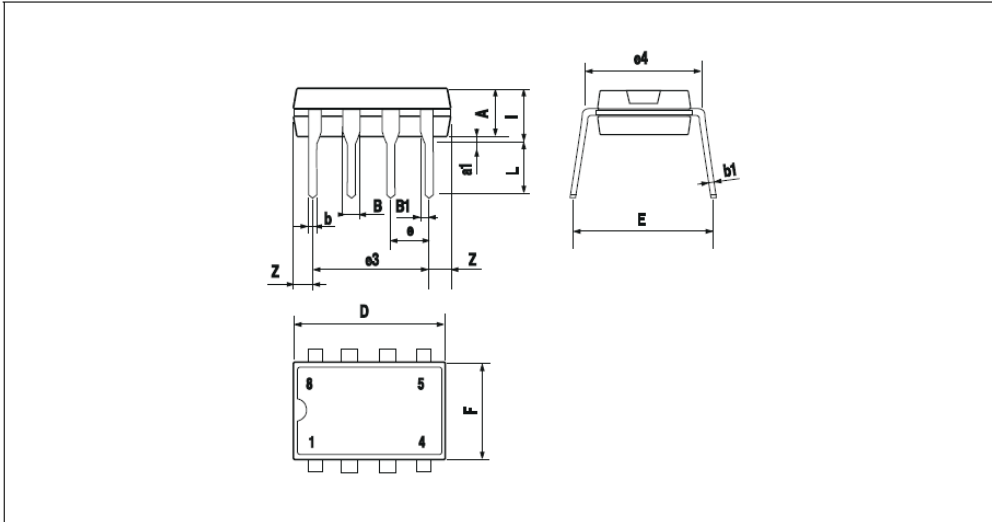
### LOW DRIFT PEAK DETECTOR



### ACTIVE BAND-PASS FILTER



**PACKAGE MECHANICAL DATA**  
8 PINS - PLASTIC DIP



Dim.	Millimeters			Inches		
	Min.	Typ.	Max.	Min.	Typ.	Max.
A		3.32			0.131	
a1	0.51			0.020		
B	1.15		1.65	0.045		0.065
b	0.356		0.55	0.014		0.022
b1	0.204		0.304	0.008		0.012
D			10.92			0.430
E	7.95		9.75	0.313		0.384
e		2.54			0.100	
e3		7.62			0.300	
e4		7.62			0.300	
F			6.6			0.260
i			5.08			0.200
L	3.18		3.81	0.125		0.150
Z			1.52			0.060

**TL071, TL071A, TL071B, TL072  
TL072A, TL072B, TL074, TL074A, TL074B  
LOW-NOISE JFET-INPUT OPERATIONAL AMPLIFIERS**  
SLOS080C – SEPTEMBER 1978 – REVISED AUGUST 1994

**15 DEVICES COVER COMMERCIAL, INDUSTRIAL,  
AND MILITARY TEMPERATURE RANGES**

- Low Power Consumption
- Wide Common-Mode and Differential Voltage Ranges
- Low Input Bias and Offset Currents
- Output Short-Circuit Protection
- Low Total Harmonic Distortion  
0.003% Typ
- Low Noise  
 $V_n = 18 \text{ nV}/\sqrt{\text{Hz}}$  Typ at  $f = 1 \text{ kHz}$
- High Input Impedance . . . JFET Input Stage
- Internal Frequency Compensation
- Latch-Up-Free Operation
- High Slew Rate . . .  $13 \text{ V}/\mu\text{s}$  Typ
- Common-Mode Input Voltage Range  
Includes  $V_{CC+}$

**description**

The JFET-input operational amplifiers in the TL07\_ series are designed as low-noise versions of the TL08\_ series amplifiers with low input bias and offset currents and fast slew rate. The low harmonic distortion and low noise make the TL07\_ series ideally suited for high-fidelity and audio preamplifier applications. Each amplifier features JFET inputs (for high input impedance) coupled with bipolar output stages integrated on a single monolithic chip.

The C-suffix devices are characterized for operation from 0°C to 70°C. The I-suffix devices are characterized for operation from -40°C to 85°C. The M-suffix devices are characterized for operation over the full military temperature range of -55°C to 125°C.

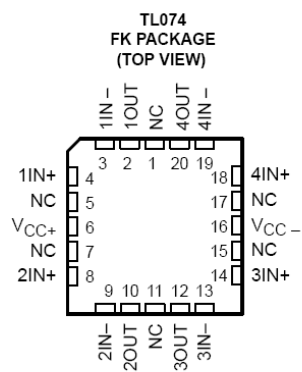
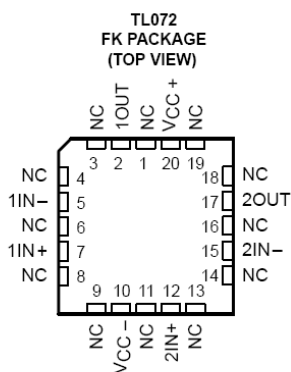
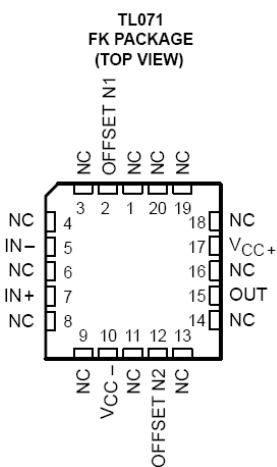
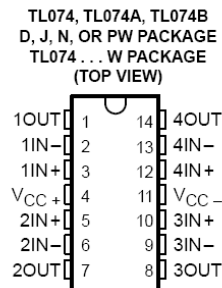
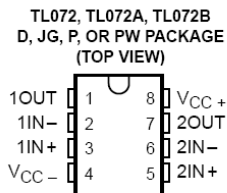
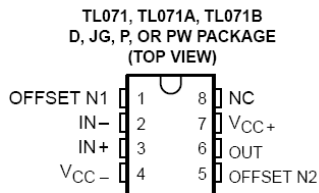
**AVAILABLE OPTIONS**

T <sub>A</sub>	V <sub>IO</sub> max AT 25°C	PACKAGE							
		SMALL OUTLINE (D) <sup>†</sup>	CHIP CARRIER (FK)	CERAMIC DIP (J)	CERAMIC DIP (JG)	PLASTIC DIP (N)	PLASTIC DIP (P)	TSSOP PACKAGE (PW)	FLAT PACKAGE (W)
0°C to 70°C	10 mV 6 mV 3 mV	TL071CD TL071ACD TL071BCD	—	—	—	—	TL071CP TL071ACP TL071BCP	TL071CPWLE — —	—
	10 mV 6 mV 3 mV	TL072CD TL072ACD TL072BCD	—	—	—	—	TL072CP TL072ACP TL072BCP	TL072CPWLE — —	—
	10 mV 6 mV 3 mV	TL074CD TL074ACD TL074BCD	—	—	—	TL074CN TL074ACN TL074BCN	—	TL074CPWLE — —	—
-40°C to 85°C	6 mV	TL071ID TL072ID TL074ID	—	—	—	— — TL074IN	TL071IP TL072P —	—	—
-55°C to 125°C	6 mV 6 mV 9 mV	—	TL071MFK TL072MFK TL074MFK	— — TL074MJ	TL071MJG TL072MJG —	—	—	—	— — TL074MW

<sup>†</sup> The D package is available taped and reeled. Add the suffix R to the device type (e.g., TL071CDR). The PW package is only available left-ended taped and reeled (e.g., TL072CPWLE).

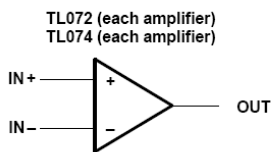
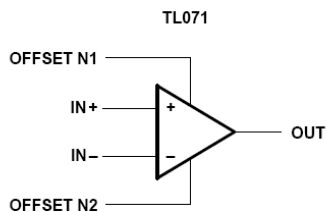
**TL071, TL071A, TL071B, TL072**  
**TL072A, TL072B, TL074, TL074A, TL074B**  
**LOW-NOISE JFET-INPUT OPERATIONAL AMPLIFIERS**

SLOS080C – SEPTEMBER 1978 – REVISED AUGUST 1994



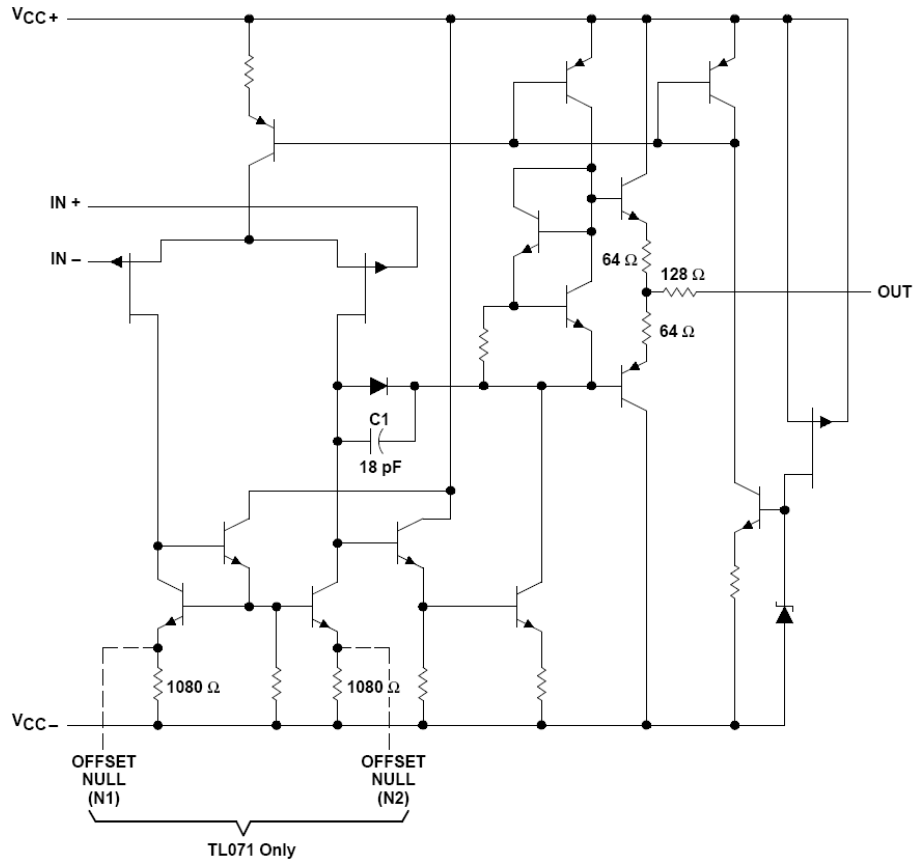
NC – No internal connection

**symbols**



**TL071, TL071A, TL071B, TL072**  
**TL072A, TL072B, TL074, TL074A, TL074B**  
**LOW-NOISE JFET-INPUT OPERATIONAL AMPLIFIERS**  
SLOS080C – SEPTEMBER 1978 – REVISED AUGUST 1994

schematic (each amplifier)



All component values shown are nominal.

COMPONENT COUNT†			
COMPONENT TYPE	TL071	TL072	TL074
Resistors	11	22	44
Transistors	14	28	56
JFET	2	4	6
Diodes	1	2	4
Capacitors	1	2	4
epi-FET	1	2	4

† Includes bias and trim circuitry

**TL071, TL071A, TL071B, TL072  
TL072A, TL072B, TL074, TL074A, TL074B  
LOW-NOISE JFET-INPUT OPERATIONAL AMPLIFIERS**

SLOS080C – SEPTEMBER 1978 – REVISED AUGUST 1994

**absolute maximum ratings over operating free-air temperature range (unless otherwise noted)†**

Supply voltage, $V_{CC+}$ (see Note 1)	18 V
Supply voltage, $V_{CC-}$ (see Note 1)	-18 V
Differential input voltage, $V_{ID}$ (see Note 2)	$\pm 30$ V
Input voltage, $V_I$ (see Notes 1 and 3)	$\pm 15$ V
Duration of output short-circuit (see Note 4)	unlimited
Continuous total dissipation	See Dissipation Rating Table
Operating free-air temperature range, $T_A$ : C suffix	0°C to 70°C
I suffix	-40°C to 85°C
M suffix	-55°C to 125°C
Storage temperature range	-65°C to 150°C
Case temperature for 60 seconds: FK package	260°C
Lead temperature 1,6 mm (1/16 inch) from case for 10 seconds: J, JG, or W package	300°C
Lead temperature 1,6 mm (1/16 inch) from case for 10 seconds: D, N, P, or PW package	260°C

† Stresses beyond those listed under "absolute maximum ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated under "recommended operating conditions" is not implied. Exposure to absolute-maximum-rated conditions for extended periods may affect device reliability.

- NOTES:
1. All voltage values, except differential voltages, are with respect to the midpoint between  $V_{CC+}$  and  $V_{CC-}$ .
  2. Differential voltages are at  $IN+$  with respect to  $IN-$ .
  3. The magnitude of the input voltage must never exceed the magnitude of the supply voltage or 15 V, whichever is less.
  4. The output may be shorted to ground or to either supply. Temperature and/or supply voltages must be limited to ensure that the dissipation rating is not exceeded.

**DISSIPATION RATING TABLE**

PACKAGE	$T_A \leq 25^\circ\text{C}$ POWER RATING	DERATING FACTOR	DERATE ABOVE $T_A$	$T_A = 70^\circ\text{C}$ POWER RATING	$T_A = 85^\circ\text{C}$ POWER RATING	$T_A = 125^\circ\text{C}$ POWER RATING
D (8 pin)	680 mW	5.8 mW/°C	33°C	464 mW	377 mW	N/A
D (14 pin)	680 mW	7.6 mW/°C	60°C	608 mW	494 mW	N/A
FK	680 mW	11.0 mW/°C	88°C	680 mW	680 mW	275 mW
J	680 mW	11.0 mW/°C	88°C	680 mW	680 mW	275 mW
JG	680 mW	8.4 mW/°C	69°C	672 mW	546 mW	210 mW
N	680 mW	9.2 mW/°C	76°C	680 mW	598 mW	N/A
P	680 mW	8.0 mW/°C	65°C	640 mW	520 mW	N/A
PW (8 pin)	525 mW	4.2 mW/°C	70°C	525 mW	N/A	N/A
PW (14 pin)	700 mW	5.6 mW/°C	70°C	700 mW	N/A	N/A
W	680 mW	8.0 mW/°C	65°C	640 mW	520 mW	200 mW

**TL071, TL071A, TL071B, TL072  
TL072A, TL072B, TL074, TL074A, TL074B  
LOW-NOISE JFET-INPUT OPERATIONAL AMPLIFIERS**

SLOS080C – SEPTEMBER 1978 – REVISED AUGUST 1994

**electrical characteristics,  $V_{CC} = \pm 15$  V (unless otherwise noted)**

PARAMETER	TEST CONDITIONS†	T <sub>A</sub> ‡	TL071C TL072C TL074C			TL071AC TL072AC TL074AC			TL071BC TL072BC TL074BC			TL071I TL072I TL074I			UNIT
			MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX	
V <sub>IO</sub>	V <sub>O</sub> = 0, R <sub>S</sub> = 50 Ω	25°C	3	10	6	3	6	3	6	3	6	3	6	mV	
		Full range		13	7.5								8		
α <sub>VIO</sub>	V <sub>O</sub> = 0, R <sub>S</sub> = 50 Ω	Full range		18			18		18		18		18	μV/°C	
I <sub>IO</sub>	V <sub>O</sub> = 0	25°C	5	100	5	100	5	100	5	100	5	100	pA		
		Full range		10	2		2		2		2		2	nA	
I <sub>IB</sub>	V <sub>O</sub> = 0	25°C	65	200	65	200	65	200	65	200	65	200	pA		
		Full range		7	7		7		7		7		20	nA	
V <sub>ICR</sub>	Common-mode input voltage range	25°C	±11	to	±12	±11	to	±12	±11	to	±12	±11	to	±12	V
		25°C	±12	±13.5	±12	±13.5	±12	±13.5	±12	±13.5	±12	±13.5	±12	±13.5	V
V <sub>OM</sub>	Maximum peak output voltage swing	Full range	±12		±12				±12		±12				
		Full range	±10		±10				±10		±10				
A <sub>VD</sub>	Large-signal differential voltage amplification	25°C	25	200	25	200	25	200	25	200	25	200	25	V/mV	
		Full range	15		15				25		25		25		
B <sub>1</sub>	Unity-gain bandwidth	25°C		3		3					3			MHz	
f <sub>i</sub>	Input resistance	25°C		10 <sup>12</sup>		10 <sup>12</sup>					10 <sup>12</sup>			Ω	
CMRR	Common-mode rejection ratio	25°C	70	100	75	100	75	100	75	100	75	100	75	100	dB
*SVR	Supply-voltage rejection ratio (ΔV <sub>CC</sub> ± ΔV <sub>IO</sub> )	25°C	70	100	70	100	80	100	80	100	80	100	80	100	dB
I <sub>CC</sub>	Supply current (each amplifier)	25°C	V <sub>O</sub> = 0, No load	1.4	2.5	1.4	2.5	1.4	2.5	1.4	2.5	1.4	2.5	mA	
V <sub>O1</sub> /V <sub>O2</sub>	Crosstalk attenuation	25°C	AVD = 100	120	120				120		120			dB	

† All characteristics are measured under open-loop conditions with zero common-mode voltage unless otherwise specified.

‡ Full range is T<sub>A</sub> = 0°C to 70°C for TL07\_C, TL07\_AC, TL07\_BC and is T<sub>A</sub> = -40°C to 85°C for TL07\_I.

§ Input bias currents of a FET-input operational amplifier are normal junction reverse currents, which are temperature sensitive as shown in Figure 4. Pulse techniques must be used that will maintain the junction temperature as close to the ambient temperature as possible.



**TL071, TL071A, TL071B, TL072  
TL072A, TL072B, TL074, TL074A, TL074B  
LOW-NOISE JFET-INPUT OPERATIONAL AMPLIFIERS**

SLOS080C – SEPTEMBER 1978 – REVISED AUGUST 1994

electrical characteristics,  $V_{CC\pm} = \pm 15 \text{ V}$  (unless otherwise noted)

PARAMETER	TEST CONDITIONS†	$T_A$ ‡	TL071M TL072M			TL074M			UNIT
			MIN	TYP	MAX	MIN	TYP	MAX	
$V_{IO}$ Input offset voltage	$V_O = 0, R_S = 50 \Omega$	25°C	3 6			3 9			mV
		Full range	9			15			
$\alpha_{VIO}$ Temperature coefficient of input offset voltage	$V_O = 0, R_S = 50 \Omega$	Full range	18			18			$\mu\text{V}/^\circ\text{C}$
$I_{IO}$ Input offset current	$V_O = 0$	25°C	5 100			5 100			pA
		Full range	20			20			nA
$I_{IB}$ Input bias current‡	$V_O = 0$	25°C	65 200			65 200			pA
		Full range	50			50			nA
$V_{ICR}$ Common-mode input voltage range		25°C	±11 to 15			±11 to 15			V
$V_{OM}$ Maximum peak output voltage swing	$R_L = 10 \text{ k}\Omega$	25°C	±12 ±13.5			±12 ±13.5			V
	$R_L \geq 10 \text{ k}\Omega$	Full range	±12			±12			
	$R_L \geq 2 \text{ k}\Omega$		±10			±10			
$A_{VD}$ Large-signal differential voltage amplification	$V_O = \pm 10 \text{ V}, R_L \geq 2 \text{ k}\Omega$	25°C	35 200			35 200			V/mV
		Full range	15			15			
$B_1$ Unity-gain bandwidth	$T_A = 25^\circ\text{C}$		3			3			MHz
$r_i$ Input resistance	$T_A = 25^\circ\text{C}$		$10^{12}$			$10^{12}$			$\Omega$
CMRR Common-mode rejection ratio	$V_{IC} = V_{ICRmin}, V_O = 0, R_S = 50 \Omega$	25°C	80 86			80 86			dB
$k_{SVR}$ Supply-voltage rejection ratio ( $\Delta V_{CC\pm}/\Delta V_{IO}$ )	$V_{CC} = \pm 9 \text{ V to } \pm 15 \text{ V}, V_O = 0, R_S = 50 \Omega$	25°C	80 86			80 86			dB
$I_{CC}$ Supply current (each amplifier)	$V_O = 0, \text{ No load}$	25°C	1.4 2.5			1.4 2.5			mA
$V_{O1}/V_{O2}$ Crosstalk attenuation	$A_{VD} = 100$	25°C	120			120			dB

† Input bias currents of a FET-input operational amplifier are normal junction reverse currents, which are temperature sensitive as shown in Figure 4. Pulse techniques must be used that will maintain the junction temperature as close to the ambient temperature as possible.

‡ All characteristics are measured under open-loop conditions with zero common-mode voltage unless otherwise specified. Full range is  $T_A = -55^\circ\text{C to } 125^\circ\text{C}$ .

**TL071, TL071A, TL071B, TL072  
TL072A, TL072B, TL074, TL074A, TL074B  
LOW-NOISE JFET-INPUT OPERATIONAL AMPLIFIERS**

SLOS080C – SEPTEMBER 1978 – REVISED AUGUST 1994

operating characteristics,  $V_{CC\pm} = \pm 15\text{ V}$ ,  $T_A = 25^\circ\text{C}$

PARAMETER	TEST CONDITIONS	TL07xM			ALL OTHERS			UNIT
		MIN	TYP	MAX	MIN	TYP	MAX	
SR	Slew rate at unity gain $V_I = 10\text{ V}$ , $C_L = 100\text{ pF}$ , $R_L = 2\text{ k}\Omega$ , See Figure 1	5	13		8	13		$\text{V}/\mu\text{s}$
$t_r$	Rise time overshoot factor $V_I = 20\text{ mV}$ , $C_L = 100\text{ pF}$ , $R_L = 2\text{ k}\Omega$ , See Figure 1	0.1			0.1			$\mu\text{s}$
		20%			20%			
$V_n$	Equivalent input noise voltage $R_S = 20\ \Omega$	$f = 1\text{ kHz}$			18			$\text{nV}/\sqrt{\text{Hz}}$
		$f = 10\text{ Hz to } 10\text{ kHz}$			4			$\mu\text{V}$
$I_n$	Equivalent input noise current $R_S = 20\ \Omega$ , $f = 1\text{ kHz}$	0.01			0.01			$\text{pA}/\sqrt{\text{Hz}}$
THD	Total harmonic distortion $V_{O(\text{RMS})} = 10\text{ V}$ , $R_L \geq 2\text{ k}\Omega$ , $f = 1\text{ kHz}$	0.003%			0.003%			

**PARAMETER MEASUREMENT INFORMATION**

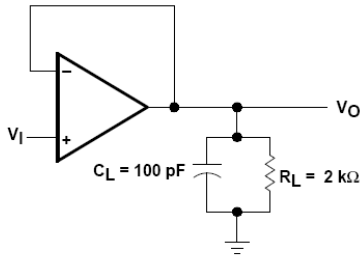


Figure 1. Unity-Gain Amplifier

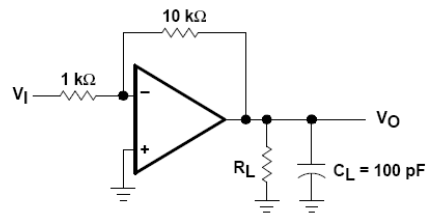


Figure 2. Gain-of-10 Inverting Amplifier

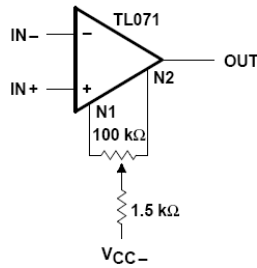


Figure 3. Input Offset Voltage Null Circuit

**TL071, TL071A, TL071B, TL072  
TL072A, TL072B, TL074, TL074A, TL074B**  
**LOW-NOISE JFET-INPUT OPERATIONAL AMPLIFIERS**  
SLOS080C – SEPTEMBER 1978 – REVISED AUGUST 1994

**TYPICAL CHARACTERISTICS†**

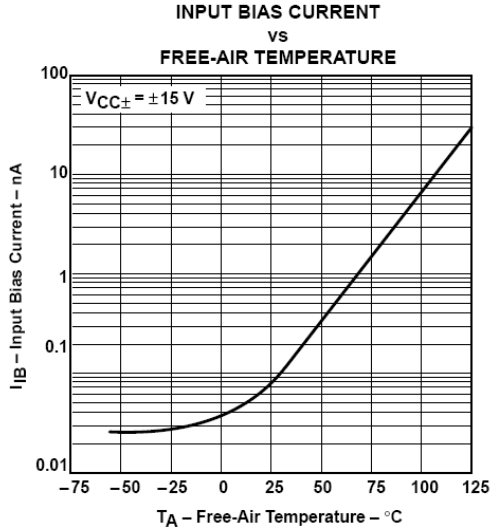


Figure 4

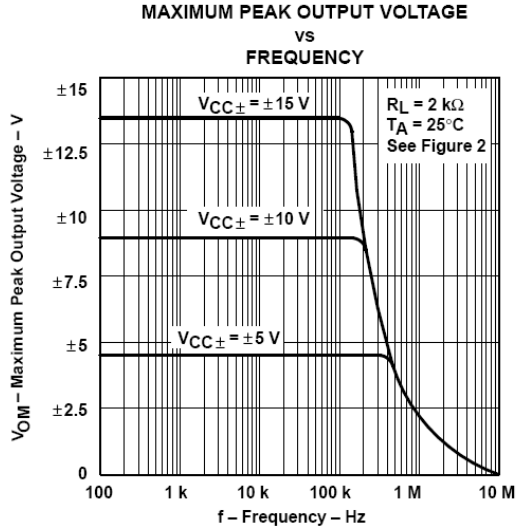


Figure 5

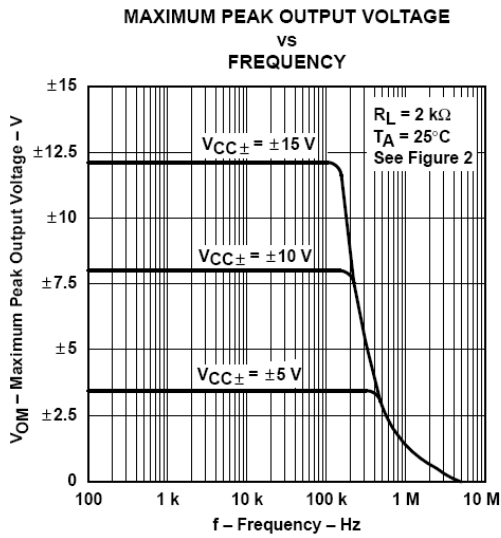


Figure 6

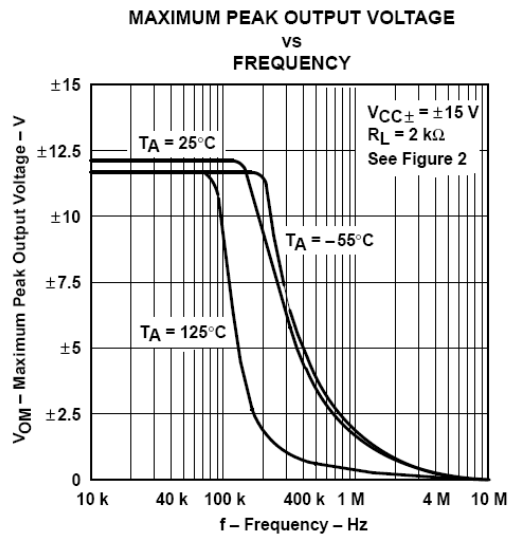
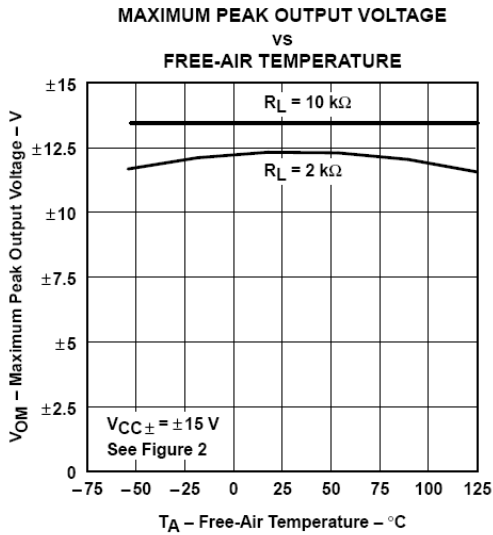


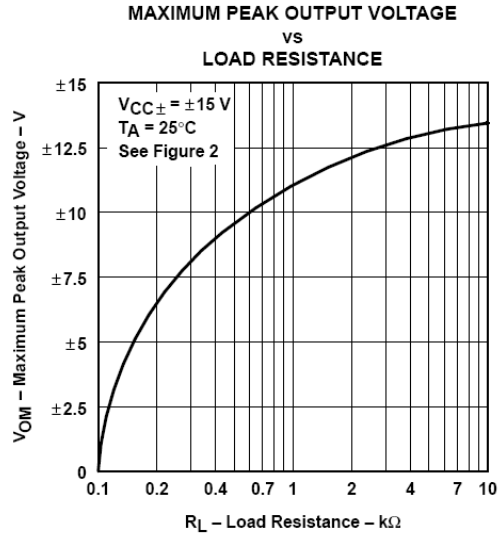
Figure 7

**TL071, TL071A, TL071B, TL072  
TL072A, TL072B, TL074, TL074A, TL074B**  
**LOW-NOISE JFET-INPUT OPERATIONAL AMPLIFIERS**  
SLOS080C – SEPTEMBER 1978 – REVISED AUGUST 1994

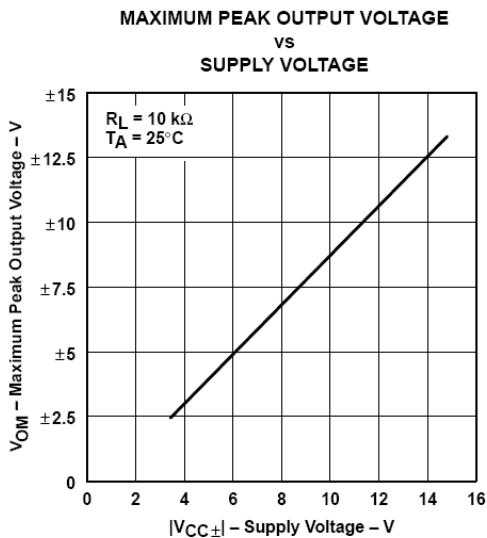
**TYPICAL CHARACTERISTICS†**



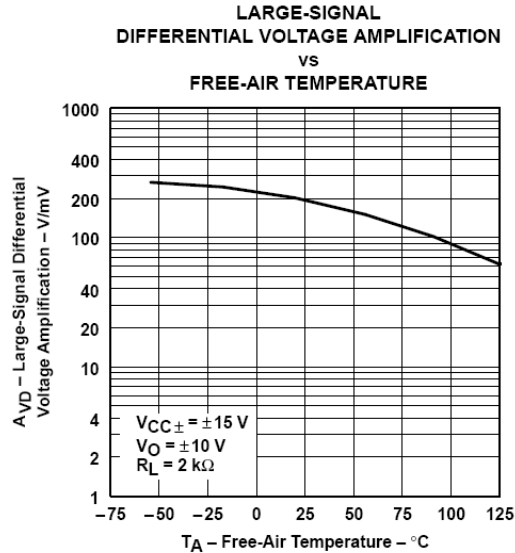
**Figure 8**



**Figure 9**



**Figure 10**

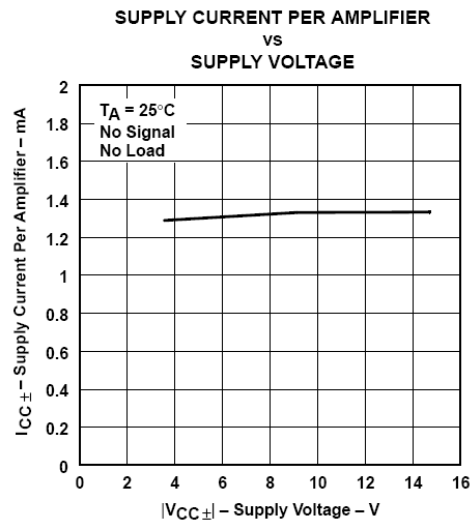
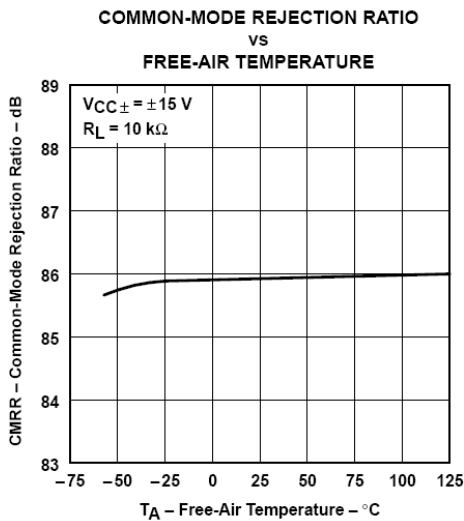
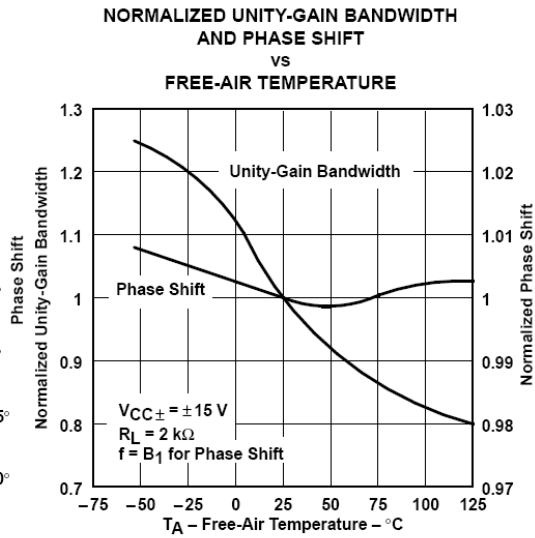
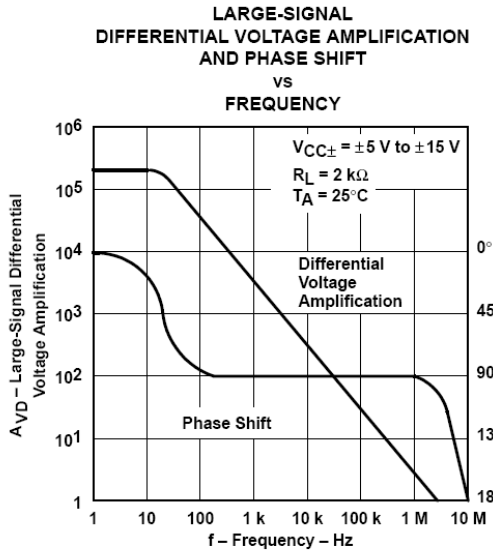


**Figure 11**

† Data at high and low temperatures are applicable only within the rated operating free-air temperature ranges of the various devices.

**TL071, TL071A, TL071B, TL072  
TL072A, TL072B, TL074, TL074A, TL074B**  
**LOW-NOISE JFET-INPUT OPERATIONAL AMPLIFIERS**  
SLOS080C – SEPTEMBER 1978 – REVISED AUGUST 1994

**TYPICAL CHARACTERISTICS†**



† Data at high and low temperatures are applicable only within the rated operating free-air temperature ranges of the various devices.

**TL071, TL071A, TL071B, TL072  
TL072A, TL072B, TL074, TL074A, TL074B  
LOW-NOISE JFET-INPUT OPERATIONAL AMPLIFIERS**

SLOS080C – SEPTEMBER 1978 – REVISED AUGUST 1994

**TYPICAL CHARACTERISTICS†**

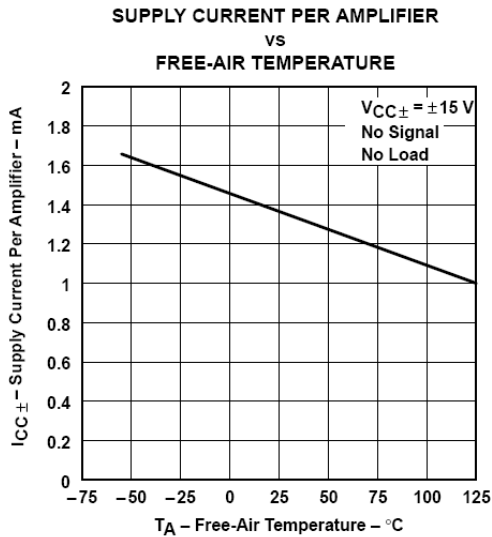


Figure 16

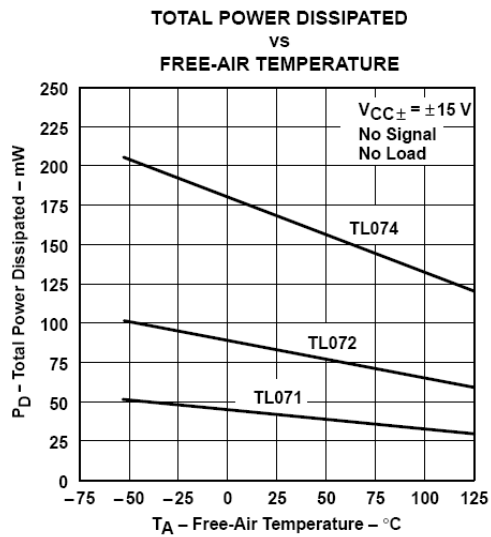


Figure 17

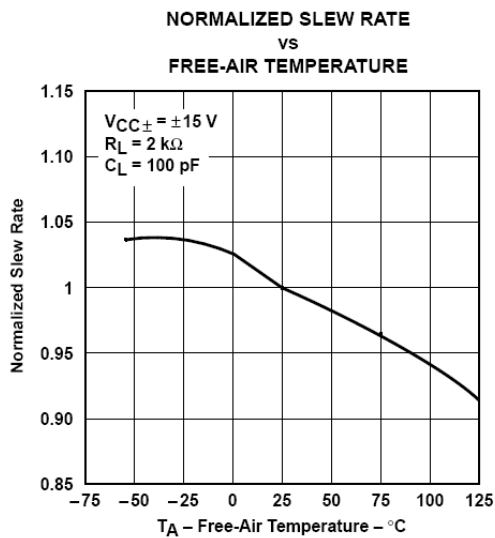


Figure 18

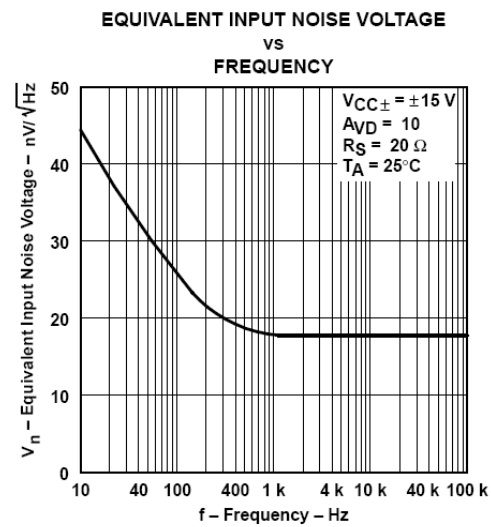


Figure 19

† Data at high and low temperatures are applicable only within the rated operating free-air temperature ranges of the various devices.

**TL071, TL071A, TL071B, TL072  
TL072A, TL072B, TL074, TL074A, TL074B  
LOW-NOISE JFET-INPUT OPERATIONAL AMPLIFIERS**  
SLOS080C – SEPTEMBER 1978 – REVISED AUGUST 1994

**TYPICAL CHARACTERISTICS**

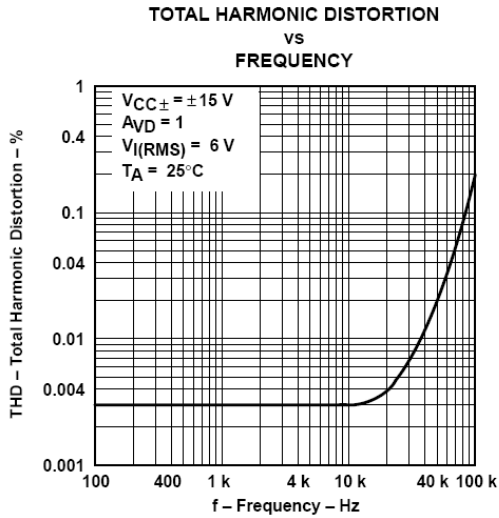


Figure 20

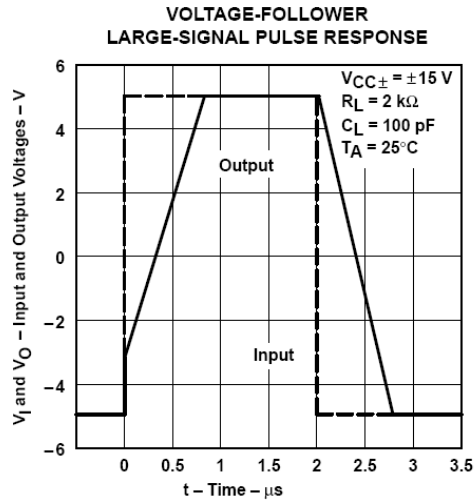


Figure 21

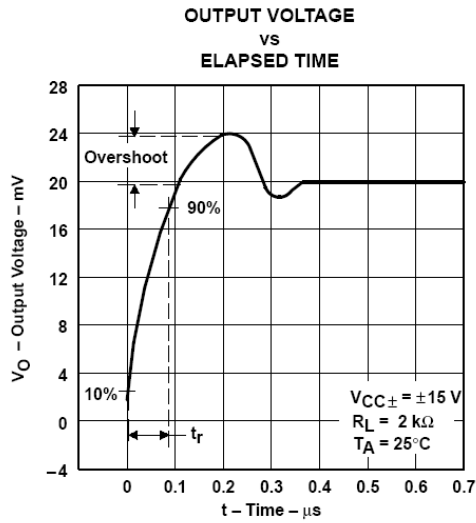


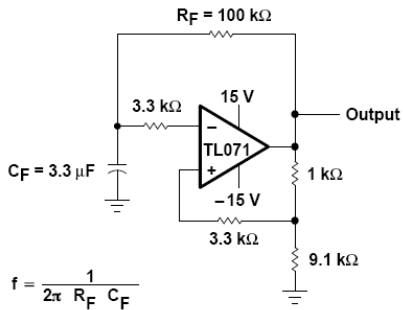
Figure 22

**TL071, TL071A, TL071B, TL072  
TL072A, TL072B, TL074, TL074A, TL074B  
LOW-NOISE JFET-INPUT OPERATIONAL AMPLIFIERS**  
SLOS080C – SEPTEMBER 1978 – REVISED AUGUST 1994

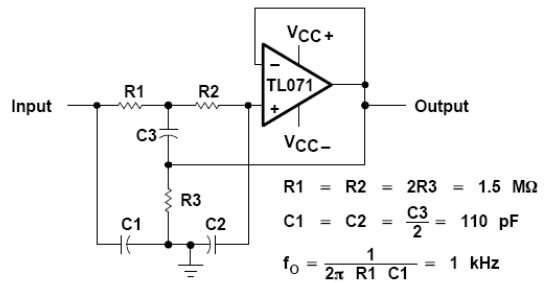
**APPLICATION INFORMATION**

**Table of Application Diagrams**

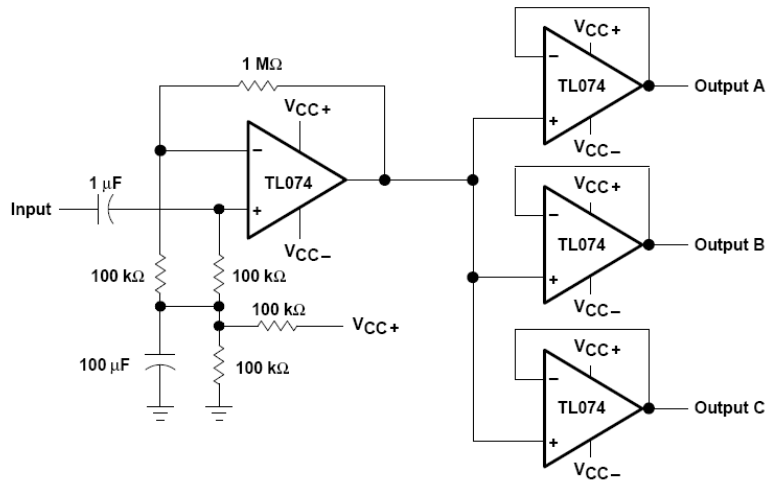
APPLICATION DIAGRAM	PART NUMBER	FIGURE
0.5-Hz square-wave oscillator	TL071	23
High-Q notch filter	TL071	24
Audio-distribution amplifier	TL074	25
100-kHz quadrature oscillator	TL072	26
AC amplifier	TL071	27



**Figure 23. 0.5-Hz Square-Wave Oscillator**



**Figure 24. High-Q Notch Filter**



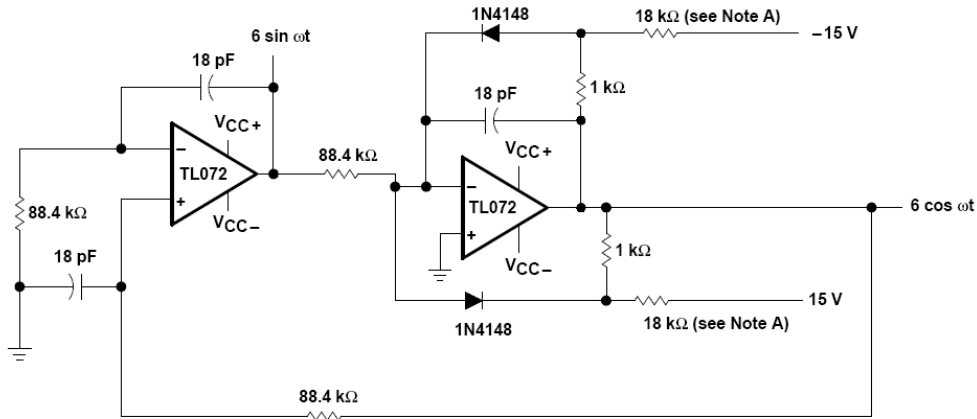
**Figure 25. Audio-Distribution Amplifier**



**TL071, TL071A, TL071B, TL072  
TL072A, TL072B, TL074, TL074A, TL074B  
LOW-NOISE JFET-INPUT OPERATIONAL AMPLIFIERS**

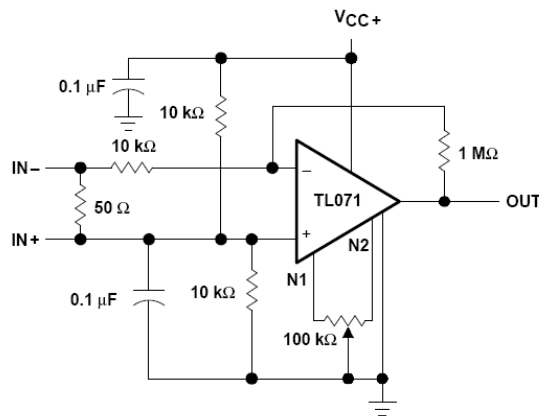
SLOS080C – SEPTEMBER 1978 – REVISED AUGUST 1994

**APPLICATION INFORMATION**



NOTE A: These resistor values may be adjusted for a symmetrical output.

**Figure 26. 100-kHz Quadrature Oscillator**



**Figure 27. AC Amplifier**



# Ultralow Offset Voltage Operational Amplifiers

## OP07

### FEATURES

- Low  $V_{OS}$ : 75  $\mu$ V Max
- Low  $V_{OS}$  Drift: 1.3  $\mu$ V/ $^{\circ}$ C Max
- Ultra-Stable vs. Time: 1.5  $\mu$ V/Month Max
- Low Noise: 0.6  $\mu$ V p-p Max
- Wide Input Voltage Range:  $\pm$ 14 V
- Wide Supply Voltage Range: 3 V to 18 V
- Fits 725,108A/308A, 741, AD510 Sockets
- 125 $^{\circ}$ C Temperature-Tested Dice

### APPLICATIONS

- Wireless Base Station Control Circuits
- Optical Network Control Circuits
- Instrumentation
- Sensors and Controls
  - Thermocouples
  - RTDs
  - Strain Bridges
  - Shunt Current Measurements
- Precision Filters

### GENERAL DESCRIPTION

The OP07 has very low input offset voltage (75  $\mu$ V max for OP07E) which is obtained by trimming at the wafer stage. These low offset voltages generally eliminate any need for external nulling. The OP07 also features low input bias current ( $\pm$ 4 nA for OP07E) and high open-loop gain (200 V/mV for OP07E). The low offsets and high open-loop gain make the OP07 particularly useful for high-gain instrumentation applications.

The wide input voltage range of  $\pm$ 13 V minimum combined with high CMRR of 106 dB (OP07E) and high input impedance provides high accuracy in the noninverting circuit configuration. Excellent linearity and gain accuracy can be maintained even at

high closed-loop gains. Stability of offsets and gain with time or variations in temperature is excellent. The accuracy and stability of the OP07, even at high gain, combined with the freedom from external nulling have made the OP07 an industry standard for instrumentation applications.

The OP07 is available in two standard performance grades. The OP07E is specified for operation over the 0 $^{\circ}$ C to 70 $^{\circ}$ C range, and OP07C over the -40 $^{\circ}$ C to +85 $^{\circ}$ C temperature range.

The OP07 is available in epoxy 8-lead Mini-DIP and 8-lead SOIC. It is a direct replacement for 725,108A, and OP05 amplifiers; 741-types may be directly replaced by removing the 741's nulling potentiometer. For improved specifications, see the OP177 or OP1177. For ceramic DIP and TO-99 packages and standard micro circuit (SMD) versions, see the OP77.

### PIN CONNECTIONS

- Epoxy Mini-Dip (P-Suffix)
- 8-Pin SO (S-Suffix)

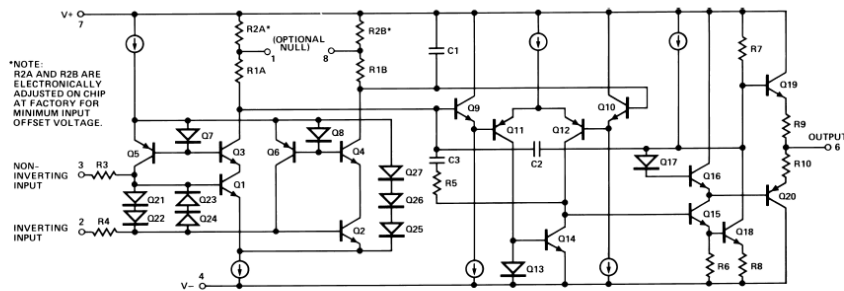
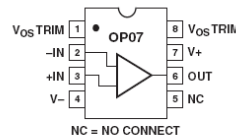


Figure 1. Simplified Schematic

### REV. A

Information furnished by Analog Devices is believed to be accurate and reliable. However, no responsibility is assumed by Analog Devices for its use, nor for any infringements of patents or other rights of third parties that may result from its use. No license is granted by implication or otherwise under any patent or patent rights of Analog Devices.

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.  
 Tel: 781/329-4700 www.analog.com  
 Fax: 781/326-8703 © Analog Devices, Inc., 2002

# OP07—SPECIFICATIONS

## OP07E ELECTRICAL CHARACTERISTICS ( $V_S = \pm 15\text{ V}$ , $T_A = 25^\circ\text{C}$ , unless otherwise noted.)

Parameter	Symbol	Conditions	Min	Typ	Max	Unit
<b>INPUT CHARACTERISTICS</b>						
Input Offset Voltage <sup>1</sup>	$V_{OS}$			30	75	$\mu\text{V}$
Long-Term $V_{OS}$ Stability <sup>2</sup>	$V_{OS}/\text{Time}$			0.3	1.5	$\mu\text{V}/\text{Mo}$
Input Offset Current	$I_{OS}$			0.5	3.8	nA
Input Bias Current	$I_B$			$\pm 1.2$	$\pm 4.0$	nA
Input Noise Voltage	$e_n$ p-p	0.1 Hz to 10 Hz <sup>3</sup>		0.35	0.6	$\mu\text{V p-p}$
Input Noise Voltage Density	$e_n$	$f_0 = 10\text{ Hz}$		10.3	18.0	$\text{nV}/\sqrt{\text{Hz}}$
		$f_0 = 100\text{ Hz}$ <sup>3</sup>		10.0	13.0	$\text{nV}/\sqrt{\text{Hz}}$
		$f_0 = 1\text{ kHz}$		9.6	11.0	$\text{nV}/\sqrt{\text{Hz}}$
Input Noise Current	$I_n$ p-p			14	30	$\text{pA p-p}$
Input Noise Current Density	$I_n$	$f_0 = 10\text{ Hz}$		0.32	0.80	$\text{pA}/\sqrt{\text{Hz}}$
		$f_0 = 100\text{ Hz}$ <sup>3</sup>		0.14	0.23	$\text{pA}/\sqrt{\text{Hz}}$
		$f_0 = 1\text{ kHz}$		0.12	0.17	$\text{pA}/\sqrt{\text{Hz}}$
Input Resistance—Differential Mode <sup>4</sup>	$R_{IN}$		15	50		m $\Omega$
Input Resistance—Common-Mode	$R_{INCM}$			160		G $\Omega$
Input Voltage Range	IVR		$\pm 13$	$\pm 14$		V
Common-Mode Rejection Ratio	CMRR	$V_{CM} = \pm 13\text{ V}$	106	123		dB
Power Supply Rejection Ratio	PSRR	$V_S = \pm 3\text{ V}$ to $\pm 18\text{ V}$		5	20	$\mu\text{V}/\text{V}$
Large-Signal Voltage Gain	$A_{VO}$	$R_L \geq 2\text{ k}\Omega$ , $V_O = \pm 10\text{ V}$	200	500		V/mV
		$R_L \geq 500\ \Omega$ , $V_O = \pm 0.5\text{ V}$ , $V_S = \pm 3\text{ V}$ <sup>4</sup>	150	400		V/mV
<b>OUTPUT CHARACTERISTICS</b>						
Output Voltage Swing	$V_O$	$R_L \geq 10\text{ k}\Omega$	$\pm 12.5$	$\pm 13.0$		V
		$R_L \geq 2\text{ k}\Omega$	$\pm 12.0$	$\pm 12.8$		V
		$R_L \geq 1\text{ k}\Omega$	$\pm 10.5$	$\pm 12.0$		V
<b>DYNAMIC PERFORMANCE</b>						
Slew Rate	SR	$R_L \geq 2\text{ k}\Omega$ <sup>3</sup>	0.1	0.3		V/ $\mu\text{s}$
Closed-Loop Bandwidth	BW	$A_{VOL} = 1$ <sup>5</sup>	0.4	0.6		MHz
Closed-Loop Output Resistance	$R_O$	$V_O = 0$ , $I_O = 0$		60		$\Omega$
Power Consumption	$P_d$	$V_S = \pm 15\text{ V}$ , No Load		75	120	mW
		$V_S = \pm 13\text{ V}$ , No Load		4	6	mW
Offset Adjustment Range		$R_p = 20\text{ k}\Omega$		$\pm 4$		mV

### NOTES

<sup>1</sup>Input offset voltage measurements are performed by automated test equipment approximately 0.5 seconds after application of power.

<sup>2</sup>Long-term input offset voltage stability refers to the averaged trend time of  $V_{OS}$  vs. Time over extended periods after the first 30 days of operation. Excluding the initial hour of operation, changes in  $V_{OS}$  during the first 30 operating days are typically 2.5  $\mu\text{V}$  refer to the typical performance curves. Parameter is sample tested.

<sup>3</sup>Sample tested.

<sup>4</sup>Guaranteed by design.

<sup>5</sup>Guaranteed but not tested.

Specifications subject to change without notice.

**OP07C ELECTRICAL CHARACTERISTICS** ( $V_S = \pm 15\text{ V}$ ,  $T_A = 25^\circ\text{C}$ , unless otherwise noted.)

Parameter	Symbol	Conditions	Min	Typ	Max	Unit
<b>INPUT CHARACTERISTICS</b>						
Input Offset Voltage <sup>1</sup>	$V_{OS}$			60	150	$\mu\text{V}$
Long-Term $V_{OS}$ Stability <sup>2</sup>	$V_{OS}/\text{Time}$			0.4	2.0	$\mu\text{V}/\text{Mo}$
Input Offset Current	$I_{OS}$			0.8	6.0	nA
Input Bias Current	$I_B$			$\pm 1.8$	$\pm 7.0$	nA
Input Noise Voltage	$e_n$ P-P	0.1 Hz to 10 Hz <sup>3</sup>		0.38	0.65	$\mu\text{V p-p}$
Input Noise Voltage Density	$e_n$	$f_0 = 10\text{ Hz}$		10.5	20.0	$\text{nV}/\sqrt{\text{Hz}}$
		$f_0 = 100\text{ Hz}$ <sup>3</sup>		10.2	13.5	$\text{nV}/\sqrt{\text{Hz}}$
		$f_0 = 1\text{ kHz}$		9.8	11.5	$\text{nV}/\sqrt{\text{Hz}}$
Input Noise Current	$I_n$ P-P			15	35	$\text{pA p-p}$
Input Noise Current Density	$I_n$	$f_0 = 10\text{ Hz}$		0.35	0.90	$\text{pA}/\sqrt{\text{Hz}}$
		$f_0 = 100\text{ Hz}$ <sup>3</sup>		0.15	0.27	$\text{pA}/\sqrt{\text{Hz}}$
		$f_0 = 1\text{ kHz}$		0.13	0.18	$\text{pA}/\sqrt{\text{Hz}}$
Input Resistance- Differential Mode <sup>4</sup>	$R_{IN}$		8	33		m $\Omega$
Input Resistance- Common-Mode	$R_{INCM}$			120		G $\Omega$
Input Voltage Range	IVR		$\pm 13$	$\pm 14$		V
Common-Mode Rejection Ratio	CMRR	$V_{CM} = \pm 13\text{ V}$	100	120		dB
Power Supply Rejection Ratio	PSRR	$V_S = \pm 3\text{ V}$ to $\pm 18\text{ V}$		7	32	$\mu\text{V}/\text{V}$
Large-Signal Voltage Gain	$A_{VO}$	$R_L \geq 2\text{ k}\Omega$ , $V_O = \pm 10\text{ V}$	120	400		$\text{V}/\text{mV}$
		$R_L \geq 500\ \Omega$ , $V_O = \pm 0.5\text{ V}$ , $V_S = \pm 3\text{ V}$ <sup>4</sup>	100	400		$\text{V}/\text{mV}$
<b>OUTPUT CHARACTERISTICS</b>						
Output Voltage Swing	$V_O$	$R_L \geq 10\text{ k}\Omega$	$\pm 12.0$	$\pm 13.0$		V
		$R_L \geq 2\text{ k}\Omega$	$\pm 11.5$	$\pm 12.8$		V
		$R_L \geq 1\text{ k}\Omega$		$\pm 12.0$		V
<b>DYNAMIC PERFORMANCE</b>						
Slew Rate	SR	$R_L \geq 2\text{ k}\Omega$ <sup>3</sup>	0.1	0.3		$\text{V}/\mu\text{s}$
Closed-Loop Bandwidth	BW	$A_{VOL} = 1$ <sup>5</sup>	0.4	0.6		MHz
Closed-Loop Output Resistance	$R_O$	$V_O = 0$ , $I_O = 0$		60		$\Omega$
Power Consumption	$P_d$	$V_S = \pm 15\text{ V}$ , No Load		80	150	mW
		$V_S = \pm 13\text{ V}$ , No Load		4	8	mW
Offset Adjustment Range		$R_p = 20\text{ k}\Omega$		$\pm 4$		mV

NOTES

<sup>1</sup>Input offset voltage measurements are performed by automated test equipment approximately 0.5 seconds after application of power.

<sup>2</sup>Long-term input offset voltage stability refers to the averaged trend time of  $V_{OS}$  vs. Time over extended periods after the first 30 days of operation. Excluding the initial hour of operation, changes in  $V_{OS}$  during the first 30 operating days are typically 2.5  $\mu\text{V}$  refer to the typical performance curves. Parameter is sample tested.

<sup>3</sup>Sample tested.

<sup>4</sup>Guaranteed by design.

<sup>5</sup>Guaranteed but not tested.

Specifications subject to change without notice.

# OP07—SPECIFICATIONS

## OP07E ELECTRICAL CHARACTERISTICS ( $V_S = \pm 15\text{ V}$ , $0^\circ\text{C} \leq T_A \leq 70^\circ\text{C}$ , unless otherwise noted.)

Parameter	Symbol	Conditions	Min	Typ	Max	Unit
<b>INPUT CHARACTERISTICS</b>						
Input Offset Voltage <sup>1</sup>	$V_{OS}$			45	130	$\mu\text{V}$
Voltage Drift without External Trim <sup>2</sup>	$\text{TCV}_{OS}$			0.3	1.3	$\mu\text{V}/^\circ\text{C}$
Voltage Drift with External Trim <sup>3</sup>	$\text{TCV}_{OSN}$	$R_P = 20\text{ k}\Omega$		0.3	1.3	$\mu\text{V}/^\circ\text{C}$
Input Offset Current	$I_{OS}$			0.9	5.3	$\text{nA}$
Input Offset Current Drift	$\text{TCI}_{OS}$			8	35	$\text{pA}/^\circ\text{C}$
Input Bias Current	$I_B$			$\pm 1.5$	$\pm 5.5$	$\text{nA}$
Input Bias Current Drift	$\text{TCI}_B$			13	35	$\text{pA}/^\circ\text{C}$
Input Voltage Range	IVR		$\pm 13$	$\pm 13.5$		V
Common-Mode Rejection Ratio	CMRR	$V_{CM} = \pm 13\text{ V}$	103	123		dB
Power Supply Rejection Ratio	PSRR	$V_S = \pm 3\text{ V}$ to $\pm 18\text{ V}$		7	32	$\mu\text{V}/\text{V}$
Large-Signal Voltage Gain	$A_{VO}$	$R_L \geq 2\text{ k}\Omega$ , $V_O = \pm 10\text{ V}$	180	450		$\text{V}/\text{mV}$
<b>OUTPUT CHARACTERISTICS</b>						
Output Voltage Swing	$V_O$	$R_L \geq 10\text{ k}\Omega$	$\pm 12$	$\pm 12.6$		V

### NOTES

<sup>1</sup>Input offset voltage measurements are performed by automated test equipment approximately 0.5 seconds after application of power.

<sup>2</sup>Guaranteed by design.

<sup>3</sup>Sample tested.

Specifications subject to change without notice.

( $V_S = \pm 15\text{ V}$ ,  $-40^\circ\text{C} \leq T_A \leq +85^\circ\text{C}$ , unless otherwise noted.)

## OP07C ELECTRICAL CHARACTERISTICS

Parameter	Symbol	Conditions	Min	Typ	Max	Unit
<b>INPUT CHARACTERISTICS</b>						
Input Offset Voltage <sup>1</sup>	$V_{OS}$			85	250	$\mu\text{V}$
Voltage Drift without External Trim <sup>2</sup>	$\text{TCV}_{OS}$			0.5	1.8	$\mu\text{V}/^\circ\text{C}$
Voltage Drift with External Trim <sup>3</sup>	$\text{TCV}_{OSN}$	$R_P = 20\text{ k}\Omega$		0.4	1.8	$\mu\text{V}/^\circ\text{C}$
Input Offset Current	$I_{OS}$			1.6	8.0	$\text{nA}$
Input Offset Current Drift	$\text{TCI}_{OS}$			12	50	$\text{pA}/^\circ\text{C}$
Input Bias Current	$I_B$			$\pm 2.2$	$\pm 9.0$	$\text{nA}$
Input Bias Current Drift	$\text{TCI}_B$			18	50	$\text{pA}/^\circ\text{C}$
Input Voltage Range	IVR		$\pm 13$	$\pm 13.5$		V
Common-Mode Rejection Ratio	CMRR	$V_{CM} = \pm 13\text{ V}$	97	120		dB
Power Supply Rejection Ratio	PSRR	$V_S = \pm 3\text{ V}$ to $\pm 18\text{ V}$		10	51	$\mu\text{V}/\text{V}$
Large-Signal Voltage Gain	$A_{VO}$	$R_L \geq 2\text{ k}\Omega$ , $V_O = \pm 10\text{ V}$	100	400		$\text{V}/\text{mV}$
<b>OUTPUT CHARACTERISTICS</b>						
Output Voltage Swing	$V_O$	$R_L \geq 10\text{ k}\Omega$	$\pm 11$	$\pm 12.6$		V

### NOTES

<sup>1</sup>Input offset voltage measurements are performed by automated test equipment approximately 0.5 seconds after application of power.

<sup>2</sup>Guaranteed by design.

<sup>3</sup>Sample tested.

Specifications subject to change without notice.

# OP07

## ABSOLUTE MAXIMUM RATINGS\*

Supply Voltage (V <sub>S</sub> )	±22 V
Input Voltage*	±22 V
Differential Input Voltage	±30 V
Output Short-Circuit Duration	Indefinite
Storage Temperature Range	
S, P Packages	-65°C to +125°C
Operating Temperature Range	
OP07E	0°C to 70°C
OP07C	-40°C to +85°C
Junction Temperature Range	150°C
Lead Temperature Range (Soldering, 60 sec)	300°C

\*For supply voltages less than ±22 V, the absolute maximum input voltage is equal to the supply voltage.

Package Type	θ <sub>JA</sub> *	θ <sub>JC</sub>	Units
8-Lead Plastic DIP (P)	103	43	°C/W
8-Lead SOIC (S)	158	43	°C/W

\*θ<sub>JA</sub> is specified for worst case conditions, i.e., θ<sub>JA</sub> is specified for device in socket for P-DIP package, θ<sub>JA</sub> is specified for device soldered to printed circuit board for SO package.

## ORDERING GUIDE

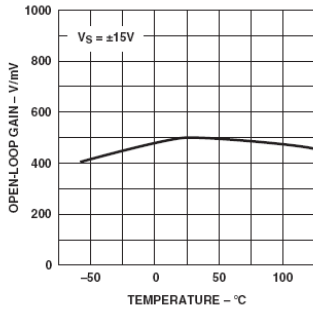
Model	Temperature Range	Package Description	Package Option	Branding Information
OP07EP	0°C to 70°C	8-Lead Epoxy DIP	P-8	
OP07CP	-40°C to 85°C	8-Lead Epoxy DIP	P-8	
OP07CS	-40°C to 85°C	8-Lead SOIC	S-8	

## CAUTION

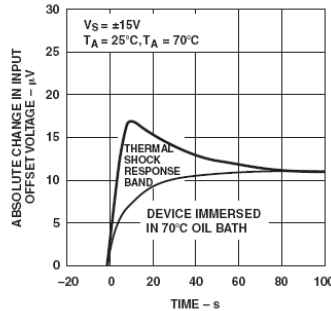
ESD (electrostatic discharge) sensitive device. Electrostatic charges as high as 4000 V readily accumulate on the human body and test equipment and can discharge without detection. Although the OP07 features proprietary ESD protection circuitry, permanent damage may occur on devices subjected to high-energy electrostatic discharges. Therefore, proper ESD precautions are recommended to avoid performance degradation or loss of functionality.



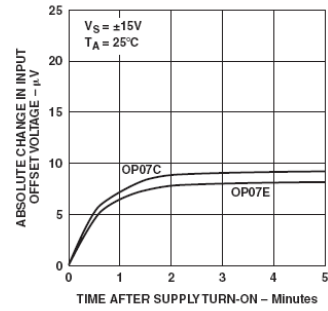
# OP07 – Typical Performance Characteristics



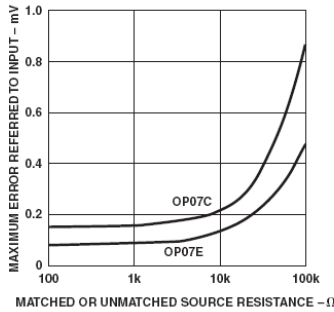
TPC 1. Open-Loop Gain vs. Temperature



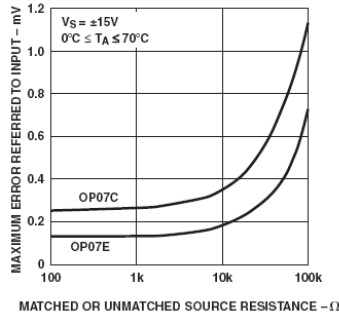
TPC 2. Offset Voltage Change Due to Thermal Shock



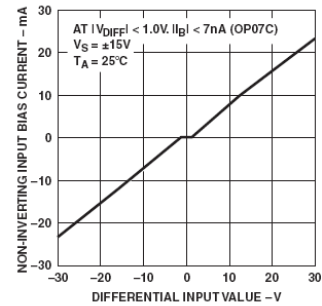
TPC 3. Warm-Up Drift



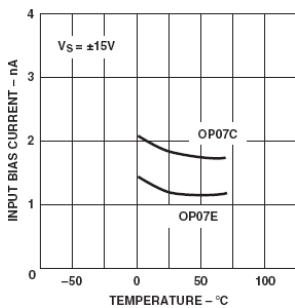
TPC 4. Maximum Error vs. Source Resistance



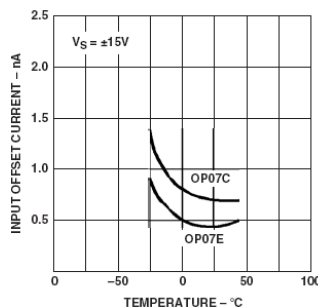
TPC 5. Maximum Error vs. Source Resistance



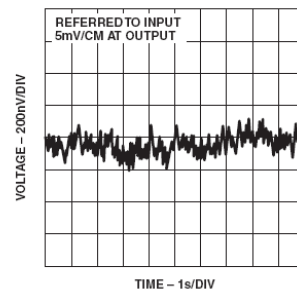
TPC 6. Input Bias Current vs. Differential Input Voltage



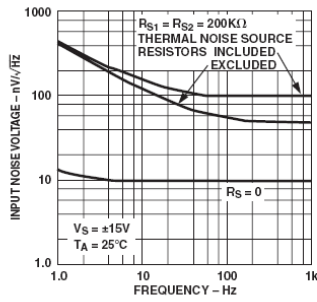
TPC 7. Input Bias Current vs. Temperature



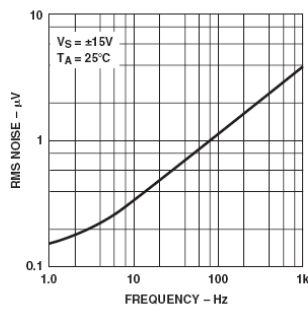
TPC 8. Input Offset Current vs. Temperature



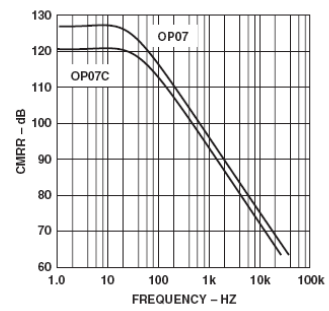
TPC 9. Low Frequency Noise



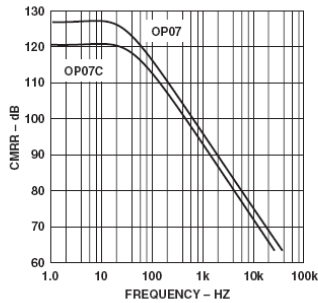
TPC 10. Total Input Noise Voltage vs. Frequency



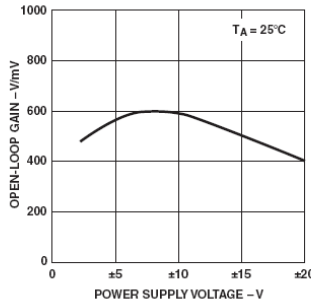
TPC 11. Input Wideband Noise vs. Bandwidth (0.1 Hz to Frequency Indicated)



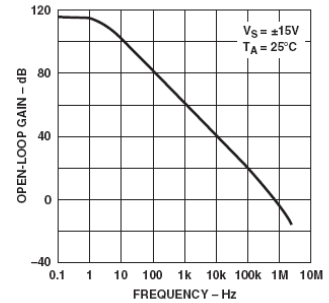
TPC 12. CMRR vs. Frequency



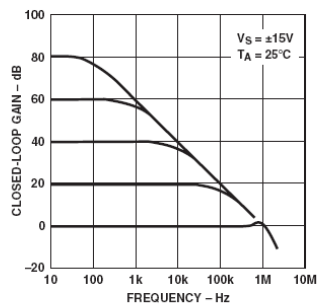
TPC 13. PSRR vs. Frequency



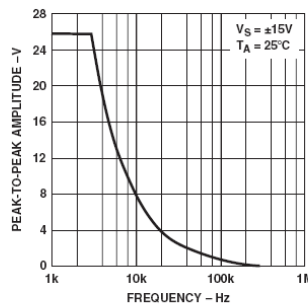
TPC 14. Open-Loop Gain vs. Power Supply Voltage



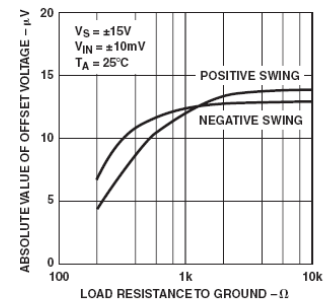
TPC 15. Open-Loop Frequency Response



TPC 16. Closed-Loop Response for Various Gain Configurations



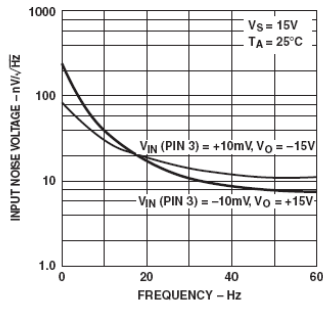
TPC 17. Maximum Output Swing vs. Frequency



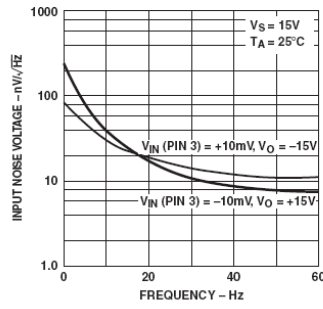
TPC 18. Maximum Output Voltage vs. Load Resistance



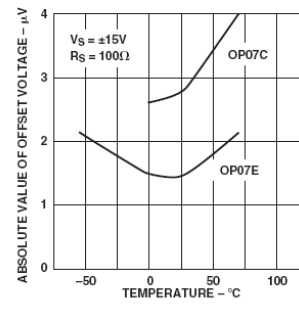
# OP07



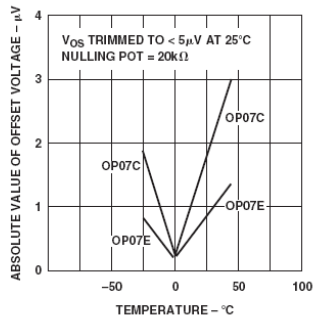
TPC 19. Power Consumption vs. Power Supply



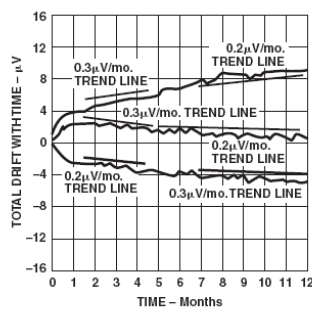
TPC 20. Output Short-Circuit Current vs. Time



TPC 21. Untrimmed Offset Voltage vs. Temperature



TPC 22. Trimmed Offset Voltage vs. Temperature



TPC 23. Offset Voltage Stability vs. Time

# OP07

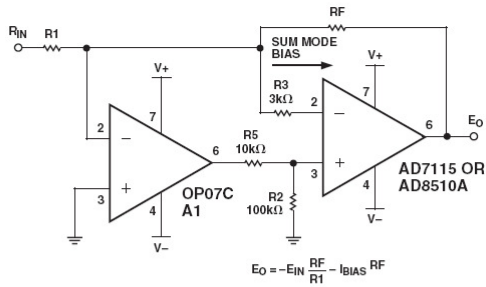


Figure 2. Typical Offset Voltage Test Circuit

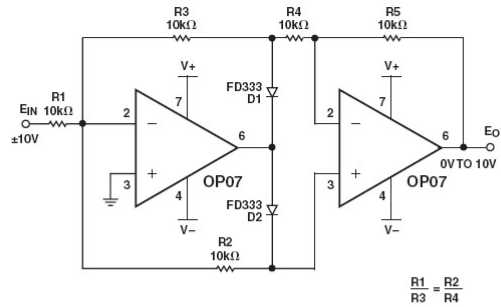


Figure 5. Burn-In circuit

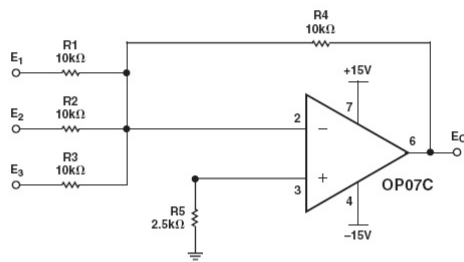


Figure 3. Typical Low-Frequency Noise Circuit

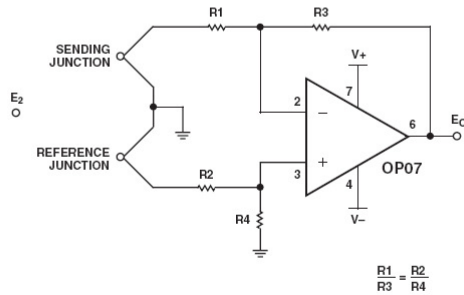
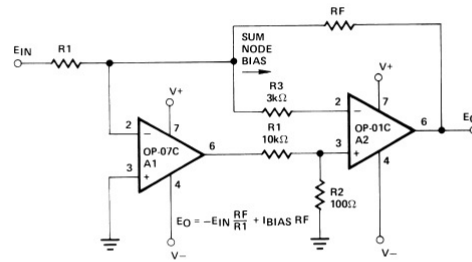
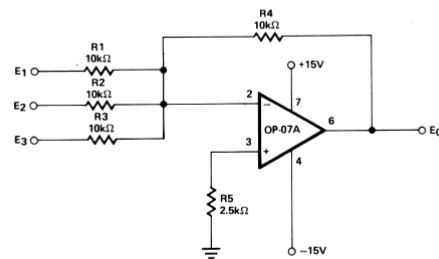


Figure 4. Optional Offset Nulling Circuit



PINOUTS SHOWN FOR J, P, AND Z PACKAGES

Figure 6. High-Speed, Low VOS Composite Amplifier

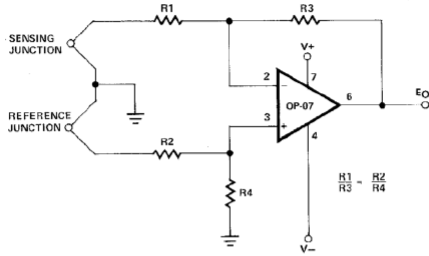


PINOUTS SHOWN FOR J, P, AND Z PACKAGES

Figure 7. Adjustment-Free Precision Summing Amplifier

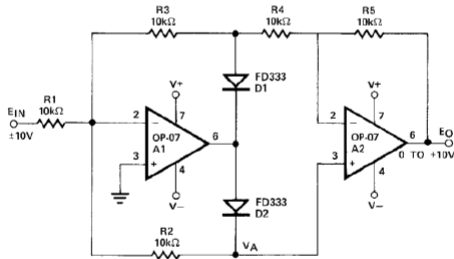
# OP07

## TYPICAL APPLICATIONS



PINOUTS SHOWN FOR J, P, AND Z PACKAGES

Figure 8. High-Stability Thermocouple Amplifier



PINOUTS SHOWN FOR J, P, AND Z PACKAGES

Figure 9. Precision Absolute-Value Circuit

## APPLICATIONS INFORMATION

OP07 series units may be substituted directly into 725, 108A/308A\* and OP05 sockets with or without removal of external compensation or nulling components. Additionally, the OP07 may be used in unnullled 741 type sockets. However, if conventional 741 nulling circuitry is in use, it should be modified or removed to enable proper OP07 operation. OP07 offset voltage may be nulled to zero through use of a potentiometer (see offset nulling circuit diagram).

## PRECISION ABSOLUTE-VALUE CIRCUIT

The OP07 provides stable operation with load capacitance of up to 500 pF and  $\pm 10$  V swings; larger capacitances should be decoupled with a 50  $\Omega$  decoupling resistor.

Stray thermoelectric voltages generated by dissimilar metals at the contacts to the input terminals can degrade drift performance. Therefore, best operation will be obtained when both input contacts are maintained at the same temperature, preferably close to the package temperature.

\*TO-99 Package only

ب ۳-۶ مقایسه چند آی سی [۱]

در جدول ۱-۳ مشخصات چند آپ امپ با یک دیگر مقایسه می شوند [۴]. برای اطلاعات بیشتر به

برگه های اطلاعاتی مربوطه مراجعه نمایید.

جدول ۱-۳ مشخصات چند آپ امپ در دمای ۲۵ درجه سانتیگراد

OpAmp	$\mu A741C$	$LM358C$ <sup>۲</sup>	$TL071C$ <sup>۱</sup>	$OP07E$	$MAX400C$
$V_{CC_{min}}$ [V]	$\pm 4$	3 ( $\pm 1.5$ )	$\pm 5$	$\pm 3$	$\pm 3$
$V_{CC_{max}}$ [V]	$\pm 18$	32 ( $\pm 16$ )	$\pm 18$	$\pm 18$	$\pm 22$
$I_{CC_{max}}$ [mA]	2.8	2	2.5	4	4
$I_{B_{max}}$ [A]	500n	150n	200p	4n	2n
$I_{os_{max}}$ [A]	200n	30n	100p	3.8n	2n
$V_{os_{max}}$ [V]	6m	7m	10m	75 $\mu$	15 $\mu$
$V_{drft_{typ}}$ [V/°C]	15 $\mu$	7 $\mu$	18 $\mu$	1.3 $\mu$	0.2 $\mu$
$A_{OL_{min}}$ [V/mV]	20	50	25	200	500
$W_{A_v=1_{typ}}$ [MHz]	0.7	1.1	3	0.6	0.6
$SR_{typ}$ [V/ $\mu$ s]	0.5	0.6	13	0.3	0.3
$R_{i_{typ}}$ [ $\Omega$ ]	1M	?	1T	50M	60M
Offset Comp.	1,5(-) <sup>۳</sup>	no	1,5(-)	1,8(+)	1,8(+)
Avlb in Iran	yes	yes	yes	yes	no
Comments	GP <sup>۷</sup>	SS <sup>۵</sup>	GP	Prec <sup>۴</sup>	Prec

<sup>۱</sup> دو آپ امپ در یک آی سی ۸ پایه به نام TL072 و چهار آپ امپ در یک آی سی ۱۴ پایه به نام TL074 وجود دارد. این آی سی ها پایه جبران آفست ندارند.

<sup>۲</sup> چهار گانه این آپ امپ (چهار آپ امپ در یک آی سی ۱۴ پایه) به نام ۳۲۴ مشهور است

<sup>۳</sup> پتانسیومتر به پایانه های شماره ۱ و ۵، سر وسط آن به منبع تغذیه منفی

<sup>۴</sup> Prec.: Precision

<sup>۵</sup> SS: Single Supply آپ امپی که با یک منبع تغذیه نیز قابل استفاده است

<sup>۶</sup> دو گانه، دو آپ امپ در یک آی سی

<sup>۷</sup> GP: General Purpose عمومی

دنباله جدول ۱-۳

<i>OpAmp</i>	<i>LF351</i> <sup>۱</sup>	<i>LF356</i>	<i>OP80E</i>	<i>MC1733C</i>	<i>AD8014AR</i>
$V_{CC_{min}}$ [V]	±5	±5	±1.5	±4	±2.25
$V_{CC_{max}}$ [V]	±18	±18	±8	±8	±6
$I_{CC_{max}}$ [mA]	3.4	10	0.325	24	1.3
$I_{B_{max}}$ [A]	200p	200p	250f	30μ	15μ
$I_{os_{typ}}$ [A]	100p	50p	50f	5μ	5μ
$V_{os_{max}}$ [V]	10m	8m	1.5m	1.5 <sup>۲</sup>	5m
$V_{drft_{typ}}$ [V]	10μ	5μ	?	?	10μ
$A_{OL_{min}}$ [V/mV]	25	40	400	ε	1.3MΩ <sup>۳</sup>
$BW_{A_v=1_{typ}}$ [MHz]	4	5	0.3	200	480
$SR_{typ}$ [V/μs]	13	12	0.4	?	4600
$R_{i_{typ}}$ [Ω]	1T	1T	10T	°	450k
<i>Offset Comp.</i>	1,5(-)	1,5(-)	1,5(-)	no	no
<i>Avlb in Iran</i>	yes	yes	?	yes	?
<i>Comments</i>	GP <sup>۹</sup>	GP	LC <sup>۸</sup>	Video <sup>۷</sup>	HS <sup>۶</sup>

<sup>۱</sup> دو آپ امپ در یک آی سی ۸ پایه به نام LF353 و چهار آپ امپ در یک آی سی ۱۴ پایه به نام LF347 وجود دارد. این آی سی ها پایه جبران آفست ندارند.

<sup>۲</sup> Output Offset

<sup>۳</sup> Transresistance Gain

<sup>۴</sup> این تقویت کننده دارای فیدبک داخلی است. بهره این آی سی توسط پایانه هایی قابل انتخاب بین ۱۰، ۱۰۰ یا ۴۰۰ است.

<sup>۵</sup> با توجه به انتخاب بهره، مقاومت ورودی: ۴، ۲۴ یا ۲۵۰ کیلو اهم است.

<sup>۶</sup> HS: High Speed

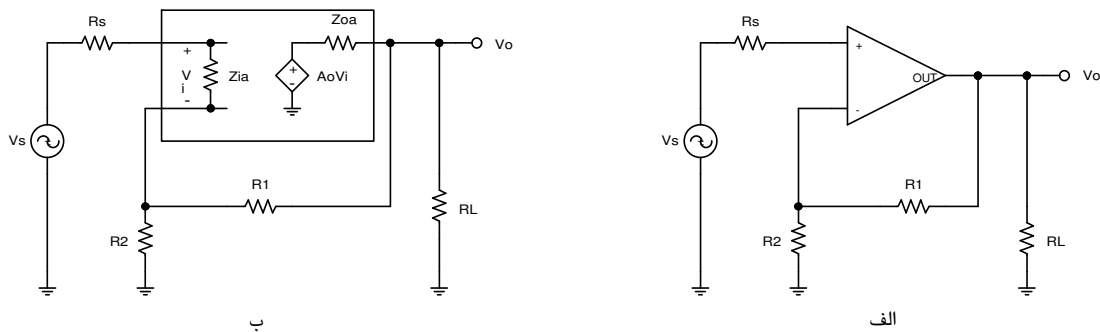
<sup>۷</sup> مناسب برای تقویت سیگنال های ویدیویی

<sup>۸</sup> LC: Low Current

<sup>۹</sup> GP: General Purpose عمومی

پ ۳-۷ محاسبه خطای بهره تقویت کننده عملیاتی

در تقویت کننده های جبران فرکانسی شده و *Unity Gain Stable* در محدوده تقویت کنندگی فقط یک قطب وجود دارد. بنابراین میتوان آنها را مانند یک فیلتر پایین گذر درجه اول در نظر گرفت. مدار یک تقویت کننده غیر معکوس در شکل پ ۳-۹ الف و مدار معادل آن در شکل پ ۳-۹ ب نمایش داده شده است.



شکل پ ۳-۹ مدار یک تقویت کننده غیر معکوس (الف) و مدار معادل آن (ب)

با توجه به این که تغییرات مقادیر امپدانس های ورودی و خروجی نسبت به فرکانس نسبتاً کم بوده و علاوه بر آن، در مدارهای عملی مقادیر عناصر خارجی طوری انتخاب می شوند، که اثر آن ها بر روی مشخصات آپ امپ قابل اغماض باشد، می توان گفت:

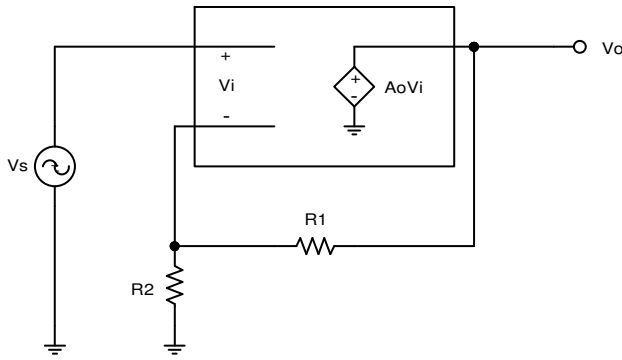
$$|Z_{ia}| \approx R_{ia} \gg R_s + R_2 \quad (\text{پ ۳-۱})$$

$$|Z_{oa}| \approx R_{oa} \ll R_L \parallel R_1 \quad (\text{پ ۳-۲})$$

بنابر این مدار معادل تقویت کننده را می توان به صورت ساده شده شکل پ ۳-۱۰ در نظر گرفت. در

این مدار:

$$A_o = \frac{A_0}{1 + j\Omega} \quad (\text{پ ۳-۳})$$



شکل پ ۳-۱۰ مدار ساده شده تقویت کننده

که در این رابطه:  $A_0$  بهره حلقه باز،  
 $A_0$  بهره حلقه باز در فرکانس صفر،

$$f_\gamma = f_{-3dB} \quad \Omega = \frac{\omega}{\omega_\gamma} = \frac{2\pi f}{2\pi f_\gamma} = \frac{f}{f_\gamma}$$

فرکانس حد بالایی و  $f$  فرکانس کار مدار

است. در حالت ایده آل بهره مدار:

$$A_{v_I} = 1 + \frac{R1}{R2} \quad (\text{پ ۳-۴})$$

و در حالت واقعی:

$$A_{v_A} = A_{v_s} = A_{v_f} = \frac{A_0}{1 + A_0 B} \quad (\text{پ ۳-۵})$$

که در این رابطه:  $B = R_2 / (R_1 + R_2)$  را نسبت فیدبک و  $K = 1 + A_0 B$  را ضریب فیدبک مینامیم.<sup>۱</sup> با

جایگزینی (پ ۳-۳) در (پ ۳-۵):

$$A_{v_A} = \frac{A_0 / (1 + j\Omega)}{1 + A_0 B / (1 + j\Omega)} = \frac{A_0}{K + j\Omega} \quad (\text{پ ۳-۶})$$

به عبارت دیگر:

$$|A_{v_A}| = \frac{A_0}{\sqrt{K^2 + \Omega^2}} \quad (\text{پ ۳-۷})$$

از سوی دیگر، از (پ ۳-۴):

$$A_{v_I} = 1 + \frac{R1}{R2} = \frac{1}{B} = \frac{A_0}{K - 1} \quad (\text{پ ۳-۸})$$

با توجه به تعریف خطا:

<sup>۱</sup> ر. ک. به درس اصول الکترونیک فصل ۳-۲

$$E_r = \frac{|A_{v_A}| - |A_{v_I}|}{|A_{v_I}|} \quad (\text{پ ۳-۹})$$

و با جانشینی (پ ۳-۷) و (پ ۳-۸) در (پ ۳-۹) حاصل می شود:

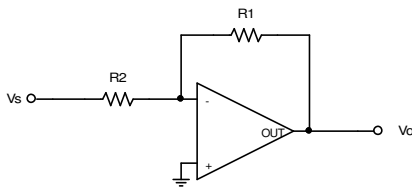
$$E_r = \frac{K-1}{\sqrt{K^2 + \Omega^2}} - 1 \quad (\text{پ ۳-۱۰})$$

در نتیجه:

$$A_{v_A} = (1 + E_r) A_{v_I} \quad (\text{پ ۳-۱۱})$$

توجه شود که مقدار خطا همواره مقداری منفی است!

برای یک تقویت کننده معکوس (شکل پ ۳-۱۱) نیز با توجه به این که  $A_{v_I} = -\frac{R1}{R2}$  و



شکل پ ۳-۱۱ مدار ساده شده تقویت کننده معکوس

$$K = 1 + \frac{A_0}{1 + \frac{R1}{R2}} \quad (\text{پ ۳-۱۰}) \text{ و } (\text{پ ۳-۱۱})$$

صادقند. در ضمن از رابطه (پ ۳-۱۰) نتیجه می شود:

$$E_r (\Omega \ll K) \approx -\frac{1}{K} \quad (\text{پ ۳-۱۲})$$

یعنی در فرکانس های پایین (تقویت کننده  $DC$ ،  $f \approx 0$ ) مقدار خطا برابر با عکس ضریب فیدبک است.

**مثال عددی:** در جدول های پ ۳-۲ تا پ ۳-۵ برای یک آپ امپ  $LM358$  با  $f_T = 1MHz$  و

$A_0 = 10^5$  بهره ولتاژ برای چند مقدار مقاومت و در فرکانس های مختلف محاسبه شده است. در تمام

حالات  $f_\gamma = \frac{f_T}{A_0} = 10Hz$  و در نتیجه  $\Omega = \frac{f}{10Hz}$  است. مقادیر مقاومت ها، ضریب فیدبک و بهره

ولتاژ در حالت ایده آل در جداول مربوطه ذکر شده اند.



جدول ۲-۳ مشخصات تقویت کننده به ازای (K= 50001) R2=100kΩ, R1=100kΩ

$f[Hz]$	$-E_r[\%]$	$A_{v_I} (Inv) = 1$		$A_{v_I} (NonInv) = 2$	
		$A_{v_A}$	<i>PSpice</i>	$A_{v_A}$	<i>PSpice</i>
1m	0.002	0.99998	1.0000	1.99996	1.9993
10k	0.022	0.99978	0.9998	1.99956	1.9990
23k	0.107	0.99892	0.9991	1.99785	1.9975
71k	0.995	0.9900	0.9914	1.9800	1.9822
102k	2.02	0.9798	0.9825	1.9596	1.9644
125k	2.99	0.9701	0.9740	1.9402	1.9475
145k	3.96	0.9604	0.9655	1.9208	1.9304
165k	5.04	0.9496	0.9560	1.8992	1.9115
200k	7.15	0.9284	0.9372	1.8569	1.8739
500k	29.29	0.7071	0.7307	1.4142	1.4609
1M	55.28	0.4472	0.4660	0.8944	0.9317

جدول ۳-۳ مشخصات تقویت کننده به ازای (K= 9091.91) R2=10kΩ, R1=100kΩ

$f[Hz]$	$-E_r[\%]$	$A_{v_I} (Inv) = 10$		$A_{v_I} (NonInv) = 11$	
		$A_{v_A}$	<i>PSpice</i>	$A_{v_A}$	<i>PSpice</i>
1m	0.011	9.9989	9.999	10.9988	10.995
100	0.011	9.9989	9.999	10.9988	10.995
1k	0.017	9.9983	9.998	10.9981	10.995
4k	0.107	9.9892	9.989	10.9882	10.985
10k	0.610	9.9389	9.940	10.9329	10.931
13k	1.018	9.8982	9.865	10.8880	10.886
18.5k	2.018	9.7981	9.802	10.7779	10.779
23k	3.061	9.6935	9.698	10.6629	10.665
26.5k	4.002	9.5995	9.607	10.5594	10.564
30k	5.039	9.4953	9.505	10.4449	10.452
100k	32.73	6.7264	6.762	7.39901	7.436
500k	82.11	1.7888	1.798	1.96772	1.978
1M	90.94	0.9053	0.897	0.99593	0.987

جدول ۳-۴ مشخصات تقویت کننده به ازای (K= 991.1) R2=1kΩ, R1=100kΩ

$f[Hz]$	$-E_r[\%]$	$A_{v_I} (Inv) = 100$		$A_{v_I} (NonInv) = 101$	
		$A_{v_A}$	<i>PSpice</i>	$A_{v_A}$	<i>PSpice</i>
1m	0.101	99.89910	99.899	100.89809	100.866
100	0.106	99.89402	99.894	100.89296	100.861
1k	0.606	99.39444	99.395	100.38839	100.358
1.35k	1.01	98.98505	98.980	99.97489	99.938
1.95k	1.98	98.01989	98.014	99.00009	98.963
2.45k	3.02	96.97991	96.980	97.94971	97.919
2.85k	3.99	96.00844	95.998	96.96853	96.927
3.22k	4.99	95.01048	94.998	95.96057	95.916
10k	29.7	70.32284	70.296	71.02607	70.976
100k	90.1	9.85272	9.841	9.95125	9.936
1M	99.0	0.99005	0.971	0.99995	0.980

جدول ۳-۵ مشخصات تقویت کننده به ازای (K = 100.9) R2=100Ω, R1=100kΩ

$f[Hz]$	$-E_r[\%]$	$A_{v_I} (Inv) = 1000$		$A_{v_I} (NonInv) = 1001$	
		$A_{v_A}$	<i>PSpice</i>	$A_{v_A}$	<i>PSpice</i>
1m	0.991	990.0892	990.064	991.0793	990.739
1	0.991	990.0887	990.063	991.0788	990.739
10	0.996	990.0406	990.015	991.0306	990.691
14	1.000	989.9939	989.968	990.0839	990.644
100	1.471	985.2622	985.222	986.2474	985.895
145	1.998	980.0214	979.936	981.0015	980.605
206	2.992	970.0780	969.971	971.0482	970.633
255	4.009	959.9089	959.774	960.8688	960.429
296	4.995	950.0522	949.788	951.0022	950.436
1k	29.67	703.2284	702.564	703.9316	703.044
10k	90.06	99.3954	99.170	99.4948	99.238
100k	99.00	9.9895	9.970	9.9995	9.977
1M	99.90	0.9990	0.979	1.0000	0.979

[1] <http://www.alldatasheet.com>